« فصل سوم »

مدارهای ترکیبی

(مطابق فصل چهارم کتاب مبانی دیجیتال)

هدف کلی:

آزمایش و طراحی مدارهای ترکیبی و مدارهای ترکیبی ویژه توسط نرم‌افزار مولتی‌سیم

هدف های رفتاری:

در پایان این آزمایش که با استفاده از نرم‌افزار مولتی‌سیم اجرا می‌شود از فراگیرنده انتظار می‌رود که :

۱- یک مدار ترکیبی را طراحی کند و آن را با نرم‌افزار مولتی‌سیم اجرا کند.
۲- مدار جمع کننده‌ی ناقص (H.A) را با نرم‌افزار اجرا کند و جدول صحت آن را به دست آورد.
۳- مدار تمام جمع کننده (F.A) را در فضای نرم‌افزاری پیاده‌سازی کند و جدول صحت آن را به دست آورد.
۴- مدار تفریق کننده ی ناقص (H.S) را درفضای نرم‌افزاری اجرا کند و جدول صحت آن را به دست آورد.
۵- مدار تمام تفریق کننده (F.S)را به صورت نرم‌افزاری ببندد و جدول صحت آن را به دست آورد.
۶- مدار یک جمع گر کامل چهاربیتی را با تراشه‌ی ۷۴۸۳ در فضای نرم‌افزاری ببندد.
۷- مدار مبدل BCD به سون سگمنت را با تراشه‌ی ۷۴۴۷ و نمایشگر سون‌سگمنت در فضای نرم‌افزاری اجرا کند.
۸- مدار مقایسه‌کننده‌ی تک بیتی را در فضای نرم‌افزاری آزمایش کند.
۹- مدارهای رمزگشا (Decoder) را در فضای نرم‌افزاری ببندد و جدول صحت آن را به دست آورد.
۱۰- نحوه‌ی اجرای توابع منطقی را تجربه کند.
۱۱- مدار رمزگذار (Encoder) مبدل دسی‌مال به دودویی (صفحه‌کلید) را در فضای نرم‌افزاری شبیه‌سازی کند.
۱۲- مدار یک مالتی‌پلکسر چهار به یک را به کمک گیت‌های منطقی در فضای نرم‌افزار اجرا کند.

۳-۱ آزمایش ۱ : طراحی مدارهای ترکیبی

۳-۱-۱ برای طراحی مدارهای منطقی مراحل زیر را به ترتیب انجام دهید.

الف : تحلیل مسئله‌ی تعریف شده و تعیین تعداد ورودی و خروجی مورد نیاز و در نهایت رسم بلوک دیاگرام.

ب : تشکیل جدول صحت و ارزش‌گذاری تابع (صفر و یک) بر حسب سطرهای ورودی جدول صحت.

ج : ترسیم نقشه‌ی کارنو و به دست آوردن تابع ساده شده‌ی مدار منطقی.

د : اجرای مدار منطقی با گیت‌های پایه.

۳-۱-۲ همانطور که قبلاً ذکر شد در نرم‌افزار مولتی‌سیم جهت طراحی مدارهای ترکیبی می‌توانید از دستگاه مبدل منطقی (Logic Converter) استفاده نمائید. از این دستگاه می‌توانید بدون وارد شدن به جزئیات، با استفاده از جدول صحت، مدار را طراحی کنید یا جدول صحت مدار مشخصی را با استفاده از تابع آن به دست آورید. مثالی که در ادامه می‌آید، قابل طراحی با استفاده از دستگاه مبدل منطقی است.

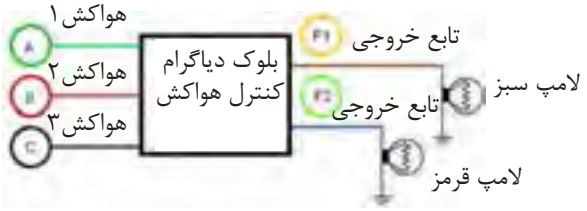
۳-۱-۳ در یک پارکینگ، از سه هواکش جهت تهویه‌ی هوا استفاده شده است، که به شرح زیر عمل می‌کنند:

هنگامی که حداقل دو هواکش کار می‌کند، یک لامپ سبز روشن می‌شود.

در سایر حالات یک لامپ قرمز روشن می‌شود.

مدار منطقی کنترل این هواکش‌ها را طراحی کنید.

حل : با توجه به خواسته‌های مسئله، بلوک دیاگرام مدار را مطابق شکل ۱-۳ رسم می‌کنیم.



شکل ۱-۳ بلوک دیاگرام مثال ۳-۱-۳

توجه: این بلوک دیاگرام توسط نرم‌افزار مولتی‌سیم با استفاده از ابزار Graphic Annotiation ترسیم‌شده است و فایل آن در لوح فشرده‌ی ضمیمه‌ی کتاب موجود است.

با توجه به بلوک دیاگرام شکل ۱-۳ جدول صحت مربوط به عملکرد هواکش‌ها را رسم می‌کنیم. این جدول صحت، سه ورودی A، B و C و خروجی F_1 و F_2 را مطابق جدول ۱-۳ خواهد داشت.

جدول ۱-۳ جدول صحت مدار مثال ۳-۱-۳

A	B	C	F_1	F_2
۰	۰	۰	۰	۱
۰	۰	۱	۰	۱
۰	۱	۰	۰	۱
۰	۱	۱	۱	۰
۱	۰	۰	۰	۱
۱	۰	۱	۱	۰
۱	۱	۰	۱	۰
۱	۱	۱	۱	۰

تابع F_1 و F_2 را به ترتیب از جدول صحت استخراج می‌کنیم.

$$F_1 = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$
$$F_2 = \overline{A}\,\overline{B}\,\overline{C} + \overline{A}\,\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\,\overline{C}$$

با توجه به جدول در این مسئله همواره برای خروجی‌ها، رابطه‌ی $F_2 = \overline{F_1}$ بر قرار است. تابع F_1 و F_2 را با استفاده نقشه‌ی کارنو ساده می‌کنیم. همچنین می‌توانیم برای مثال F_1 یا F_2 را به دست آوریم، سپس آن را NOT کنیم تا دیگری به دست آید. اگر تابع F_1 را NOT کنیم تابع F_2 حاصل می‌شود. بنابر این کافی است که ابتدا یکی از توابع F_1 یا F_2 را محاسبه کنیم، سپس با نات کردن تابع به دست آمده تابع دومی را تعیین کنیم. در این مرحله ابتدا F_1 را به دست می‌آوریم، سپس آن را NOT می‌کنیم تا F_2 مشخص شود.

$$F_2 = \overline{F_1} = \overline{A}\,\overline{B} + \overline{A}\,\overline{C} + \overline{B}\,\overline{C}$$

حال تابع F_1 را با نقشه‌ی کارنو جدول ۲-۳ ساده می‌کنیم.

$$F_1 = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$
$$F_{1(A,B,C)} = \sum(۳,۵,۶,۷)$$

جدول ۲-۳ جدول کارنو تابع F_1

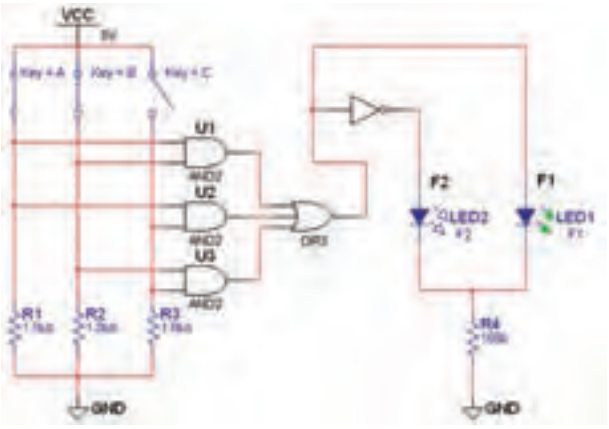
C \ AB	۰۰	۰۱	۱۱	۱۰
۰			۱	
۱		۱	۱	۱

تابع F_1 ساده شده از نقشه‌ی کارنو برابر است با:

$$F_1 = AB + AC + BC$$

حال تابع F_1 و F_2 را مطابق شکل ۲-۳ توسط گیت‌های منطقی پایه پیاده‌سازی می‌کنیم.

نکته: با نات شدن تابع F_1 می‌توانیم تابع F_2 را به دست آوریم.



شکل ۲-۳ مدار منطقی کنترل هوا کش

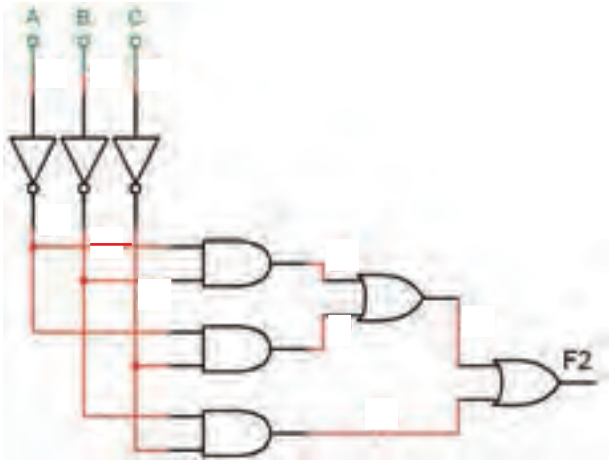
۳-۱-۴ (می‌خواهیم برای اجرای توابع F_1 و F_2، به منظور کنترل هواکش‌ها از دستگاه مبدل منطقی استفاده کنیم). ابتدا دستگاه مبدل منطقی (Logic Converter) را از نوار Instrument بردارید و آن را روی صفحه بیآورید، سپس تعداد ورودی‌ها را مشخص کنید و جدول صحت را توجه به تحلیل مسئله کامل نمائید. پس از آن روی نوار کلیک کنید. طبق شکل ۳-۳ تابع F_2 به صورت $\overline{A}\,\overline{B}+\overline{A}\,C+\overline{B}\,\overline{C}$ ظاهر می‌شود.

شکل ۳-۳ تبدیل جدول صحت به تابع F_2 با استفاده ازدستگاه مبدل منطقی

توجه: در این قسمت، ابتدا تابع F_2 را محاسبه کرده‌ایم تا با فرآیند اجرای مدارهای ترکیبی بیشتر آشنا شوید.

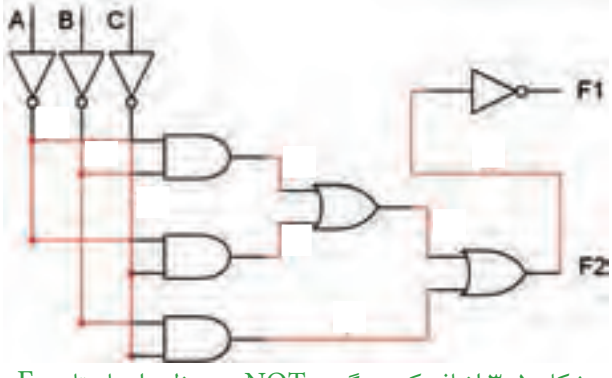
تمرین ۱: مثال مربوط به کنترل هواکش‌ها در پارکینگ، ابتدا تابع F_2 را به دست آورید سپس مدار منطقی آن را با نرم‌افزار پیاده کنید.

۳-۱-۵ پس از ظاهر شدن F_2 زبانه‌ی را فعال کنید و چند دقیقه صبر کنید. مدار منطقی تابع F_2 طبق شکل ۳-۴ رسم می‌شود. توجه داشته باشید که مدار منطقی تابع F_2 به صورت خودکارتوسط نرم‌افزار طراحی و بر روی میز کار ترسیم می‌شود. همانطور که در شکل مشاهده می‌شود، در خروجی مدار به جای استفاده از یک گیت OR سه ورودی از دو گیت OR دو ورودی استفاده شده است. همچنین چون تابع خروجی F_2 تعریف شده است، در هر یک از ورودی‌های A، B و C یک گیت NOT قرار دارد.



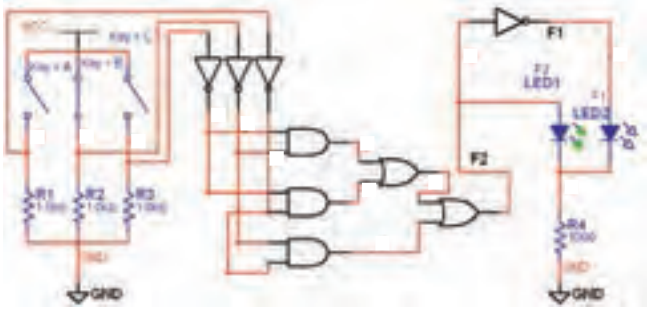
شکل ۳-۴ ترسیم مدار منطقی F_2 با استفاده از دستگاه مبدل منطقی

۳-۱-۶ همانطور که قبلاً ذکر شد، تابع F_2 نات شده‌ی تابع F_1 است. برای اینکه بتوانید تابع F_1 را داشته باشید طبق شکل ۳-۵ یک گیت NOT به خروجی اضافه کنید. به این ترتیب خروجی‌های F_2 و F_1 در دسترس خواهد بود.



شکل ۳-۵ اضافه کردن گیت NOT به منظور ایجاد تابع F_2

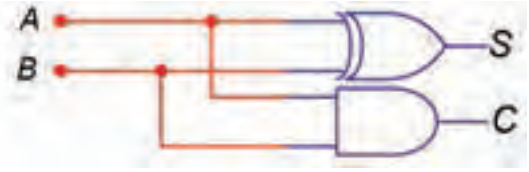
۳-۱-۷ با قرار دادن سه کلید ورودی و دو LED در خروجی مدار طبق شکل ۳-۶ کامل میشود.



شکل ۳-۶ مدار کامل شده‌ی کنترل هواکش در پارکینگ با استفاده از دستگاه مبدل منطقی (Logic Converter)

۳-۲ آزمایش ۲ : مدارهای جمع‌کننده

۳-۲-۱ برای جمع دو عدد تک بیتی A و B از مدار جمع کننده‌ی ناقص شکل ۳-۷ استفاده می کنیم.



شکل ۳-۷ مدار جمع کننده‌ی ناقص

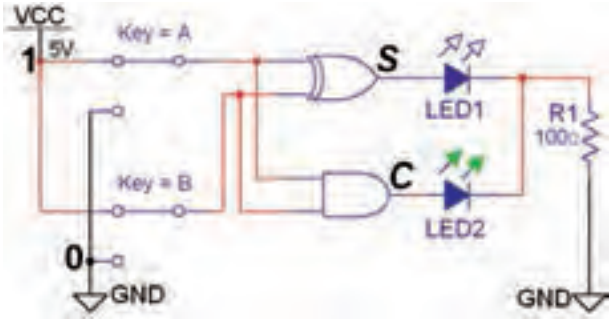
۳-۲-۲ با تغییر کلیدهای ورودی A و B خروجی‌ها را مشاهده کنید.

سؤال ۱: آیا خروجی‌ها تغییر وضعیت می‌دهند؟ توضیح دهید.

در صورتی که پاسخ سؤال ۱ منفی است، مدار را دوباره مورد بررسی قرار دهید و اشکال آن را بر طرف کنید.

سؤال ۲: تجربه‌ای را که در جهت رفع عیب مدار کسب کرده‌اید، بنویسید.

۳-۲-۳ مدار جمع کننده‌ی ناقص را مطابق شکل ۳-۸ بر روی میز کار نرم‌افزار ببندید.



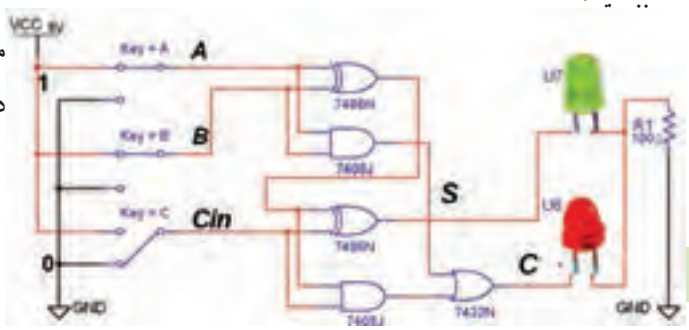
شکل ۳-۸ مدار عملی جمع کننده‌ی ناقص

۳-۲-۴ با تغییر وضعیت کلیدها در مدار شکل ۳-۸ جدول ۳-۳ را کامل کنید و جدول صحت مدار جمع گر ناقص را به دست آورید.

جدول ۳-۳ جدول صحت مدار جمع گر ناقص

A	B	C_o	S
۰	۰		
۰	۱		
۱	۰		
۱	۱		

۳-۲-۵ مـدار جمع‌کننـده‌ی کامـل را بـه کمک دو جمع‌کننده‌ی ناقص مطابق شکل ۳-۹ بر روی میز کار مجازی ببندید.



شکل ۳-۹ مدار جمع‌کننده‌ی کامل با استفاده از دو جمع کننده‌ی ناقص

۳-۲-۶ با تغییر وضعیت کلیدهای ورودی مدار شـکل ۳-۹، جـدول صحت ۳-۴ که مربوط بـه جمع‌کننده‌ی کامل است را به دست آورید.

جدول ۳-۴ جدول صحت مدار جمع‌کننده‌ی کامل

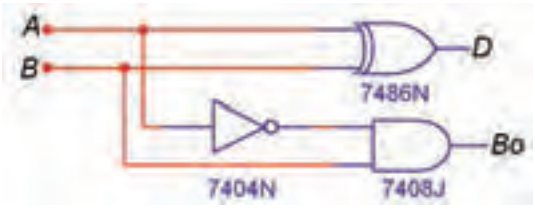
A	B	C_{in}	C_o	S
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

سؤال ۳: در صورتی که $A=۱$ ، $B=۱$ و $C_{in}=۰$ باشد حاصل جمع رابطه‌ی : $S=A+B+C_{in}$ را مشـخص کنید و بیت نقلی خروجی را تعیین کنید.

$S=$	$C_O=$

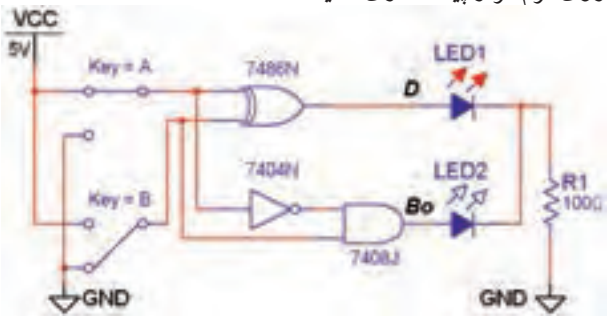
۳-۳ آزمایش ۳ : مدار تفریق‌کننده

۳-۳-۱ بـا مـدار تفریق‌گر ناقص (H.S) شـکل ۳-۱۰ می‌توانیـد عمل تفریـق $A-B$ دو عدد تک بیتـی را انجام دهید.



شکل ۳-۱۰ مدار تفریق‌گر ناقص دو عدد تک بیتی

۳-۳-۲ مدار تفریق‌گر ناقص را مطابق شـکل ۳-۱۱ بر روی نرم‌افزار پیاده‌سازی کنید.



شکل ۳-۱۱ مدار عملی تفریق‌کننده‌ی ناقص دو عدد تک بیتی

۳-۳-۳ کلیدهای ورودی A و B مدار شـکل ۳-۱۱ را مطابق جدول ۳-۵ تغییر وضعیت دهید و خروجی‌ها را مشاهده کنید. جدول صحت مدار را کامل نمائید.

جدول ۳-۵ جدول صحت مدار تفریق‌گر ناقص

A	B	D	B_O
۰	۰		
۰	۱		
۱	۰		
۱	۱		

سؤال ۴: خروجی B_O بیت قرضی در کدام حالت روشن می‌شود؟

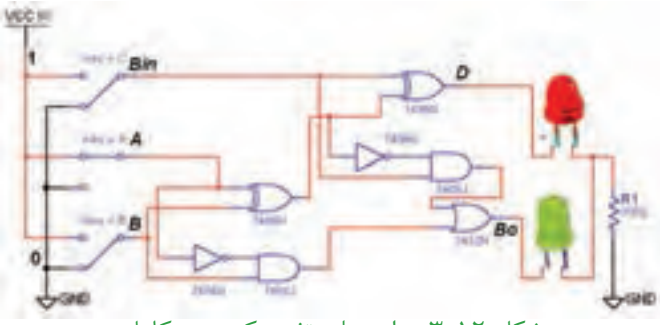
☐ الف: $A = B$

☐ ب: $A \rangle B$

☐ ج: $A \langle B$

☐ د: $A \langle B$ و $A = B$

۳-۳-۴ مدار تفریق‌کننده‌ی کامل را به کمک دو تفریق‌گر ناقص مشابه شکل ۳-۱۲ را در نرم‌افزار ببندید.



شکل ۳-۱۲ مدار عملی تفریق‌کننده‌ی کامل

۳-۳-۵ با توجه به شکل ۳-۱۲ کلیدهای ورودی را تغییر حالت دهید و از روشن و خاموش شدن LED ها اطمینان حاصل کنید.

۳-۳-۶ با تغییر وضعیت کلیدهای ورودی در شکل ۳-۱۲ جدول صحت ۳-۶ را که مربوط به تفریق‌کننده‌ی کامل است را با مشاهده‌ی وضعیت خروجی‌ها کامل کنید.

جدول ۳-۷ جدول صحت مدار تفریق‌کننده‌ی کامل

A	B	Bin	D	Bout
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

سؤال ۵: در صورتی که $A = ۱, B = ۰, C = B_{in} = ۱$ باشد، حاصل تفریق $D = A - B - B_{in}$ را مشخص کنید.

$D =$

$B_{out} =$

۳-۴ آزمایش ۴: جمع‌کننده‌ی چهار بیتی

۳-۴-۱ برای جمع کردن دو عدد چهار بیتی $A(A_۴A_۳A_۲A_۱)$ و $B(B_۴B_۳B_۲B_۱)$ می توانید از تراشه‌ی ۷۴۸۳ که یک جمع‌گر چهار بیتی است استفاده کنید. این تراشه را از گروه (Group) تی‌تی ال (TTL)، خانواده‌ی (Family) ۷۴STD بر روی میز کار بیآورید. شکل ۳-۱۳ این تراشه را نشان می‌دهد.

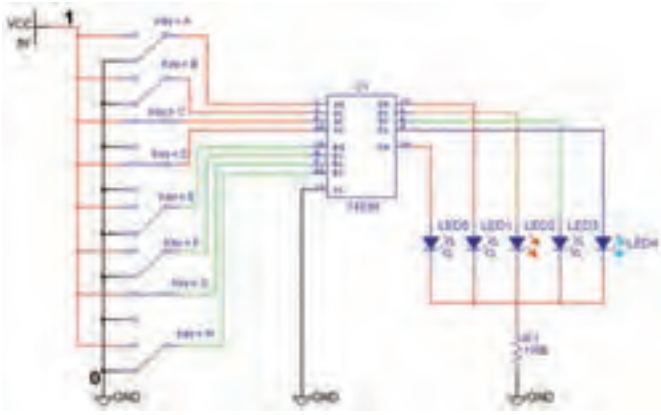
شکل ۳-۱۳ آی‌سی ۷۴۸۳ جمع‌گر چهار بیتی

نکته:

ساختار آی‌سی ۷۴۸۳ از ۴ عدد جمع‌گر کامل ساخته شده است. پایه‌ی ۱۳= C_O، اولین بیت نقلی جمع‌گر کامل اول است که باید به خط "۰" وصل شود. پایه‌ی ۱۴= $C_۴$ بیت نقلی آخرین جمع‌گر کامل است که وجود بیت نقلی را در جمع دو عدد A و B مشخص می‌کند.

توجه: در نرم‌افزار مولتی‌سیم پایه‌های V_{CC} و GND مربوط به تراشه‌های منطقی عبارتند از $V_{CC} = +5V$ و $\perp$ =GND که به صورت پیش‌فرض اتصال داده شده است. بنابراین در نقشه‌های مربوطه دو پایه‌ی V_{CC} و GND نشان داده نمی‌شوند.

۳-۴-۲ مدار جمع‌کننده‌ی چهار بیتی با آی‌سی ۷۴۸۳ را مشابه شکل ۳-۱۴ روی میز کار مجازی ببندید. سعی کنید کلیدها و دیودها و نحوه‌ی سیم‌کشی به گونه‌ای باشد که حالت تقارن مدار حفظ شود و تعقیب کردن سیم‌ها آسان گردد.



شکل ۳-۱۴ مدار جمع کننده‌ی چهار بیتی با آی‌سی ۷۴۸۳

۳-۴-۳ کلیدهای ورودی مربوط به بیت‌های اعداد A و B را تغییر وضعیت دهید و رفتار و عملکرد مدار را مشاهده کنید.

سؤال ۶: آیا تغییر حالت کلیدهای ورودی اثری روی روشن شدن LED های خروجی دارد؟

توجه: در مدارهای عملی (سخت‌افزاری) مقاومت سری متصل به LED ها را حدود ۱۵۰ Ω و ۰/۵ وات انتخاب می‌کنند.

۳-۴-۴ در صورت مثبت بودن پاسخ سؤال ۶ ورودی‌ها را طبق جدول ۳-۷ تغییر دهید. خروجی‌های مدار را مشاهده نمائید و تغییر حالت آن‌ها را در جدول یادداشت کنید.

جدول ۳-۷ جدول صحت جمع گر چهار بیتی دو عدد A و B

عدد حاصل	وضعیت بیت‌های خروجی					وضعیت بیت‌های عدد B					وضعیت بیت‌های عدد A				
	S۱	S۲	S۳	S۴	C۰	B۱	B۲	B۳	B۴	عدد B	A۱	A۲	A۳	A۴	عدد A
۵	۱	۰	۱	۰	۰	۰	۱	۰	۰	۲	۱	۱	۰	۰	۳
						۰	۱	۱	۰		۱	۰	۰	۱	
						۱	۰	۱	۰		۰	۰	۱	۱	
						۱	۱	۰	۰		۱	۰	۰	۱	
						۰	۱	۱	۱		۱	۰	۰	۰	

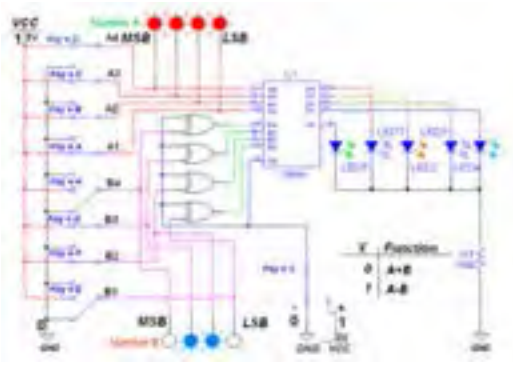
سؤال ۷: حاصل جمع دو عدد A+B را با مقادیر، A = ۱۱۱۰ و B = ۱۱۰۰ به دست آورید.

C_0 S_4 S_3 S_2 S_1
↓ ↓ ↓ ↓ ↓
.....
A + B = ...

سؤال ۸: کاربرد دیگر این آی‌سی را در عملیات ریاضی بنویسید.

۳-۵ آزمایش ۵ : مدار جمع‌کننده و تفریق‌کننده‌ی چهار بیتی

۳-۵-۱ برای جمع و تفریق دو عدد چهار بیتی A و B می‌توانید از مدار شکل ۱۵-۳ استفاده کنید. هنگام عمل تفریق (A-B)، خط کنترل X باید برابر با X=۱ باشد تا متمم ۲ عدد B به دست آید وبا عدد A جمع شود.



شکل ۱۵-۳ مدار جمع‌کننده و تفریق‌کننده‌ی چهار بیتی

۳-۵-۲ مدار شکل ۱۵-۳ را با دقت بر روی میز کار نرم‌افزار ببندید.

سؤال ۹: نحوه‌ی به دست آمدن متمم ۲ عدد B را در مدار شرح دهید.

۳-۵-۳ دو عدد A و B را مطابق جدول صحت ۸-۳ به ورودی‌های مدار بدهید.

۳-۵-۴ ابتدا با قرار دادن خط کنترل X=۰ حاصل جمع A+B را به دست آورید. سپس با تغییر وضعیت خط کنترل X=۱ حاصل تفریق A-B را مشخص کنید و در جدول بنویسید.

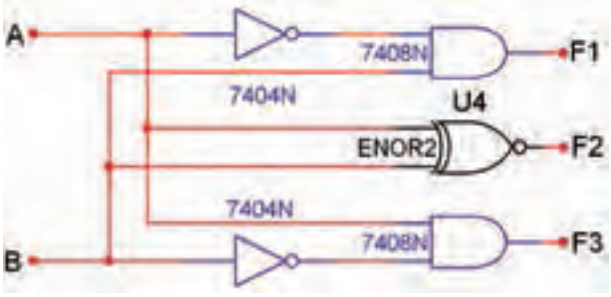
جدول ۸-۳ جدول صحت جمع و تفریق دو عدد چهار بیتی A و B

عدد حاصل	X=۱ وضعیت بیت‌های خروجی					عدد حاصل	X=۰ وضعیت بیت‌های خروجی					وضعیت بیت‌های عدد B					عدد B	وضعیت بیت‌های عدد A					عدد A
	S۱	S۲	S۳	S۴	C۰		S۱	S۲	S۳	S۴	C۰	B۱	B۲	B۳	B۴		A۱	A۲	A۳	A۴	
۳	۱	۱	۰	۰	۰	۱۵	۱	۱	۱	۱	۰	۰	۱	۱	۰	۶	۱	۰	۰	۱	۹
												۰	۱	۱	۰		۱	۰	۰	۱	
												۱	۰	۱	۰		۰	۱	۰	۱	
												۱	۱	۰	۰		۱	۰	۰	۱	
												۰	۱	۱	۰		۱	۰	۰	۱	

سؤال ۱۰: در حالت A–B اگر LED مربوط به خروجی C_4 روشن شود، چه عملی در مدار صورت گرفته است؟ شرح دهید.

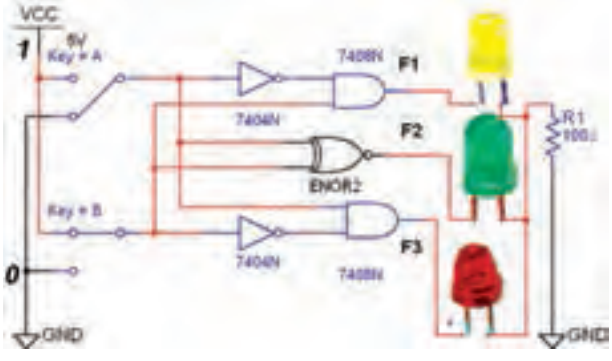
۳-۶ آزمایش ۶ : مقایسه‌کننده‌ی تک بیتی

۳-۶-۱ مقایسه‌کننده مداری است که می‌تواند دو عدد A و B را به صورت $A\rangle B, A = B, A\langle B$ را با یکدیگر مقایسه کند. در صورتی که هر یک از این حالات اتفاق بیفتد، خروجی مربوط به آن حالت روشن می‌شود، شکل ۳-۱۶.



شکل ۳-۱۶ مدار مقایسه‌کننده‌ی تک بیتی

۳-۶-۲ مدار مقایسه‌گر یک بیتی شکل ۳-۱۷ را بر روی میز کار مجازی ببندید.



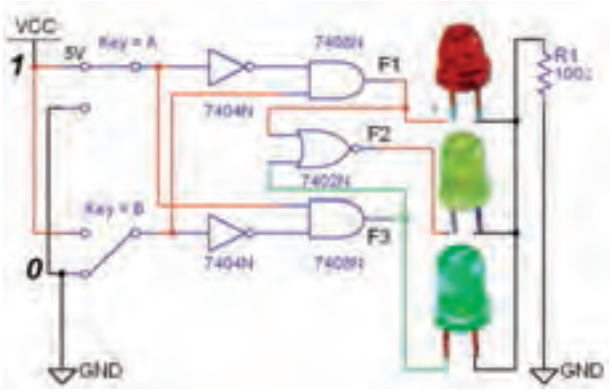
شکل ۳-۱۷ مدار عملی مقایسه‌کننده‌ی یک بیتی

۳-۶-۳ ورودی A و B را طبق جدول صحت ۳-۹ تغییر وضعیت دهید و وضعیت خروجی‌های مدار را با توجه به ورودی‌ها مشخص کنید و در جدول ۳-۹ بنویسید.

جدول ۳-۹ جدول صحت مدار مقایسه‌کننده‌ی یک بیتی

ورودی‌ها		F_1	F_2	F_3
A	B	$A\langle B$	$A = B$	$A\rangle B$
۰	۰			
۰	۱			
۱	۰			
۱	۱			

۳-۶-۴ مدار مقایسه‌گر یک بیتی شکل ۳-۱۸ را ببندید و جدول صحت آن را مطابق جدول ۳-۱۰ با تغییر وضعیت کلیدهای ورودی کامل کنید.



شکل ۳-۱۸ مدار عملی مقایسه‌کننده‌ی تک بیتی

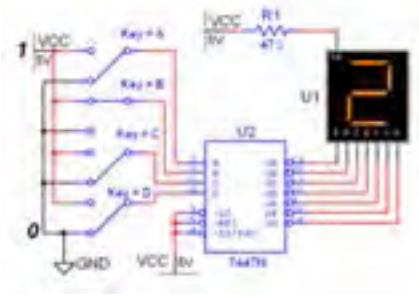
جدول ۳-۱۰ جدول صحت مدار مقایسه‌کننده‌ی یک بیتی

ورودی‌ها		F1	F2	F3
A	B	$A\langle B$	$A = B$	$A\rangle B$
۰	۰			
۰	۱			
۱	۰			
۱	۱			

سؤال ۱۱: بـا توجه به مدارهای شکل ۳-۱۷ و ۳-۱۸ دلیل استفاده از گیت NOR را برای اجرای تابع F_2 شرح دهید.

۳-۷ آزمایش ۷ : مبدل کدهای BCD به سون‌سگمنت (7-Segment)

۳-۷-۱ بـرای تبدیل کدهای باینری بـه اعداد ده‌دهی از مدار مبدل BCD به سون‌سـگمنت اسـتفاده می‌شود. آی‌سی رمزگشـای ۷۴۴۷ یک مبدل BCD به سون‌سگمنت است که به همراه نمایشگر سون‌سگمنت قابل استفاده است، شکل ۳-۱۹.



شکل ۳-۱۹ مدار مبدل BCD به سون‌سگمنت

نکته :

ورودی‌هـای ۳، ۴ و ۵ آی‌سـی ۷۴۴۷ در مـدار باید به یـک منطقی یعنـی $+V_{CC}$ ، اتصال داده شـوند.در مدارهای دیجیتـال واقعی برای کنترل و تنظیـم جریان LED هـا و هفت‌قطعه‌ای‌ها، معمولاً یک مقاومـت کم اهم و پر وات را با خط مشـترک آند یا کاتد سون‌سـگمنت سـری می‌کننـد. به همین دلیل مقاومت R_1 در نرم‌افزار پیش‌بینی شده است.

۳-۷-۲ مدار شکل ۳-۱۹ را ببندید.

توجه: در آی‌سی‌های مدار ترکیبی، ورودی با ارزش‌ترین رقـم با حرف D و کم‌ارزش‌ترین رقم با حرف A مشخص می‌شـوند. هنگام بستن و راه‌اندازی مدار به این نکته دقت داشته باشید.

۳-۷-۳ کلیدهای ورودی مدار را مطابق جدول صحت ۳-۱۱ به ترتیب تغییر وضعیت دهید. باید عدد نشـان داده شده روی نمایشـگر تغییر کند. با تغییـر ورودی‌ها جدول صحت ۳-۱۱ را به ترتیب از کد صفر تا عدد ۱۵ کامل نمائید.

یادآوری :

در صورتی که عـدد تغییر نکرد یک بار مدار را در فضای نرم‌افـزاری ببندید و باز کنید و مدار را آزمایش کنید. در صورتی که عیب بر طرف نشد، اتصال‌های مدار را کنترل و اصلاح نمائید.

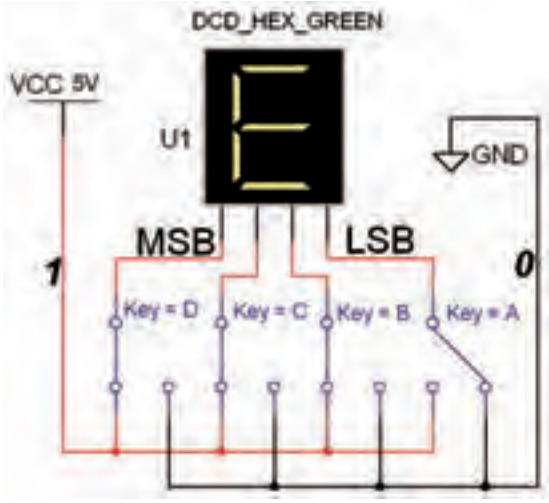
جدول ۱۱-۳ جدول صحت BCD به سون‌سگمنت

عدد نمایشگر	A	B	C	D	شماره‌ی سطر
	۰	۰	۰	۰	۰
	۱	۰	۰	۰	۱
	۰	۱	۰	۰	۲
	۱	۱	۰	۰	۳
	۰	۰	۱	۰	۴
	۱	۰	۱	۰	۵
	۰	۱	۱	۰	۶
	۱	۱	۱	۰	۷
	۰	۰	۰	۱	۸
	۱	۰	۰	۱	۹
	۰	۱	۰	۱	۱۰
	۱	۱	۰	۱	۱۱
	۰	۰	۱	۱	۱۲
	۱	۰	۱	۱	۱۳
	۰	۱	۱	۱	۱۴
	۱	۱	۱	۱	۱۵

سؤال ۱۲: ارقام BCD تا کدام عدد اعتبار دارند؟ توضیح دهید.

۳-۷-۴ بـرای نمایش اعداد باینـری بالاتر از ۹ تا ۱۵ از مبدل هگزادسی‌مال به سون‌سـگمنت استفاده می‌کنند. اعداد هگزادسـی‌مال ۱۰ به بالا را بـا حروف A، B، C، D، E و F نشان می‌دهند. به عنوان مثال A=۱۰ و F=۱۵ است.

۳-۷-۵ مدار مبدل هگزادسیمال به سون‌سگمنت شکل ۳-۲۰ را بر روی میز کار مجازی ببندید.



شکل ۳-۲۰ مدار مبدل هگزادسی‌مال به سون‌سگمنت در این مدارخروجی عدد E=۱۴ را نشان می‌دهد.

۳-۷-۶ ورودی‌هـای مدار شـکل ۳-۲۰ را طبق جدول صحت ۳-۱۲ تغییر دهید. رقم نمایشی روی سون سگمنت(7S) را در مبدل دودویی به هگزادسـی مال مشاهده کنید و جدول ۳-۱۲ را کامل نمائید.

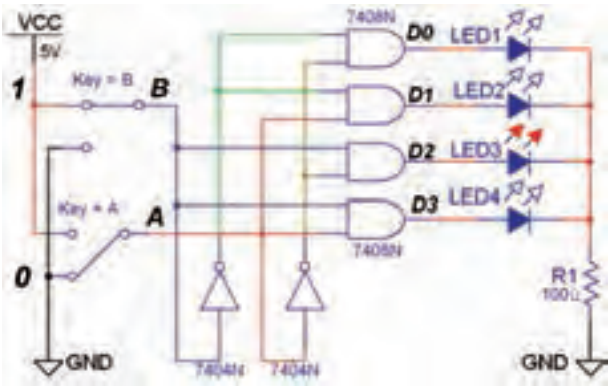
جدول ۳-۱۲ جدول صحت مبدل دودویی به هگزادسی‌مال

عدد نمایشگر	A	B	C	D	شماره‌ی سطر
	۰	۰	۰	۰	۰
	۱	۰	۰	۰	۱
	۰	۱	۰	۰	۲
	۱	۱	۰	۰	۳
	۰	۰	۱	۰	۴
	۱	۰	۱	۰	۵
	۰	۱	۱	۰	۶
	۱	۱	۱	۰	۷
	۰	۰	۰	۱	۸
	۱	۰	۰	۱	۹
	۰	۱	۰	۱	۱۰
	۱	۱	۰	۱	۱۱
	۰	۰	۱	۱	۱۲
	۱	۰	۱	۱	۱۳
	۰	۱	۱	۱	۱۴
	۱	۱	۱	۱	۱۵

۳-۸ آزمایش ۸ : مدارهای رمزگشا

۳-۸-۱ بـرای کنترل 2^n خط خروجی با n خط ورودی از مدار رمزگشـا اسـتفاده می‌شـود. برای مثال می‌توان چهار دسـتگاه دیجیتالی مسـتقل را با دو خط باینری A و B کنترل (روشن یا خاموش) کرد. مدار شکل ۳-۲۱ یک رمزگشای ۲ به ۴ با خروجی در حالت " یک" فعال است.

۳-۸-۲ مدار شکل ۳-۲۱ را ببندید.



شکل ۳-۲۱ مدار رمزگشای ۴ ← ۲ با خروجی یک فعال

۳-۸-۳ دو خـط ورودی A و B را بـه ترتیـب مطابق جدول ۳-۱۳ تغییر دهید و خروجی را مشاهده کنید و نتایج را در جدول صحت ۳-۱۳ یادداشت نمائید.

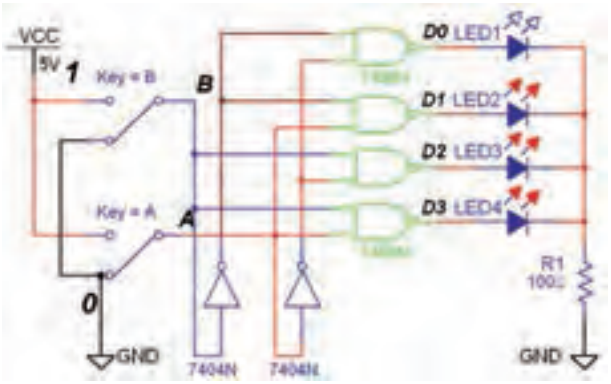
جدول ۳-۱۳ جدول صحت رمزگشای ۴ ← ۲

B	A	D۰	D۱	D۲	D۳
۰	۰				
۰	۱				
۱	۰				
۱	۱				

سؤال ۱۳ : فعـال شدن خروجی‌ها در مدار رمزگشا با کدام حالت صفر یا یک انطباق دارد؟ شرح دهید.

سـؤال ۱۴ : با توجه به جدول ۳-۱۳ آیا توانسته‌اید ۴ مدار مسـتقل را بـا فرمان دادن بـا دو ورودی کنترل کنید؟ شـرح دهید.

۳-۸-۴ نمونـه‌ی دیگـری از مدار رمزگشـای ۴ ← ۲ (۲به۴) را مطابق شـکل ۳-۲۲ بر روی میزکار مجازی ببندید. این مدار با خروجی "صفر" فعال است.



شکل ۳-۲۲ مدار رمزگشای دو به چهار با خروجی صفر فعال

۳-۸-۵ وضعیـت کلیدهـای ورودی را به ترتیب مانند جـدول ۳-۱۴ تغییر دهید و اثر آن را روی خروجی مشـاهده کنید.

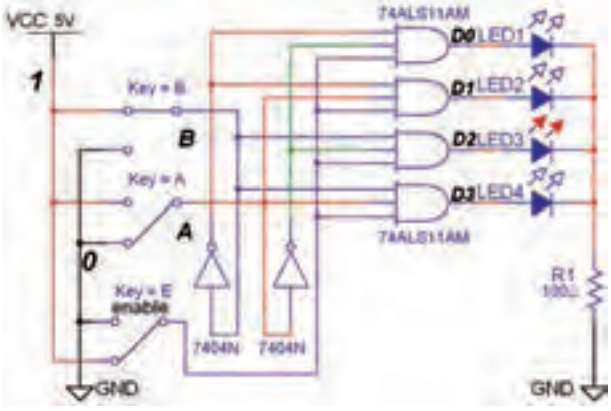
۳-۸-۶ حالت کلیدهای ورودی را مطابق جدول ۳-۱۴ که مربوط به رمزگشای ۲ به ۴ است را تغییر دهید و حالت‌های خروجی را در جدول بنویسید.

جدول۳-۱۴ جدول صحت رمزگشای ۲ به ۴

B	A	D_0	D_1	D_2	D_3
۰	۰				
۰	۱				
۱	۰				
۱	۱				

سؤال ۱۵: فعال شدن هر یک از خروجی‌ها با کدام حالت منطقی است؟ توضیح دهید.

۳-۸-۷ در مدارهای ترکیبی می‌توان با یک خط کنترل به نام توانساز (Enable) خروجی را تحت کنترل در آورد. با فعال شدن پایه‌ی En خروجی‌ها می‌توانند فعال شوند. در صورتی که ورودی توانساز En صفر باشد، خروجی فعال نخواهد شد. مدار شکل ۳-۲۳ یک مدار رمزگشای دو به چهار با ورودی توانساز است.



شکل ۳-۲۳ مدار عملی رمزگشای ۲ به ۴ با پایه‌ی توانساز

۳-۸-۸ مدار شکل ۳-۲۳ را ببندید.

۳-۸-۹ مطابق جدول ۳-۱۵ با تغییر ورودی‌های مدار، خروجی‌ها را مشاهده کنید و نتایج را در جدول یادداشت نمائید.

جدول ۳-۱۵ جدول صحت رمزگشای ۲ به ۴ با خط ورودی توانساز

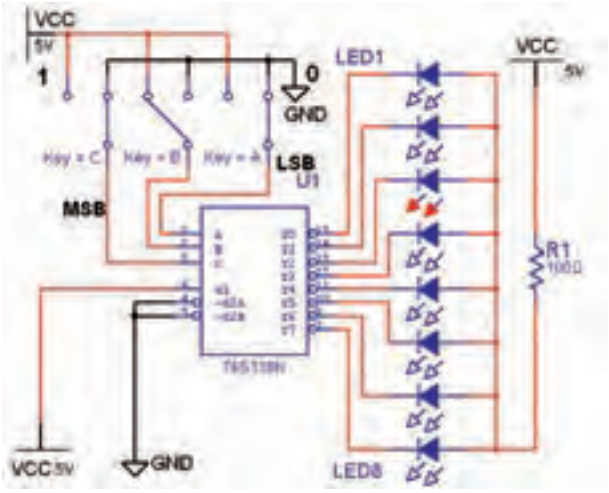
E_n	A	B	D_0	D_1	D_2	D_3
۰	X	X				
۱	۰	۰				
۱	۰	۱				
۱	۱	۰				
۱	۱	۱				

سؤال ۱۶: نحوه‌ی عملکرد پایه‌ی En را در مدار شرح دهید.

۳-۸-۱۰ برای توسعه‌ی خطوط ورودی و خروجی مدارهای رمزگشا می‌توانید از آی‌سی نیز استفاده کنید. آی‌سی ۷۴۱۳۸ یک رمزگشای ۳ به ۸ است که خروجی‌های آن در حالت صفر فعال هستند. این آی‌سی سه پایه‌ی توانساز (G2B, G2A , G1) دارد، شکل ۳-۲۴.

شکل ۳-۲۴ آی‌سی ۷۴۱۳۸ یک رمزگشای ۳ به ۸

۳-۸-۱۱ مدار شکل ۳-۲۵ را ببندید و کلیدهای ورودی را به ترتیب اتصال دهید.



شکل ۳-۲۵ مدار رمزگشای ۳ به ۸

۳-۸-۱۲ ورودی مدار شکل ۳-۲۵ را تغییر دهید و سپس جدول صحت ۳-۱۶ را کامل کنید.

توجه: در صورت نیاز برای تشخیص دقیق پایه‌ها به شکل ۳-۲۴ مراجعه کنید.

جدول ۳-۱۶ جدول صحت رمزگشای ۳ به ۸

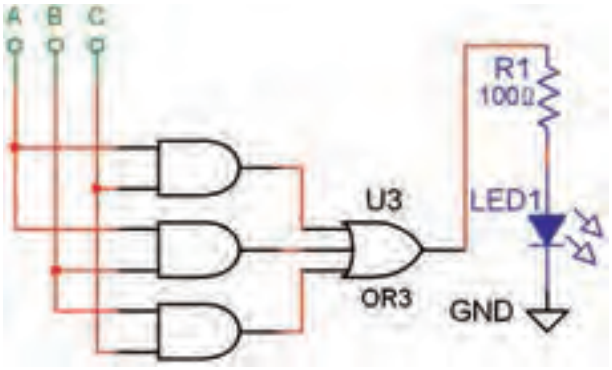
C	B	A	D۰	D۱	D۲	D۳	D۴	D۵	D۶	D۷
۰	۰	۰								
۰	۰	۱								
۰	۱	۰								
۰	۱	۱								
۱	۰	۰								
۱	۰	۱								
۱	۱	۰								
۱	۱	۱								

سؤال ۱۷: نحوه‌ی روشن شدن LED های خروجی مدار را با توجه به شرایط سه کلید ورودی به طور خلاصه توضیح دهید.

۳-۸-۱۳ یکی از کاربردهای مهم مدارهای رمزگشا اجرای توابع منطقی است. زیرا استفاده از این مدارها سبب کاهش گیت‌های منطقی و ساده‌سازی حجم مدارهای دیجیتالی می‌شود. برای مثال تابع :

$$F = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$
$$F = AB + AC + BC$$

پس از ساده‌سازی به صورت: F=AB+AC+BC در می‌آید.در شکل ۳-۲۶ مدار این تابع توسط گیت‌های منطقی پایه اجرا شده است.



شکل ۳-۲۶ تابع Fکه با گیت‌های منطقی اجرا شده است.

جدول صحت این تابع را در جدول ۳-۱۷ مشاهده کنید.

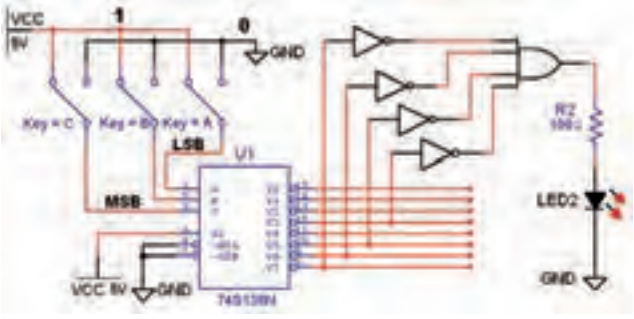
جدول ۳-۱۷ جدول صحت مدار منطقی تابع F

A	B	C	F
۰	۰	۰	۰
۰	۰	۱	۰
۰	۱	۰	۰
۰	۱	۱	۱
۱	۰	۰	۰
۱	۰	۱	۱
۱	۱	۰	۱
۱	۱	۱	۱

توجه: برای اجرای توابع با مدار رمزگشا کافی است ابتدا شماره‌ی مین‌ترم‌های تابع را مشخص کنید و آنها را معادل خروجی‌های رمزگشا قرار دهید، سپس خروجی‌های تعیین شده را با یکدیگر OR کنید.

برای تابع شماره‌ی مین‌ترم‌ها به ترتیب $m_۷$ ،$m_۶$ ،$m_۵$ و $m_۳$ می‌شود و فرم تابع به صورت $F_{(A,B,C)} = \sum(۳,۵,۶,۷)$ در می‌آید. این تابع را به راحتی می‌توان با یک رمزگشای مناسب اجرا کرد.

۳-۸-۱۴ تابع $F_{(A,B,C)} = \sum(۳,۵,۶,۷)$ را مشابه مدار شکل ۳-۲۷ در فضای نرم‌افزاری اجرا کنید.



شکل ۳-۲۷ مدار منطقی تابع F اجرا شده با رمزگشای ۳ به ۸

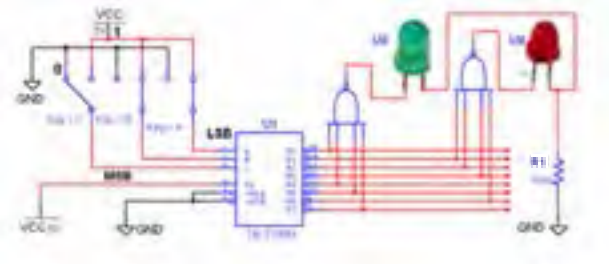
۳-۸-۱۵ با تغییر وضعیت کلیدهای ورودی تابع F جدول صحت ۳-۱۸ را کامل کنید.

جدول ۳-۱۸ جدول صحت تابع F اجرا شده با مدار رمزگشا

A	B	C	F
۰	۰	۰	
۰	۰	۱	
۰	۱	۰	
۰	۱	۱	
۱	۰	۰	
۱	۰	۱	
۱	۱	۰	
۱	۱	۱	

سؤال ۱۸: چرا در ورودی‌های گیت OR گیت NOT قرار گرفته است؟ توضیح دهید.

۳-۸-۱۶ دو تابع $F_۱ = \sum_m(۰,۴,۵,۷)$ و $F_۲ = \sum_m(۱,۲,۳,۶)$ را به کمک آی‌سی ۷۴۱۳۸ و مدار شکل ۳-۲۸ در فضای نرم‌افزاری پیاده‌سازی کنید.



شکل ۳-۲۸ مدار منطقی توابع $F_۱$ و $F_۲$ اجرا شده با رمزگشای ۳ به ۸

۳-۸-۱۷ ورودی‌های مدار شکل ۳-۲۸ را بر اساس جدول صحت ۳-۱۹ تغییر دهید و مقادیر خروجی $F_۱$ و $F_۲$ را در جدول یادداشت کنید.

جدول ۳-۱۹ جدول صحت توابع $F_۱$ و $F_۲$ اجرا شده با رمزگشای ۷۴۱۳۸

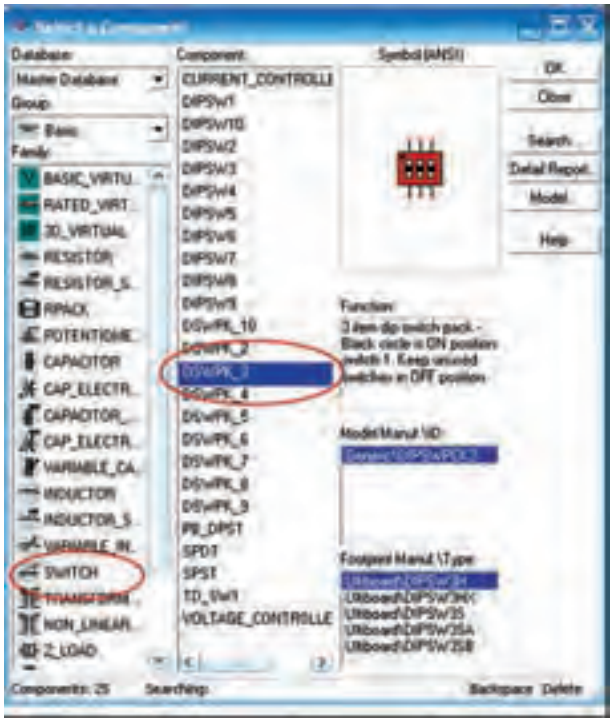
A	B	C	$F_۱$	$F_۲$
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

سؤال ۱۹: دلیـل استفاده از گیت‌های NAND در مدار مربوط به توابع F_1 و F_2 شکل ۲۸-۳ را توضیح دهید.

تمرین ۲: تابـع $F_{(A,B,C)} = \overline{A}B\overline{C} + A\overline{B}C + AB\overline{C}$ را با یک رمزگشای ۳ به ۸ در فضای نرم‌افزاری اجرا کنید و جدول صحت آن را به دست آورید.

۳-۹ آزمایش ۹ : رمزگذار Encoder

۳-۹-۱ مدار رمزگـذار، مبدل اعداد ده‌دهی به دودویی است. این مدار بعد از صفحه کلید دستگاه‌های دیجیتالی مانند ماشـین حسـاب، تلفن الکترونیکی و کنتـرل از راه دور قرار می‌گیرد.برای طراحی این مدار در نرم‌افزار نیاز به یک صفحه کلیـد داریم که عملاً در نرم‌افزار وجود ندارد، اما می‌توانیم با اسـتفاده از مجموعه‌ی کلیدهای (Dip Switch) یا SPDT در خانـواده‌ی (Switch) سـوئیچ‌های نرم‌افزار مولتی‌سـیم، صفحـه کلید دل‌خواه را ایجاد کنیم. در شـکل ۲۹-۳ مسـیر دسترسی به این کلیدها را مشاهده می‌کنید.



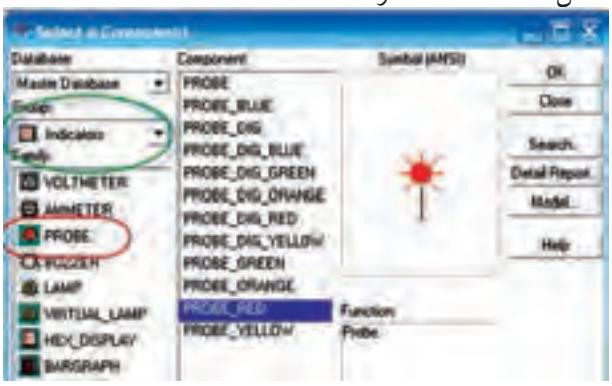
شکل ۲۹-۳ مسیر دست‌یابی به کلیدهای Dip Switch

نکته :

بـرای فعـال کـردن هر یک از کلیدهای مسـتقل DSWPK-n (تعـداد کلیدهـا =n) روی آن کلیـک کنید، سـپس حروف یا ارقـام مورد نظر را انتخاب نمائید. شـکل ۳۰-۳ تغییر حالت کلیدهای DSWPK-۳ را نشان می‌دهد.

شکل ۳۰-۳ انتخاب حرف یا عدد برای صفحه کلید کامپیوتر جهت تغییر حالت کلیدها

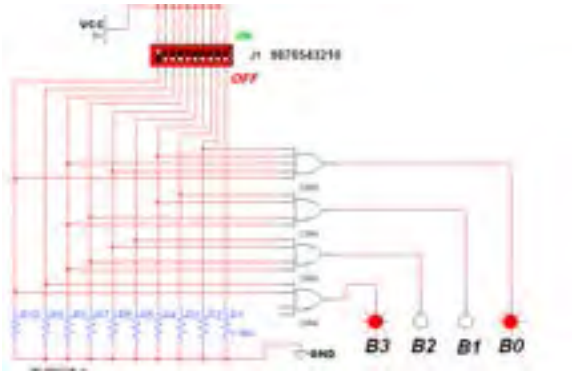
۳-۹-۲ برای نمایش تغییر حالت خروجی‌های مدارهای منطقی، علاوه بر LED ها، میتوان از پروب منطقی (لاجیک) نیز استفاده کرد. برای دسترسی به این پروب‌های رنگی می‌توان از نوار نشان‌دهنده‌ی موجود در نرم‌افزار (Indicator) مطابق شکل ۳۱-۳ استفاده کرد.



شکل ۳۱-۳ انتخاب پروب لاجیک

۳-۹-۳ برای طراحی یک مدار رمزگذار ده به چهار قطعات مورد نیاز را مطابق شکل ۳۲-۳ بر روی میز کار بیآورید.

۳-۹-۴ اتصال‌ها را با دقت کافی و به طور صحیح برقرار کنید و کلیدها را به ترتیب از صفر تا ۹ شماره‌گذاری نمائید.



شکل ۳۲-۳ مدار رمزگذار مبدل اعداد ده‌دهی به دودویی ۴ بیتی

۳-۹-۵ همان‌طور که در شکل ۳۲-۳ مشاهده می‌شود عدد دسی‌مال ۹ به عدد باینری ۱۰۰۱ تبدیل شده است.

۳-۹-۶ کلیدها را به ترتیب طبق جدول صحت ۲۰-۳ تغییر دهید و خروجی را مشاهده نمائید. برای تغییر حالت کلید از صفحه کلید کامپیوتر استفاده کنید. مثلاً با فشار دادن عدد ۹ روی صفحه کلید، کلید Dip Switch شماره‌ی نُه تغییر حالت داده می‌شود و عدد ۹ دسیمال را به ورودی مدار اعمال می‌کند.

جدول ۲۰-۳ جدول صحت مدار رمزگذار ده به چهار

خروجی‌ها				ورودی‌ها									
A	B	C	D	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	I_8	I_9
۰	۰	۰	۰	۱	۰	۰	۰	۰	۰	۰	۰	۰	۰
				۰	۱	۰	۰	۰	۰	۰	۰	۰	۰
				۰	۰	۱	۰	۰	۰	۰	۰	۰	۰
				۰	۰	۰	۱	۰	۰	۰	۰	۰	۰
				۰	۰	۰	۰	۱	۰	۰	۰	۰	۰
				۰	۰	۰	۰	۰	۱	۰	۰	۰	۰
				۰	۰	۰	۰	۰	۰	۱	۰	۰	۰
				۰	۰	۰	۰	۰	۰	۰	۱	۰	۰
				۰	۰	۰	۰	۰	۰	۰	۰	۱	۰
۱	۰	۰	۱	۰	۰	۰	۰	۰	۰	۰	۰	۰	۱

سؤال ۲۰: در مورد جدول صحت ۲۰-۳ به طور خلاصه شرح دهید.

سؤال ۲۱: اگر در مدار رمزگذار ۱۰ به ۴ دو کلید ۱ و ۹ هم‌زمان فشرده شود، چه عددی در خروجی ظاهر می‌شود؟ علت را توضیح دهید.

سؤال ۲۲: اصولاً در صورتی که دو کلید به طور هم‌زمان یا یکی پس از دیگری فشار داده شود، در خروجی چه اتفاقی می‌افتد؟ شرح دهید.

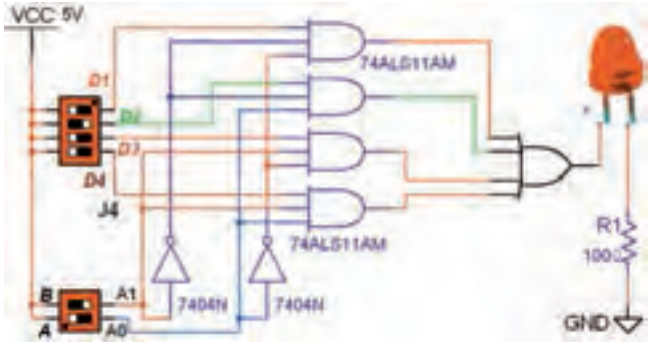
۳-۱۰ آزمایش ۱۰: مالتی‌پلکسر

۳-۱۰-۱ مدارهای مالتی‌پلکسر دارای m خط ورودی هستند که خطوط ورودی را با یک خط به خروجی اتصال می‌دهند. این عمل از طریق N خط آدرس‌دهی که در ورودی وجود دارد انجام می‌شود. در مالتی‌پلکسرها برای آدرس‌دهی رابطه‌ی : $m = ۲^N$ برقرار است. به عبارت دیگر در یک مالتی‌پلکسر چهار به یک m تعداد خط ورودی و N تعداد خطوط آدرس‌دهی است. به عنوان مثال اگر ۴ خط ورودی داشته باشیم تعداد خطوط آدرس دهی دو خط خواهد شد، زیرا:

$$m = ۲^N \Rightarrow ۴ = ۲^N \Rightarrow N = ۲$$

یعنی برای آدرس دهی دو خط Ao و A۱ را در نظر می‌گیریم.

به طور مثال اگر کد خط آدرس (۱۰) باشدورودی سوم و اگر (۰۱) باشد، مطابق شکل ۳۳-۳ ورودی دوم را به خروجی وصل می‌کند. در این شکل با آدرس A۱Ao = ۱۰ اطلاعات خط D۱ به خروجی منتقل می‌شود.



شکل ۳۳-۳ مدار عملی مالتی‌پلکسر ۴ به ۱ با گیت‌های منطقی

۳-۱۰-۲ مدار مالتی‌پلکسر چهار به یک شکل ۳۳-۳ را در نرم‌افزار پیاده‌سازی کنید.

۳-۱۰-۳ با آدرس‌دهی مطابق جدول ۲۱-۳ مشخص کنید که خروجی به کدام ورودی متصل می‌شود. سپس جدول را کامل نمائید.

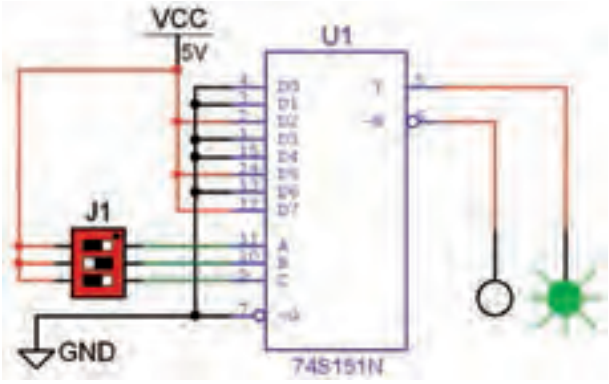
جدول ۲۱-۳ جدول صحت مالتی‌پلکسر ۴ به ۱

خروجی	وضعیت ورودی‌ها				خطوط آدرس	
y	D_1	D_2	D_3	D_4	Ao	A_1
	۱	۰	۰	۰	۰	۰
	۰	۱	۰	۰	۱	۰
	۰	۰	۱	۰	۰	۱
	۰	۰	۰	۱	۱	۱

تمرین۳: چگونه می‌توان یک مالتی‌پلکسر چهار به یک را با خط تواناساز $E_n = ۱$ طراحی کرد؟ شرح دهید.

۳-۱۰-۴ این مدار را به کمک نرم‌افزار تجربه کنید و نتایج آزمایش را شرح دهید.

۳-۱۰-۵ مالتی‌پلکسرها با ورودی‌های بیشتر به صورت آی‌سی به بازار عرضه می‌شود. آی‌سی ۷۴۱۵۱ یک مالتی‌پلکسر ۸ به ۱ با سه خط آدرس دهی است. یکی از کاربردهای مالتی‌پلکسر مانند رمزگشاها اجرای توابع منطقی است. در شکل ۳-۳۴ تابع $F = \sum_m(۲,۵,۷)$ با یک آی‌سی مالتی‌پلکسر ۷۴۱۵۱ اجرا شده است.



شکل ۳-۳۴ اجرای تابع با مالتی‌پلکسر ۸ به ۱

۳-۱۰-۶ مدار شکل ۳-۳۴ را در فضای نرم‌افزاری ببندید.

۳-۱۰-۷ با تغییر وضعیت خطوط آدرس و تکمیل جدول صحت ۳-۲۲ اجرای تابع را با مالتی‌پلکسر تجربه کنید.

جدول ۲۲-۳ جدول صحت تابع اجرا شده با مالتی‌پلکسر

خروجی		خطوط آدرس		
W	Y	A	B	C

سؤال ۲۳: مزیت استفاده از مالتی‌پلکسر برای اجرای توابع منطقی را نسبت به رمزگشا بنویسید.