

## « فصل چهارم »

### مدارهای ترتیبی

( مطابق فصل پنجم کتاب مبانی دیجیتال )

#### هدف کلی :

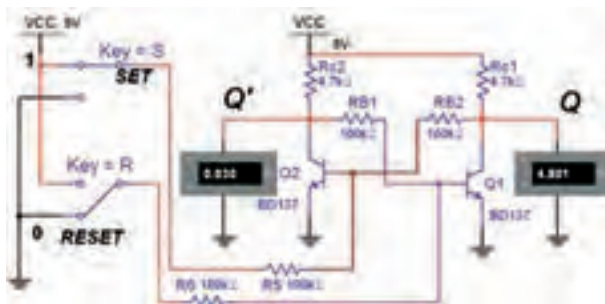
آزمایش انواع فلیپ‌فلاپ‌ها و تحقیق جدول صحت آنها

#### هدف‌های رفتاری:

در پایان این آزمایش که با استفاده از نرم‌افزار مولتی‌سیم اجرا می‌شود از فراگیرنده انتظار می‌رود که :

- ۱- مدار الکترونیکی یک فلیپ‌فلاپ را ببندد.
- ۲- مدار فلیپ‌فلاپ SR را با گیت‌های NOR ببندد و جدول صحت آن را به دست آورد.
- ۳- مدار فلیپ‌فلاپ SR را با گیت‌های NAND ببندد و جدول صحت آن را به دست آورد.
- ۴- دلیل استفاده از فلیپ‌فلاپ SR ساعتی و نحوه‌ی عملکرد آن را شرح دهد.
- ۵- فلیپ‌فلاپ JK را با یک فلیپ‌فلاپ SR ببندد و جدول صحت آن را به دست آورد.
- ۶- دلیل استفاده از فلیپ‌فلاپ JK با استفاده از SR را توضیح دهد.
- ۷- فلیپ‌فلاپ D را به همراه ورودی‌های پیش‌تنظیم (Preset) و (Clear) اجرا کند.
- ۸- فلیپ‌فلاپ T را ببندد و جدول صحت آن را به دست آورد.
- ۹- مدار شمارنده‌ی سه بیتی را ببندد.
- ۱۰- کاربرد تقسیم‌کننده‌ی فرکانس فلیپ‌فلاپ T را شرح دهد.

در حالت قطع و دیگری در حالت اشباع قرار دارد. برای تغییر حالت این دو ترانزیستور باید یک پالس مثبت به بیس ترانزیستوری که قطع است اعمال شود.



شکل ۴-۱ مدار الکترونیکی مولتی‌ویراتور بی‌استابل (فلیپ‌فلاپ SR)

#### ۴-۱-۱ آزمایش ۱: مولتی‌ویراتور بی‌استابل

۴-۱-۱-۱ برای ذخیره‌ی اطلاعات دودویی در مدارهای دیجیتالی از حافظه‌ها استفاده می‌کنند. مدارهای ترتیبی از عناصر اصلی حافظه‌ها به شمار می‌روند. ساده‌ترین مدارهای ترتیبی فلیپ‌فلاپ‌ها هستند، که دو وضعیت منطقی پایدار "۰" و "۱" دارند. یکی از این نوع مدارها، فلیپ‌فلاپ SR است. مدار الکترونیکی این فلیپ‌فلاپ SR را مولتی‌ویراتور بی‌استابل نیز می‌گویند. در شکل ۴-۱ یک نمونه را مشاهده می‌کنید. در این مدار دو ترانزیستور با کوپلاژ مستقیم به یکدیگر متصل شده‌اند که همواره یکی از ترانزیستورها

۴-۱-۳ با تغییر کلیدهای ورودی S و R به ترتیب ولتاژ کلکتور امیتر ترانزیستورهای Q<sub>1</sub> و Q<sub>2</sub> را اندازه بگیرید.

۴-۱-۲ مدار الکترونیکی فلیپ فلاپ SR شکل ۴-۱ را بر روی میز کار نرم افزار ببندید.

۴-۱-۴ وضعیت ترانزیستورها و ولتاژهای خروجی مدار را مشخص کنید و در جدول ۴-۱ بنویسید.

جدول ۴-۱ جدول وضعیت منطقی ترانزیستورها

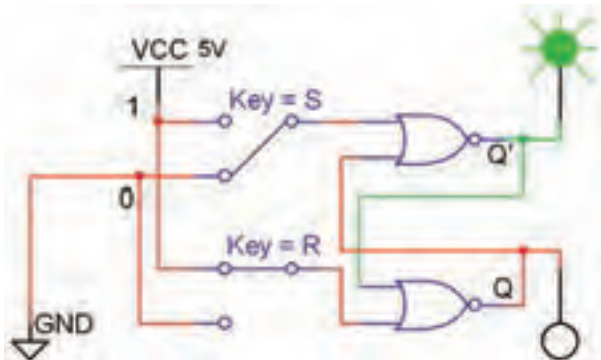
حالت کلید		ولتاژهای خروجی				حالت ترانزیستور			
		Q <sub>1</sub>		Q <sub>2</sub>		قطع اشباع		قطع اشباع	
S	R	گذشته	فعلی	گذشته	فعلی	Q <sub>1</sub> (t-1)	Q <sub>1</sub> (t)	Q <sub>2</sub> (t-1)	Q <sub>2</sub> (t)
		گذشته	فعلی	گذشته	فعلی	گذشته	فعلی	گذشته	فعلی
۰	۰								
۰	۱								
۱	۰								
۱	۱								

## ۴-۲ آزمایش ۲: فلیپ فلاپ SR با دروازه های NOR

**سؤال ۱:** با اعمال هم زمان پالس های Set و Reset به هر دو ترانزیستور چه حالتی اتفاق می افتد؟ توضیح دهید.



۴-۲-۱ در مدار فلیپ فلاپ با دروازه های NOR فیدبک خروجی یک گیت به ورودی دیگر برقرار می شود. مدار دارای دو ورودی S و R و دو ورودی فیدبک Q و  $\bar{Q}$  است. برای تعیین وضعیت منطقی فعلی (زمان حال) فلیپ فلاپ، لازم است وضعیت ورودی S و R و فیدبک Q و  $\bar{Q}$  در زمان قبل و فعلی را در نظر بگیریم. مدار فلیپ فلاپ SR با گیت NOR را در شکل ۴-۲ مشاهده می کنید.



شکل ۴-۲ مدار فلیپ فلاپ SR با گیت های NOR

۴-۳-۲ مدار شکل ۴-۳ را در فضای نرم افزار مولتی سیم پیاده سازی کنید.

۴-۳-۳ ورودی های set و Reset را به ترتیب و طبق جدول ۴-۳ تغییر دهید و خروجی های مدار را مشاهده کنید و وضعیت منطقی آنها را بنویسید.

جدول ۴-۳ جدول صحت فلیپ فلاپ SR با دروازه های NAND

S	R	Q(t-1)	Q(t)
۰	۰		
۰	۱		
۱	۰		
۱	۱		

**سؤال ۳:** وضعیت ناپایدار این فلیپ فلاپ را شرح دهید.



۴-۲-۲ مدار فلیپ فلاپ SR شکل ۴-۲ را بر روی میز کار نرم افزار مولتی سیم ببندید.

۴-۲-۳ با تغییر کلیدهای S و R مطابق جدول ۴-۲ وضعیت منطقی خروجی را تعیین کرده و در جدول یادداشت کنید.

جدول ۴-۲ جدول صحت فلیپ فلاپ SR با دروازه های NOR

S	R	Q <sub>t-1</sub>	Q <sub>t</sub>
۰	۰		
۰	۱		
۱	۰		
۱	۱		

**سؤال ۲:** وضعیت ناپایدار این فلیپ فلاپ کدام حالت است؟ شرح دهید.



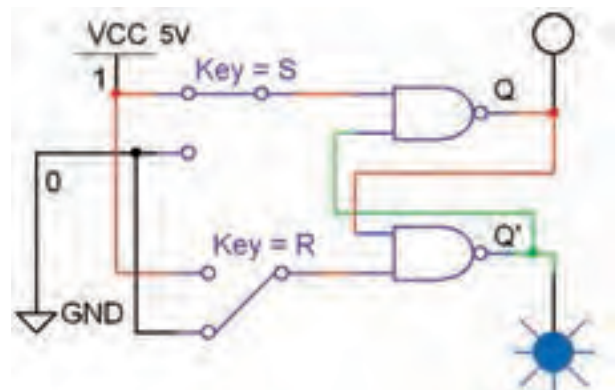
۴-۳ آزمایش ۳: فلیپ فلاپ SR با

دروازه های NAND

۴-۳-۱ مدار فلیپ فلاپ SR با دروازه های NAND را

در شکل ۴-۳ مشاهده می کنید.

**سؤال ۴:** جدول صحت این دو فلیپ فلاپ را با هم مقایسه کنید و تفاوت آن دو را بنویسید.



شکل ۴-۳ مدار فلیپ فلاپ SR با دروازه های NAND

۴-۴-۳ کلیدهای ورودی را به ترتیب جدول ۴-۴ فلیپ فلاپ تغییر دهید، خروجی‌ها را مشاهده کنید و نتیجه را در جدول ۴-۴ بنویسید.

جدول ۴-۴ جدول صحت فلیپ فلاپ SR ساعتی

cp	S	R	Q(t-1)	Q(t)
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

۶۹

سؤال ۶: با توجه به جدول ۴-۴ در فلیپ فلاپ SR ساعتی خروجی‌ها در چه شرایطی تغییر وضعیت منطقی می‌دهند؟

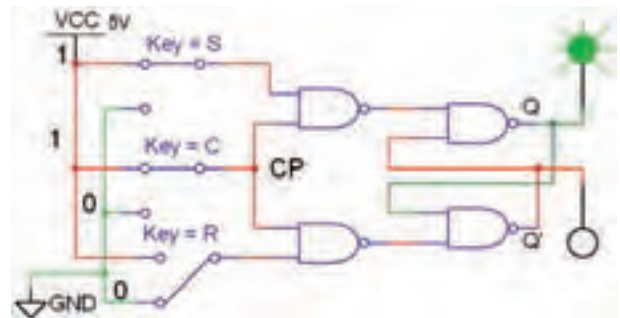


سؤال ۵: تغییرات آنی ورودی set و Reset در فلیپ فلاپ SR چه اشکالی بوجود می‌آورد؟ شرح دهید.



#### ۴-۴ آزمایش ۴: فلیپ فلاپ SR ساعتی

۴-۴-۱ برای رفع اشکال عکس‌العمل فوری خروجی‌ها نسبت به ورودی‌ها در فلیپ فلاپ، می‌توانیم از ورودی پالس ساعت (Clock Pulse = CP) به عنوان یک سیگنال فعال‌ساز استفاده کنیم. هر گاه ورودی خط CP سطح ۵ ولت مثبت به عنوان یک پالس "۱" قرار گیرد ورودی‌های S و R اجازه‌ی ورود به مدار فلیپ فلاپ را پیدا می‌کنند و خروجی‌های فلیپ فلاپ تغییر وضعیت می‌دهند. مدار عملی این فلیپ فلاپ SR ساعتی در شکل ۴-۴ نشان داده شده است.



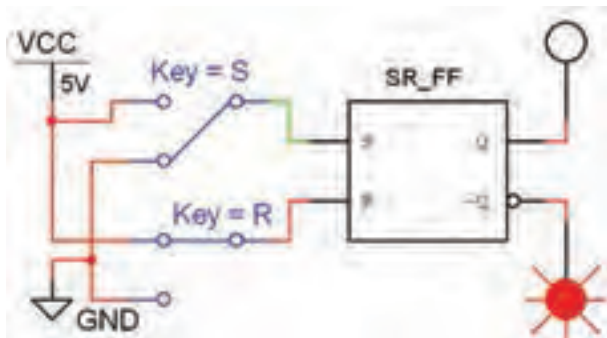
شکل ۴-۴ مدار عملی فلیپ فلاپ SR ساعتی

سؤال ۷: آیا حالت غیرمجاز فلیپ فلاپ در این مدار برطرف شده است؟ علت را توضیح دهید.



۴-۴-۲ مدار فلیپ فلاپ SR ساعتی شکل ۴-۴ را

ببندید.



شکل ۴-۷ مدار فلیپ‌فلاپ SR با نماد بلوکی (آی‌سی)

۴-۵-۳ با تغییر کلیدهای ورودی S و R جدول ۴-۵ را کامل کنید.

جدول ۴-۵ جدول صحت فلیپ‌فلاپ SR با نماد بلوکی

S	R	$Q(t-1)$	$Q(t)$
۰	۰		
۰	۱		
۱	۰		
۱	۱		

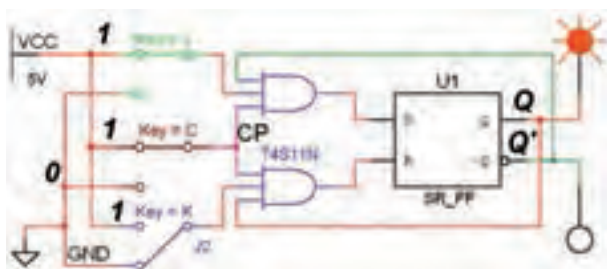
**سؤال ۸:** حالت غیرمجاز این فلیپ‌فلاپ را توضیح دهید.

.....

.....

## ۴-۶ آزمایش ۶: فلیپ‌فلاپ JK

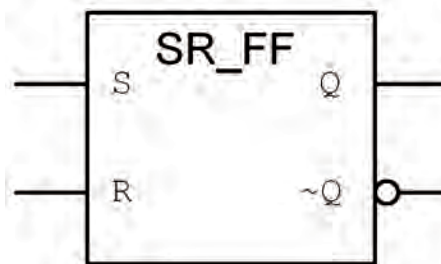
۴-۶-۱ برای رفع اشکال حالت غیرمجاز فلیپ‌فلاپ SR از فلیپ‌فلاپ JK استفاده می‌شود. ساختار اصلی این فلیپ‌فلاپ مطابق شکل ۴-۸ است.



شکل ۴-۸ مدار فلیپ‌فلاپ JK با ساختار اصلی

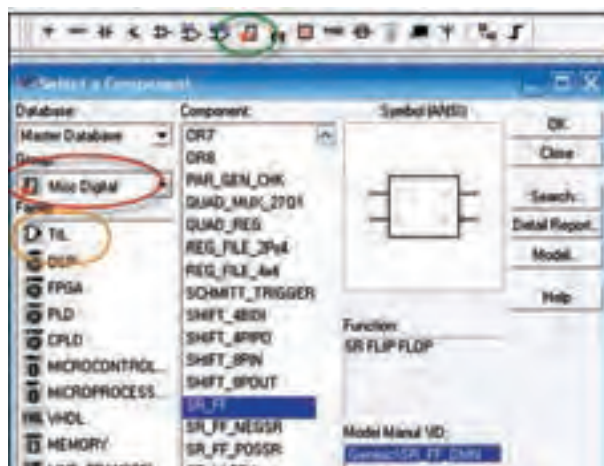
## ۴-۵ آزمایش ۵: فلیپ‌فلاپ SR با نماد بلوکی یا آی‌سی

۴-۵-۱ فلیپ‌فلاپ SR را در مدارهای دیجیتالی با نماد بلوکی (آی‌سی) مطابق شکل ۴-۵ نشان می‌دهند.



شکل ۴-۵ نماد بلوکی SR-FF

این نماد بلوکی در کتابخانه‌ی نرم‌افزار مولتی‌سیم شبیه‌سازی شده است و به عنوان یک مدار بلوکی و مشابه آی‌سی عمل می‌کند. این بلوک را از نوار قطعات (Component)، گروه Misc Digital و خانواده‌ی TIL انتخاب کنید. آدرس و مسیر انتخاب این فلیپ‌فلاپ و سایر عناصر مربوط به مدارهای منطقی را در شکل ۴-۶ مشاهده می‌کنید.

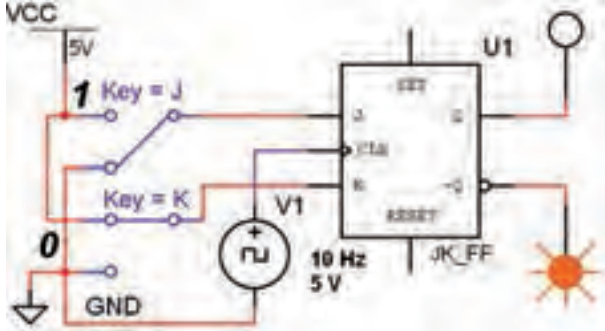


شکل ۴-۶ مسیر دست‌یابی به عناصر مربوط به مدارهای شبیه‌سازی شده‌ی دیجیتالی

۴-۵-۲ مدار شکل ۴-۷ که یک فلیپ‌فلاپ SR است

را در فضای نرم‌افزاری ببندید.

Misc Digital انتخاب کنید و بر روی میز کار بیاورید. مدار فلیپ فلاپ JK را با استفاده از نماد بلوکی آن مطابق شکل ۴-۹ ببندید. با تغییر کلیدهای ورودی و مشاهده خروجی جدول ۴-۷ را کامل کنید.




شکل ۴-۹ مدار بلوکی فلیپ فلاپ JK

جدول ۴-۷ جدول صحت فلیپ فلاپ JK

J	K	Q(t)
۰	۰	
۰	۱	
۱	۰	
۱	۱	

**سؤال ۱۱:** اگر در مدار شکل ۴-۹ حالت  $J=K=1$  برقرار باشد برای خروجی ها چه وضعیتی اتفاق می افتد؟ شرح دهید.



.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

۴-۶-۲ مدار فلیپ فلاپ شکل ۴-۸ را بر روی میز کار مجازی ببندید. با تغییر کلیدهای J، K و CP طبق جدول صحت ۴-۶ وضعیت خروجی Q و  $\bar{Q}$  را مشخص کنید و نتایج را در جدول بنویسید.

جدول ۴-۶ جدول صحت فلیپ فلاپ JK

cp	J	K	Q(t-1)	Q(t)
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		


**سؤال ۹:** آیا حالت غیرمجاز فلیپ فلاپ SR در JK-FF برطرف شده است؟



.....

.....

**سؤال ۱۰:** وضعیت خروجی ها در حالت  $J=K=1$ ،  $CP=1$  را در مدار فلیپ فلاپ JK شرح دهید.



.....

.....

.....

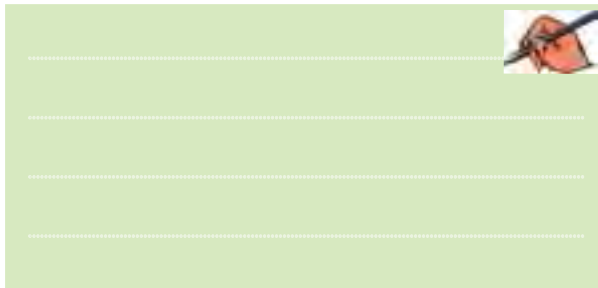
.....

.....

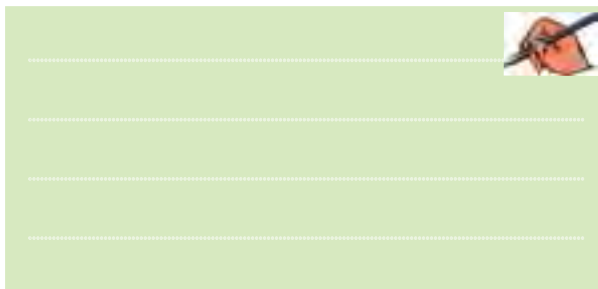
۴-۶-۳ نماد بلوکی فلیپ فلاپ JK را از گروه



**سؤال ۱۲:** ورودی Pr و CL با کدام وضعیت منطقی "۱" و "۰" فعال می‌شوند؟ توضیح دهید.

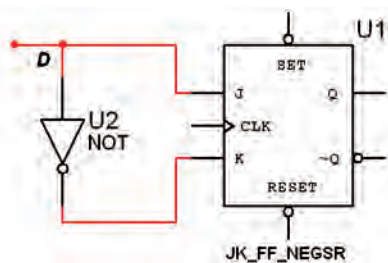


**سؤال ۱۳:** حالت نامعین در جدول ۴-۸ کدام حالت است؟ شرح دهید.



### ۴-۸ آزمایش ۸: فلیپ فلاپ D

۴-۸-۱ فلیپ فلاپ D دارای یک ورودی است که در مدارهای دیجیتالی ترتیبی به عنوان ثبت کننده‌ی یک بیت باینری استفاده می‌شود. این فلیپ فلاپ را می‌توان مطابق شکل ۴-۱۱ با استفاده از JK-FF طراحی کرد.



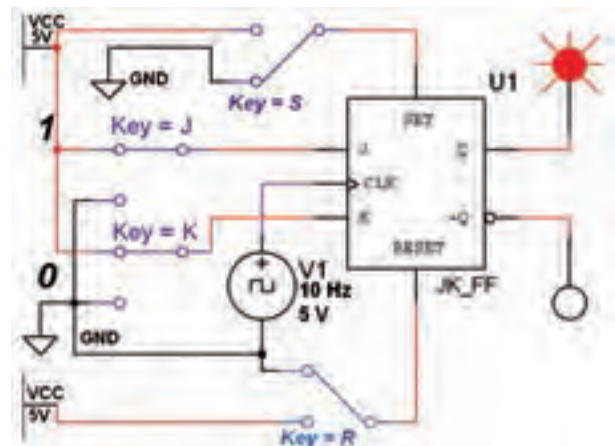
شکل ۴-۱۱ فلیپ فلاپ D

۴-۸-۲ فلیپ فلاپ D را از نوار Component و Misc Digital انتخاب کنید و آن را بر روی میز کار بیاورید.

### ۴-۷ آزمایش ۷: استفاده از Clear و Preset

۴-۷-۱ در مدارهای فلیپ فلاپ، با روشن شدن منبع تغذیه، وضعیت خروجی‌های Q و  $\bar{Q}$  به صورت تصادفی در وضعیت "۱" یا "۰" قرار می‌گیرند. برای آن که خروجی‌ها به یک حالت معین و از پیش تنظیم شده در لحظه‌ی شروع کار مدار برسند، از دو ورودی مستقل Preset (به معنای "۱" کردن خروجی) و Clear (به معنای پاک کردن وضعیت Q) استفاده می‌کنند.

۴-۷-۲ مدار شکل ۴-۱۰ را ببینید.



شکل ۴-۱۰ مدار عملکرد ورودی‌های Clear و Preset

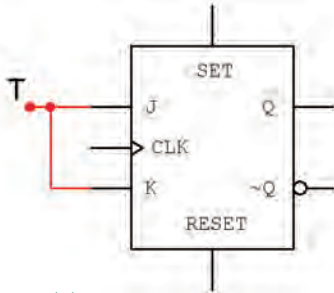
۴-۷-۳ در آی سی‌های فلیپ فلاپ، پایه‌ی Preset را با set و Clear را با Reset مشخص می‌کنند. ورودی‌های مدار شکل ۴-۱۰ را مطابق جدول ۴-۸ تغییر دهید. وضعیت خروجی‌های Q و  $\bar{Q}$  را مشاهده کنید و در جدول بنویسید.

جدول ۴-۸ جدول صحت فلیپ فلاپ JK با ورودی‌های CL و Pr

Pr=S	CL=R	CP	J	K	Q(t)	$\bar{Q}(t)$
۰	۰	X	X	X		
۰	۱	X	X	X		
۱	۰	X	X	X		
۱	۱	-	X	X		
۱	۱		۰	۰		
۱	۱		۰	۱		
۱	۱		۱	۰		
۱	۱		۱	۱		

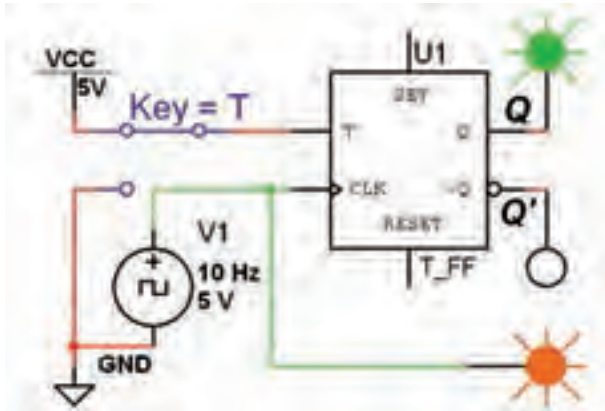
## ۴-۹ آزمایش ۹: فلیپ فلاپ T

۴-۹-۱ حرف T در فلیپ فلاپ نوع T ابتدای کلمه‌ی Toggle به معنی تغییر وضعیت است. در صورتی که دو ورودی  $J=K$  فلیپ فلاپ JK را به هم اتصال دهیم فلیپ فلاپ نوع T ساخته می‌شود، شکل ۴-۱۳.



شکل ۴-۱۳ فلیپ فلاپ T

۴-۹-۲ فلیپ فلاپ T را طبق شکل ۴-۱۴ بر روی میز کار نرم افزار ببندید.



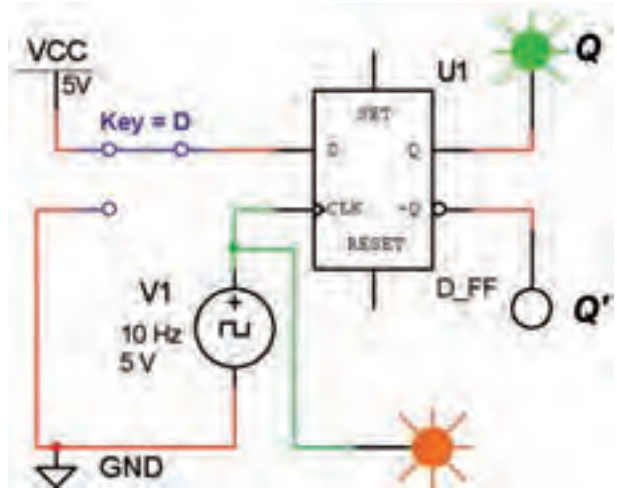
شکل ۴-۱۴ مدار فلیپ فلاپ T

۴-۹-۳ با تغییر کلید T وضعیت خروجی‌ها را بررسی کنید و جدول ۴-۱۰ را کامل نمایید.

جدول ۴-۱۰ جدول صحت فلیپ فلاپ T

cp	T	Q(t)
	۰	
	۱	

۴-۸-۳ مدار شکل ۴-۱۲ را بر روی میز کار ببندید.



شکل ۴-۱۲ مدار فلیپ فلاپ D

۴-۸-۴ کلید ورودی D را تغییر وضعیت دهید و حالت خروجی را پس از مشاهده در جدول ۴-۹ یادداشت کنید.

جدول ۴-۹ جدول صحت فلیپ فلاپ D

cp	D	Q(t)	$\bar{Q}(t)$
	۰		
	۱		

**سؤال ۱۴:** اگر  $D=1$  باشد بعد از پنج پالس ساعت خروجی در چه وضعیتی قرار می‌گیرد؟ شرح دهید.



.....

.....

.....

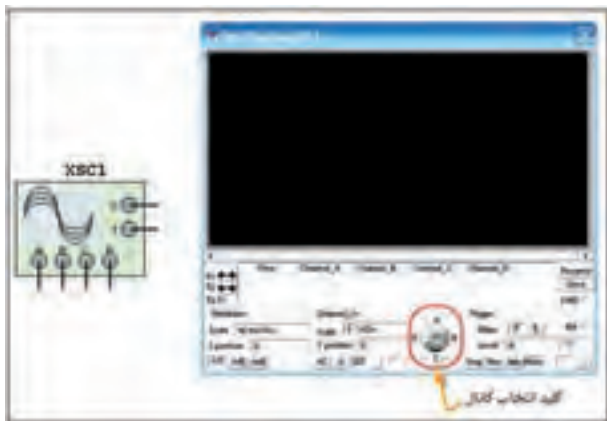
.....

.....

.....



۳-۱۰-۴ در دستگاه اسیلوسکوپ چهار کاناله یک کلید انتخاب کانال‌های ورودی وجود دارد که با قرار دادن مکان‌نما روی سلکتور و کلیک کردن روی موس، کانال مورد نظر فعال می‌شود. در این حالت (Scale) Volt/Div, Time/Div و تغییر مکان عمودی برای آن فعال می‌شود، کانال قابل تنظیم است، در شکل ۱۶-۴ کلید انتخاب کانال نمایش داده شده است.



شکل ۱۶-۴ کلید انتخاب کانال در اسیلوسکوپ چهار کاناله

۴-۱۰-۴ برای اندازه‌گیری فرکانس خروجی مدارهای الکترونیکی و دیجیتالی از دستگاه فرکانس متر استفاده می‌کنند. این دستگاه را می‌توانید مطابق شکل ۱۷-۴ از نوار Instruments انتخاب کنید. این دستگاه یک ورودی دارد و اگر به ورودی یا خروجی مدار اتصال داده شود، فرکانس را اندازه می‌گیرد.



شکل ۱۷-۴ موقعیت فرکانس متر در نوار ابزار

**سؤال ۱۵:** چنانچه  $T=1$  باشد، برای خروجی  $Q$  چه اتفاقی می‌افتد؟ این حالت چه نام دارد؟ شرح دهید.



.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

### ۱۰-۴ آزمایش ۱۰: کاربرد T-FF

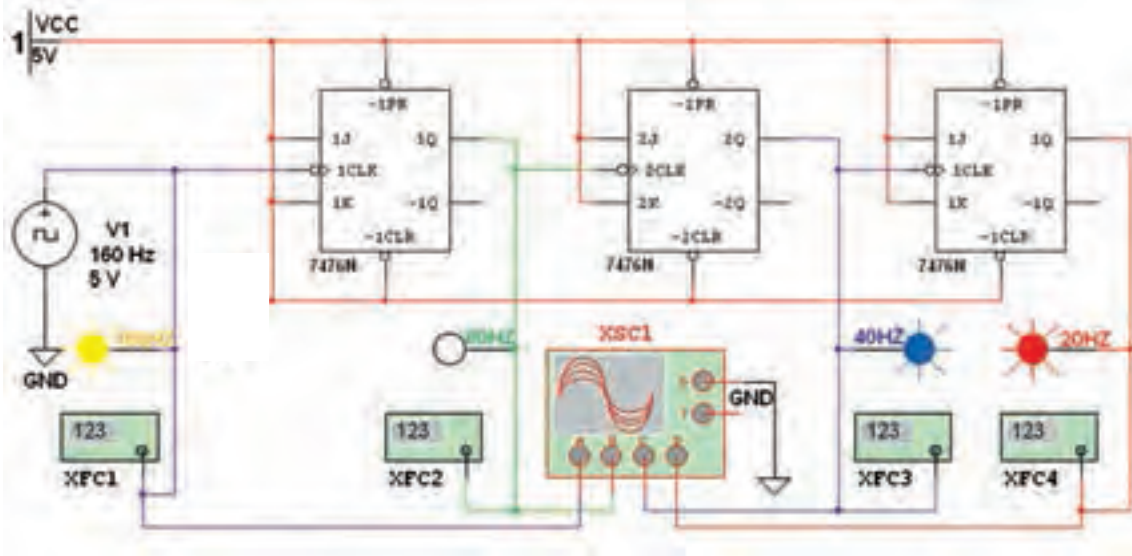
۱-۱۰-۴ در مدارهای دیجیتالی برای تقسیم فرکانس از T-FF استفاده می‌شود. برای انجام آزمایش تقسیم فرکانس نیاز به یک دستگاه اسیلوسکوپ چهار کاناله داریم.

۲-۱۰-۴ دستگاه اسیلوسکوپ چهار کاناله را از نوار Instruments بردارید و آن را مطابق شکل ۱۵-۴ بر روی میز کار نرم‌افزار بیاورید.



شکل ۱۵-۴ محل قرار گرفتن دستگاه اسیلوسکوپ چهار کاناله در نرم‌افزار

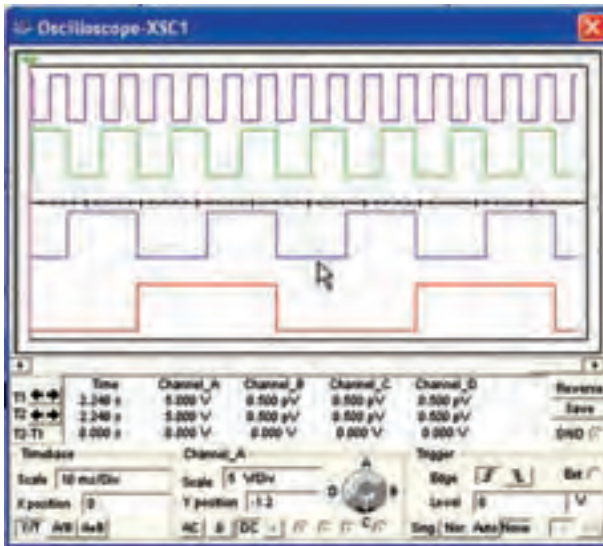
۴-۱۰-۵ مدار شکل ۴-۱۸ را با دقت بر روی میز کار نرم افزار ببندید. فرکانس ورودی را روی ۱۶۰ هرتز تنظیم کنید.



شکل ۴-۱۸ مدار تقسیم کننده ی فرکانس بر ۲، ۴ و ۸ با استفاده از فلیپ فلاپ نوع T

۴-۱۰-۸ با تنظیم Time/Div (Time Base) کلید

برای هر شکل موج با استفاده از شکل ۴-۱۹ فرکانس را اندازه گیری کنید.



شکل ۴-۱۹ تنظیم اسیلوسکوپ چهار کاناله برای نمایش پالس ساعت ورودی و خروجی های مدار شکل ۴-۱۸

۴-۱۰-۶ مدار را راه اندازی کنید، باید لامپ های پروب

لاجیک زرد، سبز، آبی و قرمز متناسب با فرکانس خاموش و روشن شود. بیشترین تغییر حالت خاموش و روشن مربوط به لامپ زرد (۱۶۰ Hz) و کمترین تغییر مربوط به لامپ قرمز است. در صورتی که مدار راه اندازی نشد، یک بار پوشه ی مدار را ببندید و دوباره باز کنید. پس از راه اندازی مجدداً اگر باز هم راه اندازی نشد، نقشه ی مدار را باز بینی کنید و اشکال آن را بر طرف نمایید. پس از راه اندازی، اسیلوسکوپ را روشن کنید.

۴-۱۰-۷ ولوم تغییر مکان عمودی (y Position) را

برای هر کانال به گونه ای تنظیم کنید تا به ترتیب شکل موج پالس های ۱۶۰ Hz، ۸۰ Hz، ۴۰ Hz و ۲۰ Hz را از بالا به پایین نشان دهد.

۴-۱۰-۹ با کلیک کردن روی فرکانس مترها پالس ساعت ورودی و خروجی هر یک از فلیپ فلاپها را مطابق شکل ۴-۲۰ اندازه گیری کنید.



شکل ۴-۲۰ اندازه گیری فرکانس پالس ساعت ورودی و فرکانسهای خروجی فلیپ فلاپهای مدار شکل ۴-۱۸ با استفاده از فرکانس متر