فصل ششم

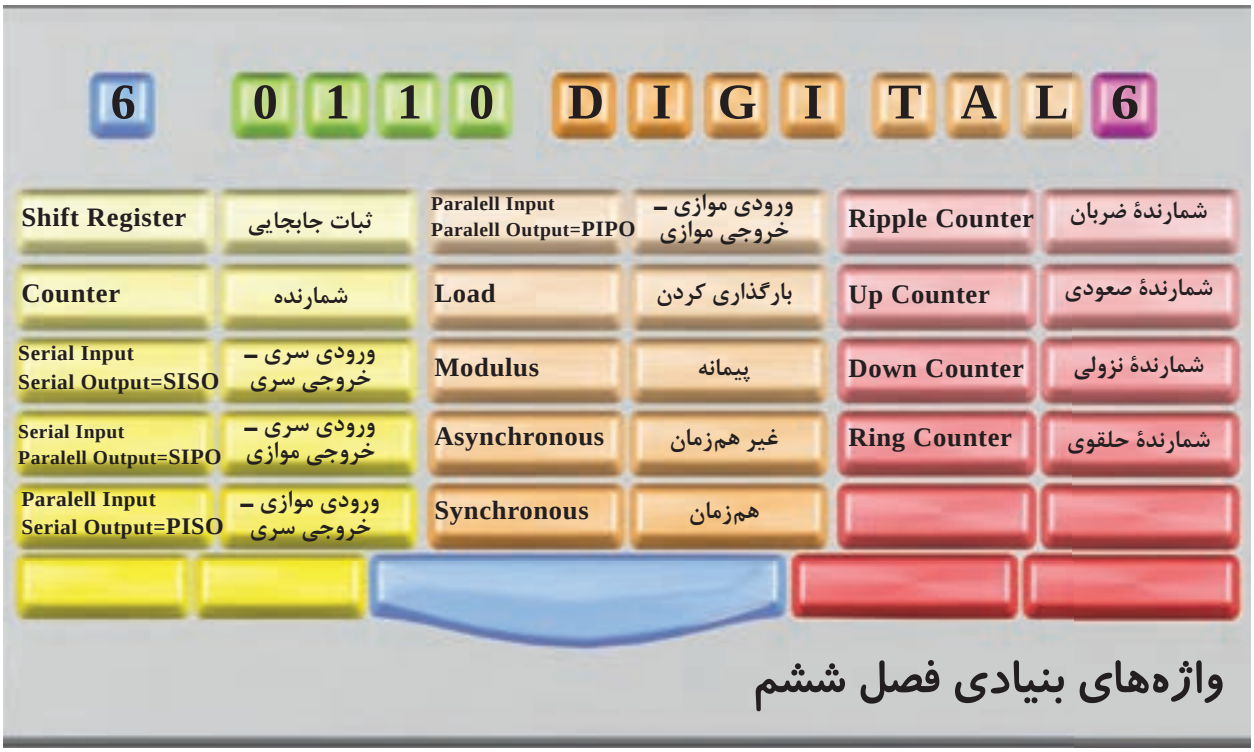
شیفت رجیسترها و شمارنده‌ها
(Shift Registers and Counters)

هدف کلی: بررسی انواع شیفت‌رجیسترها و شمارنده‌ها

کل زمان اختصاص داده‌شده به فصل : ۲۰ ساعت آموزشی

هدف‌های رفتاری: در پایان این فصل از فراگیرنده انتظار می‌رود که:

۱ـ مفهوم شیفت‌رجیستر را شرح دهد.
۲ـ انواع شیفت رجیستر را از نظر ورودی و خروجی داده‌ها نام ببرد.
۳ـ ساختمان شیفت رجیستر ورودی سری خروجی سری را شرح دهد.
۴ـ ساختمان شیفت رجیستر ورودی سری خروجی موازی را شرح دهد.
۵ـ ساختمان شیفت‌رجیستر ورودی موازی خروجی سری را شرح دهد.
۶ـ ساختمان شیفت رجیستر ورودی موازی خروجی موازی را شرح دهد.
۷ـ ساختمان شیفت رجیستر چپ رو ـ راست رو را شرح دهد.
۸ـ به الگوی پرسش شیفت رجیسترها پاسخ دهد.
۹ـ شمارنده‌ها را شرح دهد.
۱۰ـ انواع شمارنده‌های سنکرون و آسنکرون را تعریف کند.
۱۱ـ ساختمان شمارندهٔ آسنکرون صعودی را شرح دهد.
۱۲ـ جدول صحت شمارندهٔ آسنکرون صعودی را بنویسد.
۱۳ـ دیاگرام‌های زمانی شمارندهٔ آسنکرون صعودی را رسم کند.
۱۴ـ ساختمان شمارندهٔ آسنکرون نزولی را شرح دهد.
۱۵ـ جدول صحت شمارندهٔ آسنکرون نزولی را بنویسد.
۱۶ـ ساختمان شمارندهٔ آسنکرون ده‌دهی را شرح دهد.
۱۷ـ جدول صحت شمارندهٔ ده‌دهی را بنویسد.
۱۸ـ دیاگرام‌های زمانی شمارندهٔ ده‌دهی را رسم کند.
۱۹ـ ساختمان شمارندهٔ سنکرون را شرح دهد.
۲۰ـ ساختمان شمارندهٔ صعودی و نزولی را شرح دهد.
۲۱ـ ساختمان شمارندهٔ حلقوی را شرح دهد.
۲۲ـ جدول صحت شمارندهٔ حلقوی را بنویسد.
۲۳ـ ساختمان شمارندهٔ جانسون را شرح دهد.
۲۴ـ جدول صحت شمارندهٔ جانسون را بنویسد.
۲۵ـ ساختمان یک مدار کاربردی از مدارهای ترتیبی نظیر ساعت دیجیتال، فرکانس‌متر یا ولت متر را به‌صورت بلوکی توضیح دهد.
۲۶ـ با استفاده از data book آی‌سی‌های شیفت‌رجیستر و شمارنده‌ها را شناسایی کند.
۲۷ـ با استفاده از نرم‌افزار مولتی‌سیم، مدار شیفت‌رجیسترها و شمارنده‌ها را شبیه‌سازی کند.
۲۸ـ به سؤالات الگوی پرسش پاسخ دهد.



پیش‌گفتار

رجیسترها یا ثبات‌ها مدارهایی هستند که اطلاعات باینری را به‌صورت موقتی ذخیره می‌کنند، و موارد کاربردی آن به شرح زیر است :

- انجام محاسبات ریاضی و منطقی روی اطلاعات
- نگهداری اطلاعات ورودی به یک رمز گشا
- نگهداری اطلاعات خروجی از یک رمزگذار
- نگهداری اطلاعات ورودی و خروجی در کامپیوتر

۱ـ۶ـ شیفت‌رجیسترها(Shift Registers) و شمارنده‌ها (Counters)

یک ثبات یا رجیستر مجموعه‌ای از فلیپ‌فلاپ‌ها (سلول‌های حافظه) است که می‌تواند اطلاعات دودویی(باینری) را در خود نگه‌دارد. رجیستری که قادر است اطلاعات باینری ذخیره‌شده در خود را به سمت راست یا چپ انتقال دهد، شیفت رجیستر نامیده می‌شود.

اتصال فلیپ‌فلاپ‌ها به‌گونه‌ای است که یک رشته ارقام باینری به آن‌ها وارد یا از آن‌ها خارج می‌شود.

این نوع مدارها را معمولاً شیفت رجیستر یا ثبات انتقالی می‌نامند. یک شیفت رجیستر n بیتی از n فلیپ‌فلاپ تشکیل می‌شود و می‌تواند n بیت اطلاعات را در خود ذخیره کند. یک نمونه از کاربرد شیفت رجیستر در ماشین حساب است.

با ورود هر رقم از صفحه‌کلید، اعداد روی نمایشگر به چپ جابجا می‌شوند. مثلاً برای ورود عدد ۲۶۸ ابتدا با فشار دادن کلید ۲ و رهاسازی آن رقم ۲ در سمت راست نمایشگر ظاهر می‌شود. سپس با فشردن کلید ۶ و رهاسازی آن رقم ۲ یک مکان به چپ می‌رود و برای ظهور ۶ روی صفحه کلید جا باز می‌کند. نهایتاً اگر کلید ۸ را بفشارید و رها کنید عدد ۲۶۸ روی صفحه‌نمایش ظاهر خواهد شد. ذکر این مثال، دو مشخصهٔ مهم یک شیفت رجیستر را نشان می‌دهد.

۱ـ مدار داخلی ماشین‌حساب یک ثبات موقت است، به طوری که حتی اگر دکمهٔ صفحه‌کلید را رها کنید، اعداد روی نمایشگر باقی می‌ماند.

۲ـ هر بار که یک رقم جدید را روی صفحهٔ کلید می‌فشارید، مدار داخلی اعداد روی صفحهٔ نمایش را یک رقم به چپ جابه‌جا می‌کند. مدارهایی که عمل جابه‌جایی و ذخیره‌سازی را انجام می‌دهند، شیفت رجیستر نام دارند. مدار شیفت رجیستر در سیستم‌های الکترونیکی دیجیتالی کاربرد دارد.

۱ـ ۱ـ۶ـ انواع شیفت‌رجیستر: بر حسب این که اطلاعات، چگونه ثبت (نوشته) و به چه صورت خوانده شود، شیفت رجیسترها را به چهار گروه زیر دسته‌بندی می‌کنند:

۱ـ ورودی سری ـ خروجی سری (SISO) یا متوالی ـ متوالی یاسری ـ سری Serial input-Serial output

۲ـ ورودی سری ـ خروجی موازی (SIPO) یا متوالی ـ موازی یاسری ـ موازی Serial input ـ Paralell output

۳ـ ورودی موازی ـ خروجی سری (PISO) یا موازی ـ متوالی یاموازی ـ سری Serial output ـ Paralell input

۴ـ ورودی موازی ـ خروجی موازی (PIPO) یا موازی ـ موازی Paralell input - Paralell output

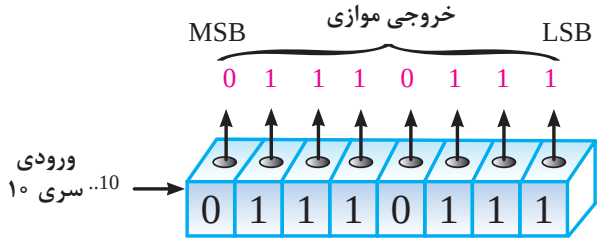
در شکل ۱ـ ۶ یک شیفت رجیستر ۸ بیتی را مشاهده می‌کنید که اطلاعات ۱۰۰۱۰۱۱۰ در آن ذخیره شده است.

شکل ۱ـ۶ـ شیفت رجیستر ۸ بیتی

در شکل ۲ـ۶ـ شیفت رجیستر «ورودی سری ـ خروجی سری» نشان داده شده است. با ورود ۰۱، از خروجی ۱۰ دریافت می‌شود. به عبارت دیگر بیت‌های ورودی یکی پس از دیگری و به صورت سریال وارد اولین بیت فلیپ فلاپ می‌شوند و سپس از فلیپ‌فلاپ‌های بعدی عبور می‌کنند.

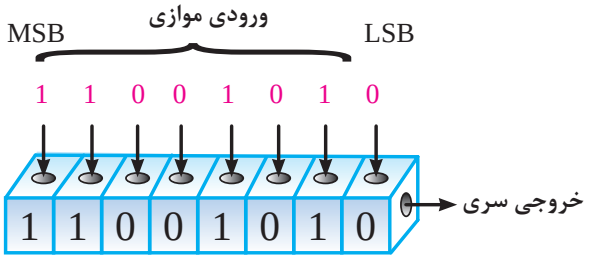
شکل ۲ـ۶ـ شیفت رجیستر سری ـ سری

در شکل ۳ـ۶ اطلاعات به صورت سری وارد می‌شود و خروجی‌ها هم‌زمان به صورت موازی دریافت می‌شوند به عبارت دیگر ورودی به صورت سریال وارد مدار می‌شود و خروجی‌ها به طور هم‌زمان و موازی دریافت می‌گردد.



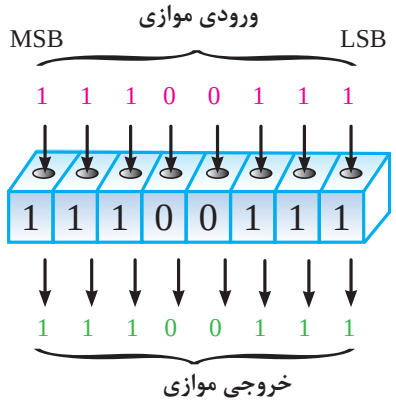
شکل ۳ـ۶ـ شیفت رجیستر سری موازی

در شکل ۴ـ۶ اطلاعات به صورت موازی وارد شیفت رجیستر شده و سری دریافت می‌شود.



شکل ۴ـ۶ـ شیفت‌رجیستر موازی ـ سری

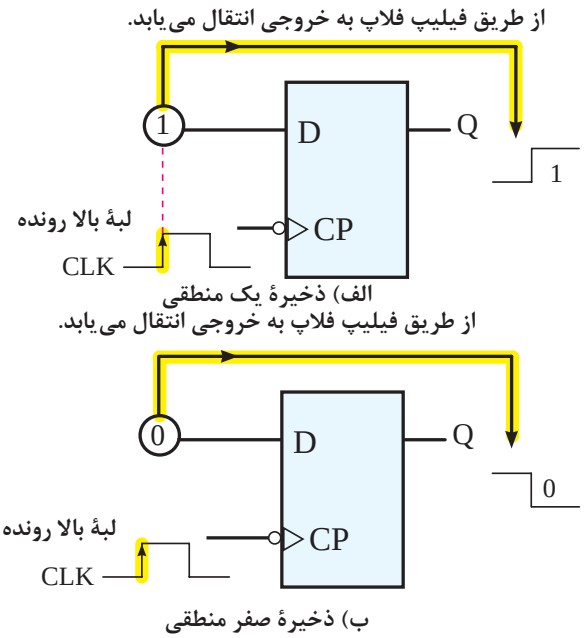
اگر بخواهیم در یک شیفت رجیستر اطلاعات را به‌صورت موازی وارد و موازی نیز از آن خارج کنیم، می‌توانیم از شیفت‌رجیستر شکل۵ـ۶ استفاده نمائیم.



شکل ۵ـ۶ـ شیفت‌رجیستر موازی ـ موازی

کامپیوترها ممکن است با روش سری، موازی یا ترکیبی از هردو روش کار کنند. عملیات سری به‌دلیل زمانی که برای انتقال اطلاعات به داخل و خارج از شیفت رجیسترها صرف می‌کند، کندتر است ولی از نظر سخت‌افزاری به مدارهای کمتری نیاز دارد. با مقایسه شیفت رجیسترهای سری و موازی می‌توان نتیجه گرفت که حالت‌های موازی از سرعت بیشتری نسبت به حالت‌های سری برخوردارند زیرا به دلیل نوع اتصالات، اطلاعات به‌طور همزمان به ورودی یا خروجی می‌رسد.

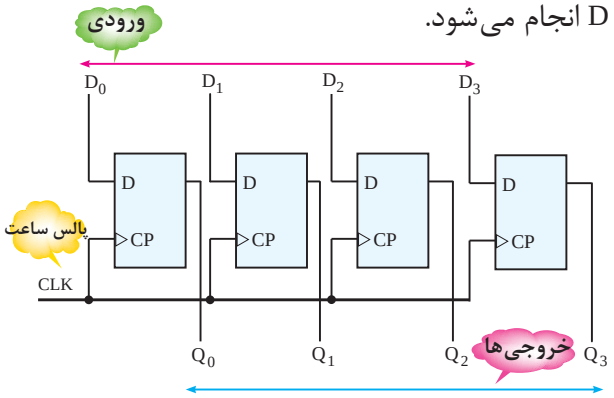
یک شیفت رجیستر ۸ بیتی از ۸ فلیپ‌فلاپ تشکیل شده است که انتقال اطلاعات از ورودی به خروجی ممکن است از طریق لبه‌های بالا رونده یا پایین روندهٔ مثبت یا منفی پالس ساعت ورودی صورت بگیرد. در شکل ۶ـ۶ مفهوم ذخیره‌کردن «یک» یا «صفر» منطقی از فلیپ‌فلاپ نوع D درلبهٔ بالارونده پالس ساعت ورودی نشان داده‌شده است.



شکل ۶ـ۶ـ فلیپ‌فلاپ به عنوان ذخیره‌کننده

۲ـ۱ـ۶ـ انتقال اطلاعات در شیفت رجیستر:

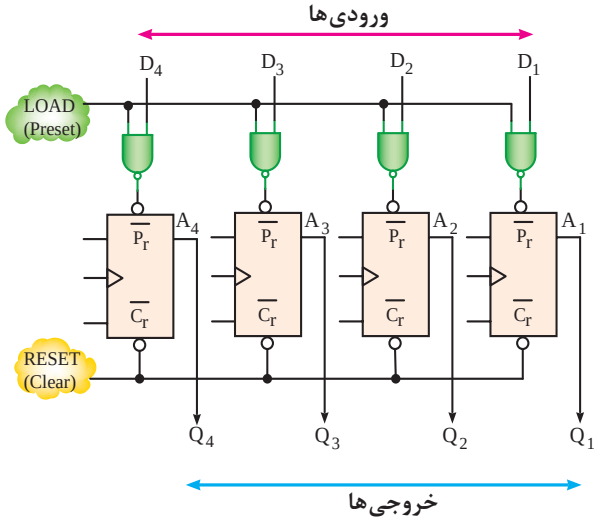
انتقال اطلاعات در شیفت رجیستر از طریق ورودی‌های اصلی فلیپ‌فلاپ D یا از ورودی‌های Preset و Clear صورت می‌گیرد. در شکل ۷ـ۶ یک شیفت‌رجیستر با ورودی موازی و خروجی موازی نشان داده‌شده است که در آن انتقال اطلاعات از طریق ورودی‌های فلیپ‌فلاپ D انجام می‌شود.



شکل ۷ـ۶ـ شیفت رجیستر با ورودی موازی و خروجی موازی

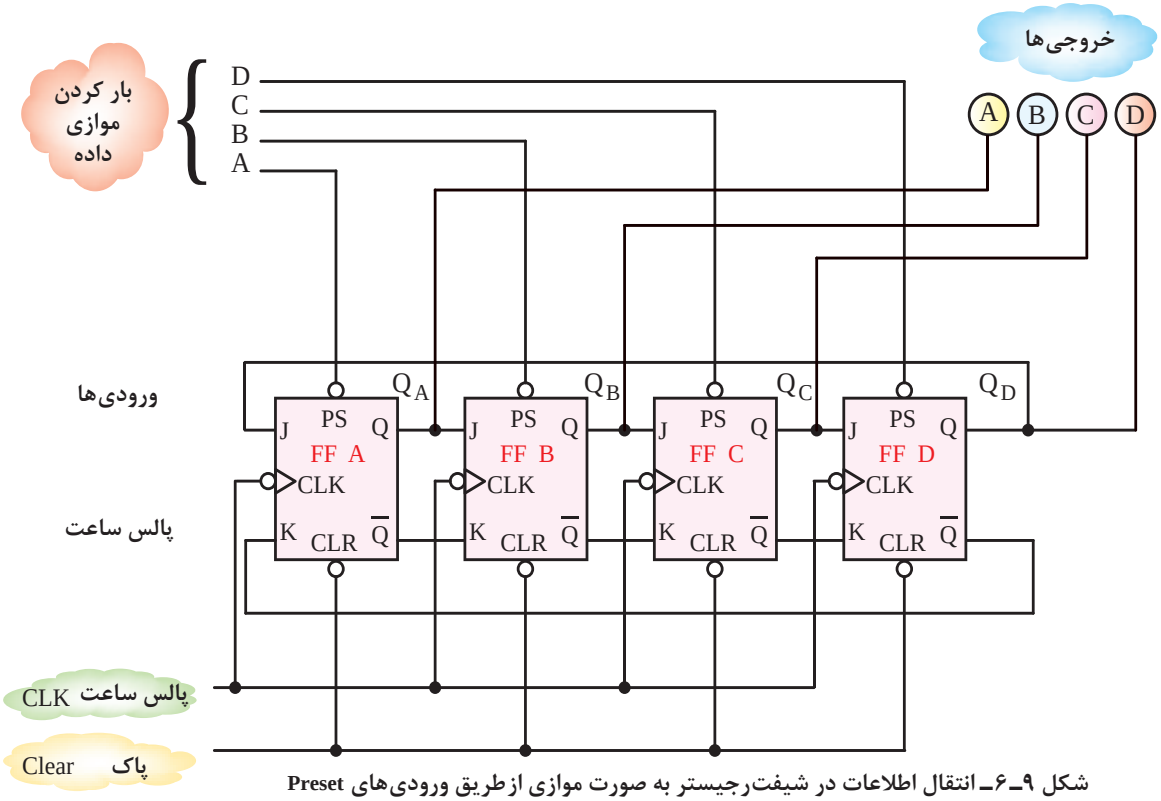
همان‌طور که مشاهده می‌شود داده‌های ورودی به هر یک از فلیپ‌فلاپ‌ها به طور مستقل وارد می‌شود و از خروجی آن دریافت می‌گردد.

انتقال اطلاعات در شیفت‌رجیستر می‌تواند از طریق ورودی‌های Preset مطابق شکل ۸ـ۶ نیز انجام شود. توجه داشته باشید که قبل از انتقال اطلاعات، باید محتویات قبلی فلیپ‌فلاپ با استفاده از ورودی Preset پاک شود. در این مدار فرض بر این است که حالت فعال Preset و Clear صفر منطقی(Low) باشد. چگونگی عملکرد خطوط ورودی pr و cr درصفحهٔ ۱۴۵ توضیح داده شده است. .



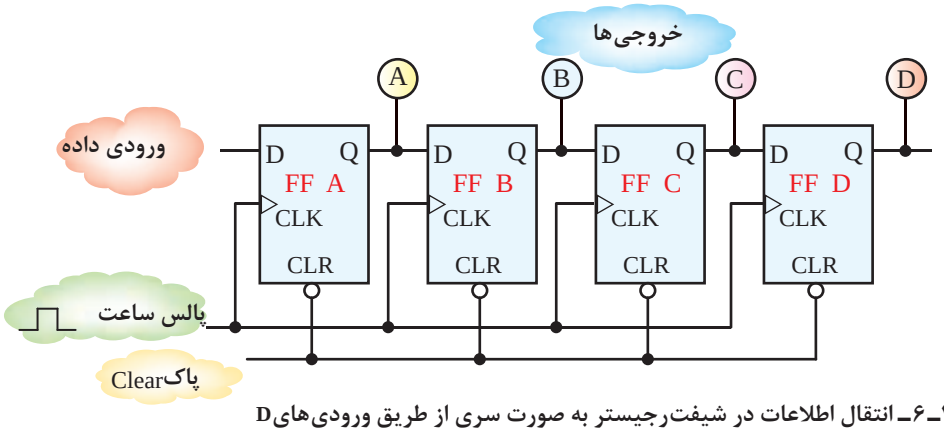
شکل ۸ـ۶ـ شیفت‌رجیستر موازی ـ موازی با ورودی‌اطلاعات از طریق Preset

یعنی با صفر شدن ورودی Preset فلیپ‌فلاپ‌هاSet می‌شوند یا با صفر شدن ورودی Clear فلیپ‌فلاپ‌هاReset می‌شوند. در شکل۹ـ۶ چنان‌چه اطلاعات خروجی فقط از D دریافت شود، انتقال اطلاعات در شیفت رجیستر به‌صورت ورودی موازی و خروجی سری یعنی «موازی سری» انجام می‌شود، زیرا ورودی‌های A، B، C و D به‌طور همزمان و به‌صورت موازی به ورودی‌ها داده می‌شود و اطلاعات خروجی از طریق فلیپ فلاپ‌های A به B، B به C و C به D و به‌صورت سری منتقل می‌شود. اگر از خروجی Q_A، Q_B ، Q_C و Q_D اطلاعات به‌صورت همزمان دریافت شود، شیفت رجیستر به‌صورت «موازی ـ موازی» عمل می‌کند. در این شکل تمام فلیپ‌فلاپ‌ها از نوع D می‌باشند زیرا از طریق خطوط فیدبک Q_D و $\overline{Q}_D$ به ورودی J و K اولین فلیپ‌فلاپ (FFA) اطلاعات دریافت می‌شود و رفتار فلیپ‌فلاپ مشابه فلیپ‌فلاپ D خواهد شد.



شکل ۹ـ۶ـ انتقال اطلاعات در شیفت‌رجیستر به صورت موازی از طریق ورودی‌های Preset

در شکل ۱۰ـ۶ اطلاعات ورودی به صورت سری اعمال می‌شود. به عنوان مثال کلیهٔ اطلاعات ورودی از طریق اولین

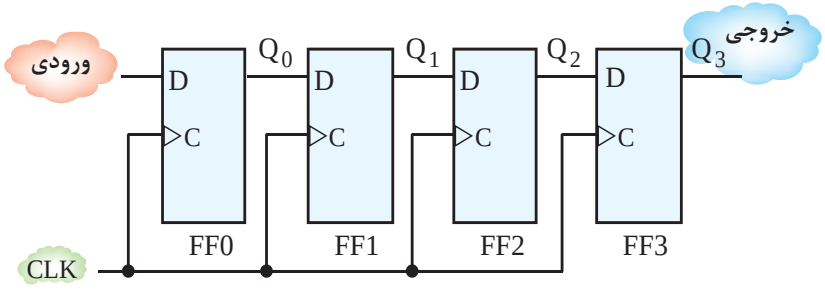


شکل ۱۰ـ۶ـ انتقال اطلاعات در شیفت‌رجیستر به صورت سری از طریق ورودی‌های D

فلیپ‌فلاپ (FFA) به پایهٔ D وارد می‌شود و پس از ایجاد خروجی A، اطلاعات بعدی از طریق خروجی فلیپ‌فلاپ اول وارد ورودی فلیپ‌فلاپ دوم (FFB) می‌شود و خروجی فلیپ‌فلاپ دوم را به وجود می‌آورد و این روند ادامه می‌یابد.

۳ـ۱ـ۶ـ شیفت رجیستر سری ـ سری یا متوالی ـ متوالی: این شیفت‌رجیستر، اطلاعات ورودی را به صورت سری می‌پذیرد و در خروجی آن را به صورت سری نیز ارائه می‌دهد. در شکل ۱۱ـ۶ یک شیفت‌رجیستر سری ـ سری نشان داده شده است، که از چهار فلیپ‌فلاپ نوع Dتشکیل شده است.

ظرفیت ذخیره‌سازی این شیفت‌رجیستر ۴ بیت است، انتقال اطلاعات ورودی در لبهٔ بالا روندهٔ پالس ساعت انجام می‌شود.

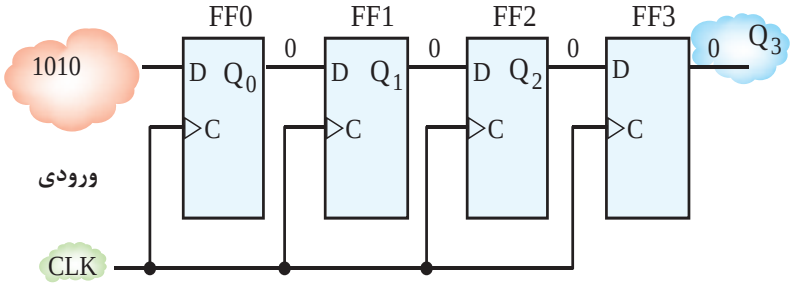


شکل ۱۱ـ۶ـ شیفت رجیستر سری ـ سری

برای بررسی دقیق کار این شیفت‌رجیسترفرض کنید می‌خواهیم عدد باینری ۴ بیتی ۱۰۱۰ را یک بار در آن ذخیره و بار دیگر از آن خارج کنیم.

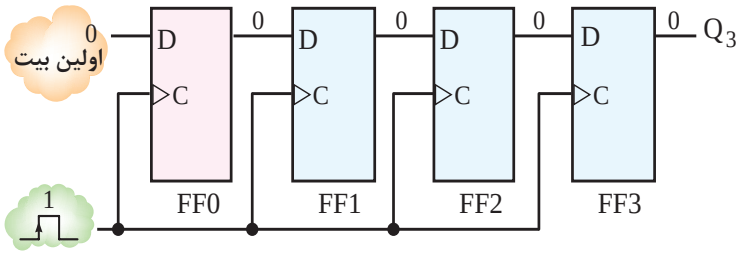
شکل ۱۲ـ ۶ ورودی عدد باینری ۱۰۱۰ را به داخل ثبات نشان می‌دهد. مراحل اجرای کار به شرح زیر است:

مرحلهٔ اول: در ابتدا ثبات خالی است، شکل ۱۲ـ ۶



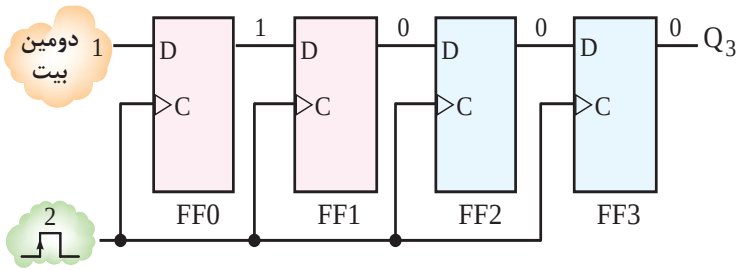
شکل ۱۲ـ۶ـ ثبات‌ها خالی هستند.

مرحلهٔ دوم: در این مرحله بیت صفر سمت راست عدد چهار بیتی ۱۰۱۰ از طریق ورودی D وارد مدار شیفت رجیستر FF۰ می‌شود. شکل ۱۳ـ۶ ذخیره شدن بیت صفر را در فلیپ‌فلاپ FF۰ نشان می‌دهد.



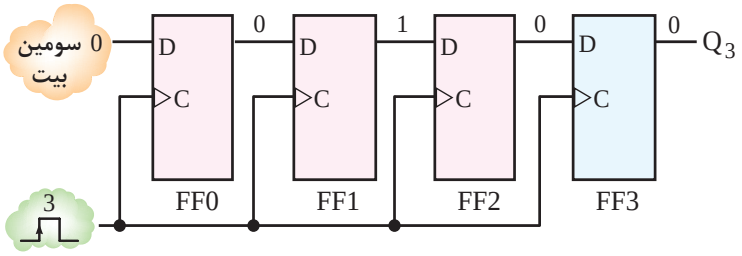
شکل ۱۳ـ۶ـ ذخیرهٔ اولین بیت صفر در فلیپ‌فلاپ FF۰

مرحلهٔ سوم: به محض این‌که بیت دوم از سمت راست یعنی «۱» وارد FF_0 می‌شود، طبق شکل ۶ـ۱۴ بیت ذخیره‌شده در FF_0 به فلیپ‌فلاپ دوم FF_1 انتقال می‌یابد و در FF_0 بیت (۱) ذخیره می‌شود. همان‌طور که ملاحظه می‌شود اطلاعات در ورودی به صورت متوالی و با تأخیر زمانی وارد می‌شود و از خروجی نیز به صورت متوالی (سری) و با تأخیر زمانی دریافت می‌شود.



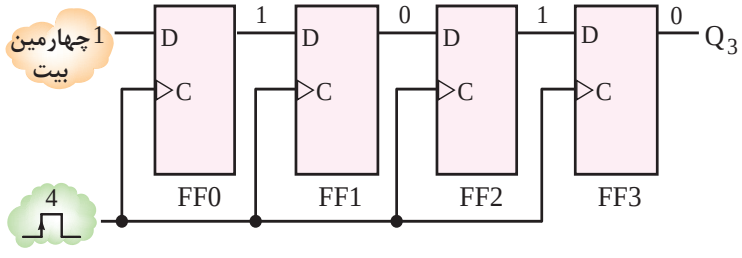
شکل ۶ـ۱۴ـ ذخیرهٔ دومین بیت در FF_0

مرحلهٔ چهارم: به محض این‌که بیت سوم از سمت راست یعنی (۰) وارد فلیپ‌فلاپ FF_0 می‌شود، طبق شکل ۶ـ۱۵ بیت ذخیره‌شده در FF_0 به فلیپ‌فلاپ FF_1 انتقال می‌یابد و بیت ذخیره‌شدهٔ FF_1 به فلیپ‌فلاپ سوم FF_2 انتقال می‌یابد.



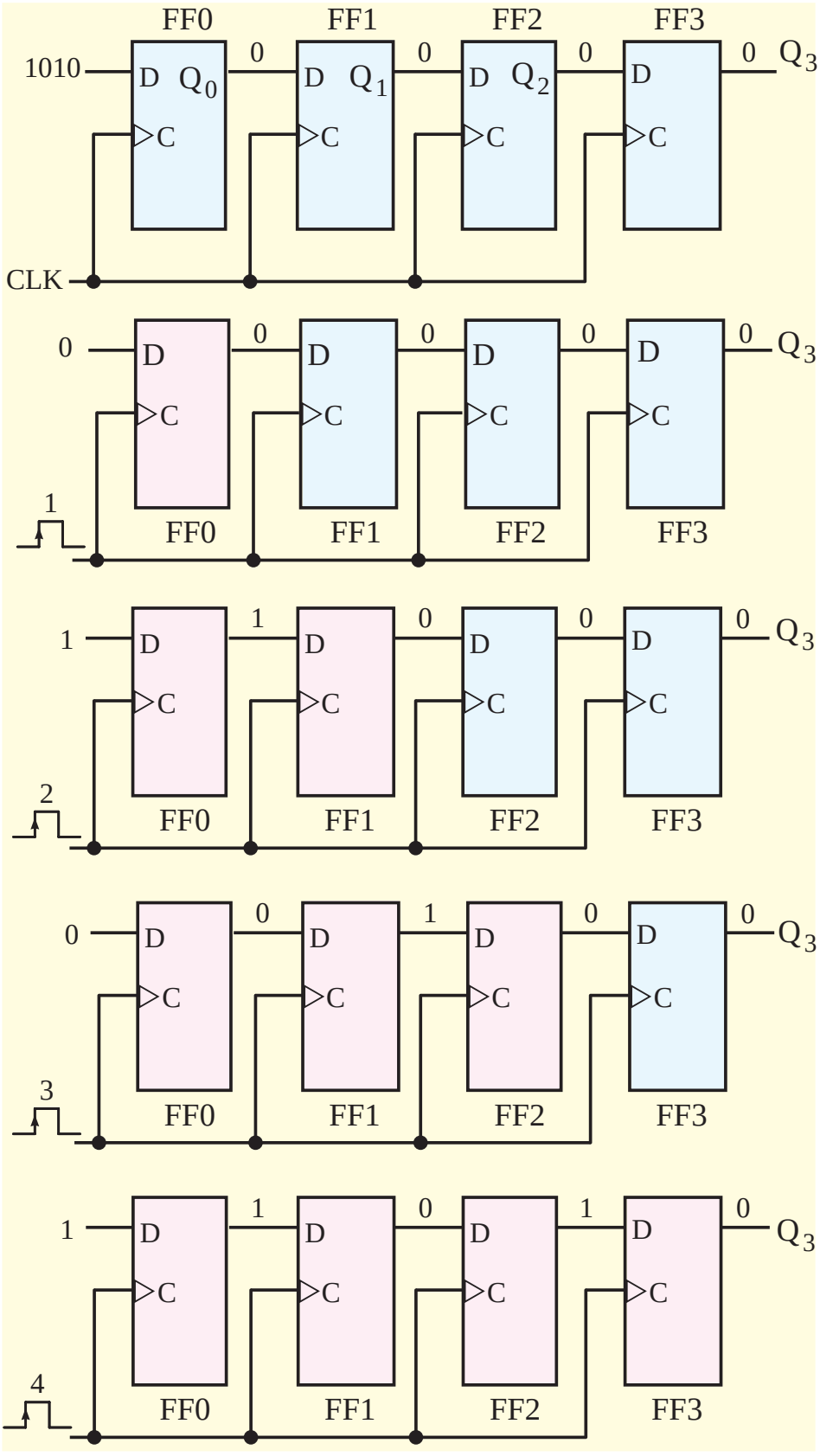
شکل ۶ـ۱۵ـ ذخیرهٔ سومین بیت در FF_0

مرحلهٔ پنجم: در این مرحله آخرین بیت یعنی بیت (۱) از سمت راست وارد FF_0 می‌شود، طبق شکل ۶ـ۱۶ بیت ذخیره‌شده در FF_0 به FF_1 و بیت ذخیره‌شدهٔ FF_1 به FF_2 و ... انتقال می‌یابد. این عمل ورود متوالی یک عدد چهار بیتی را به داخل ثبات انتقالی تکمیل می‌کند.



شکل ۶ـ۱۶ـ ذخیرهٔ چهارمین‌بیت در FF_0

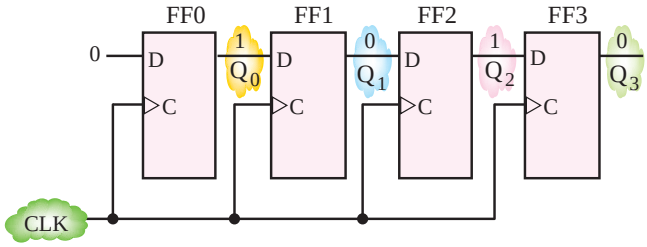
در شکل ۶ـ۱۷ مراحل ذخیره‌سازی عدد چهاربیتی ۱۰۱۰ را به صورت متوالی(سری) در چهارفلیپ‌فلاپ مشاهده می‌کنید.



شکل ۱۷ـ۶ـ داده‌ها به صورت متوالی وارد ثبات می‌شوند.

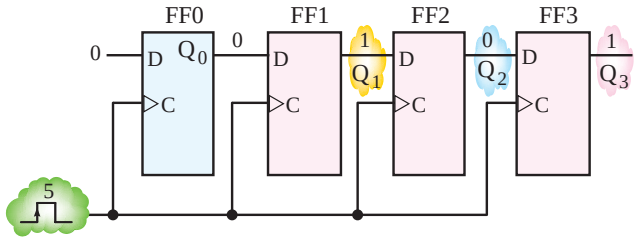
در شکل‌های ۱۸ـ۶ تا ۲۲ـ۶ مراحل خالی‌شدن شیفت‌رجیستر با استفاده از پالس‌های ۵ تا ۸ به صورت متوالی نشان داده‌شده‌است. مراحل اجرای کار به شرح زیر است :

مرحلهٔ اول: اگر بخواهیم اطلاعات ۱۰۱۰ از شیفت‌رجیستر خارج شود باید به صورت متوالی اطلاعات از Q_3 خروجی آخرین فلیپ‌فلاپ (FF_3) گرفته‌شود. در اولین مرحله شیفت‌رجیسترها کاملاً از اطلاعات داده‌شده پر است، شکل ۱۸ـ۶ این مرحله را نشان می‌دهد.



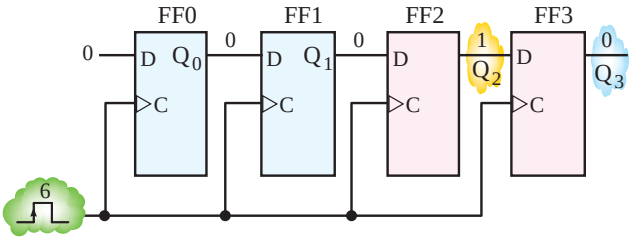
شکل ۱۸ـ۶ـحافظهٔ شیفت‌رجیستر پراست.

مرحلهٔ دوم: با اعمال پالس پنجم اولین بیت از Q_3خروجی فلیپ‌فلاپ FF_3 خارج می‌شود و اطلاعات فلیپ‌فلاپFF_2 به FF_3 و اطلاعاتFF_1 به FF_2 و در نهایت اطلاعات FF_0 به FF_1 انتقال می‌یابد. در این مرحله فلیپ‌فلاپ اول FF_0 خالی می‌شود. شکل ۱۹ـ۶ مراحل این انتقال را نشان می‌دهد.



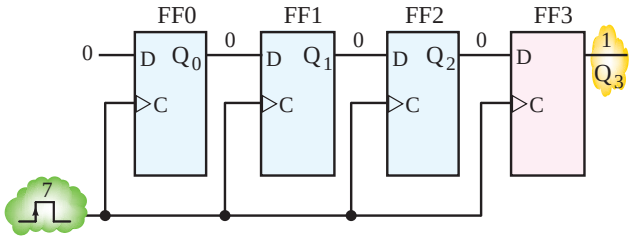
شکل ۱۹ـ۶ـ با اعمال پالس ساعت پنجم، اطلاعات از شیفت‌رجیستر FF_3 خارج می‌شود.

مرحلهٔ سوم: با اعمال ششمین پالس ساعت بیت دوم Q_3 از خروجی فلیپ‌فلاپ FF_3 خارج می‌شود و اطلاعات فلیپ‌فلاپ‌ها به ترتیب از سمت چپ به راست انتقال می‌یابد. شکل ۲۰ـ۶ مراحل این انتقال را نشان می‌دهد.



شکل ۲۰ـ۶ـ با ورود پالس ششم، بیت صفر خارج می‌شود.

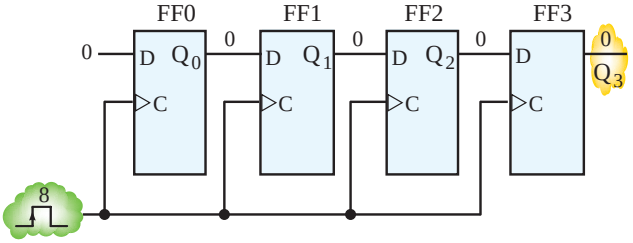
مرحلهٔ چهارم: با ورود پالس۷ اطلاعات آخرین فلیپ‌فلاپ FF_3 خارج می‌شود و اطلاعاتFF_2 بهFF_3 انتقال می‌یابد. شکل ۲۱ـ۶ اعمال پالس ۷ به شیفت رجیستر را نشان می‌دهد.



شکل ۲۱ـ۶ـ با ورود پالس هفتم، بیت «یک» خارج می‌شود.

مرحلهٔ پنجم: و بالاخره با ورود پالس ۸ اطلاعات از آخرین فلیپ‌فلاپ FF_3 خارج می‌شود و فلیپ‌فلاپ‌ها خالی می‌شوند.

شکل ۲۲ـ۶ اعمال پالس ۸ به شیفت رجیستر را نشان می‌دهد.



شکل ۲۲ـ۶ـ با ورود پالس هشتم، فلیپ‌فلاپ FF_3خالی می‌شود.

جدول ۱ـ۶ مراحل ورود و خروج عدد چهار بیتی ۱۰۱۰ را نشان می‌دهد.

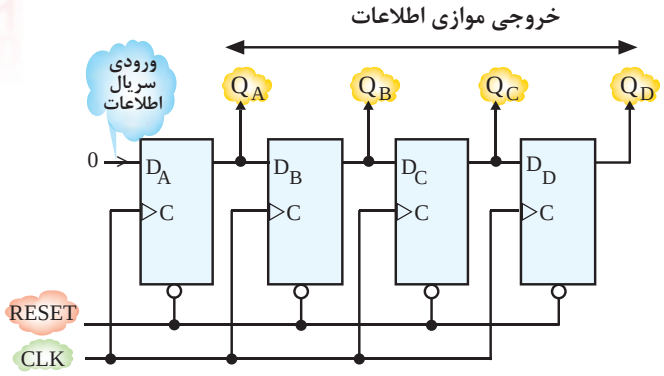
جدول ۱ـ۶ـ مراحل ورود و خروج چهار بیت ۱۰۱۰ (سری ـ سری)

پالس ساعت	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	0	0	0	0
2	1	0	0	0
3	0	1	0	0
4	1	0	1	0
5	0	1	0	1
6	0	0	1	0
7	0	0	0	1
8	0	0	0	0

تمرین کلاسی ۱ـ۶: مراحل خارج شدن چهار بیت ۱۰۱۰ را در یک شکل به ترتیب رسم کنید.

تمرین کلاسی ۲ـ۶: مراحل ورود و خروج عدد پنج بیتی ۱۱۰۱۰ را در ۵ فلیپ فلاپ به صورت سری رسم کنید و جدول مربوط به این مراحل را بنویسید.

۴ـ۱ـ۶ـ شیفت رجیستر ورودی سری خروجی موازی (سری ـ موازی): در شیفت رجیستر «سری ـ سری» معمولاً خروجی هر فلیپ‌فلاپ در دسترس است و این امکان گرفتن اطلاعات را به صورت موازی نیز فراهم می‌کند. در شکل ۲۳ـ۶ یک شیفت رجیستر با ورودی سری و خروجی موازی نشان داده شده است.



شکل ۲۳ـ۶ـ شیفت رجیستر «سری ـ موازی»

با اعمال چهار پالس ساعت می‌توان اطلاعات چهار بیتی ورودی را به شیفت رجیستر انتقال داد و خروجی‌های Q_A، Q_B، Q_C و Q_D را هم‌زمان مشاهده کرد. این قابلیت برای استفادهٔ شیفت رجیستر خروجی موازی مناسب است به این ترتیب که می‌توانیم در هر لحظه خروجی هر فلیپ‌فلاپ را به عنوان خروجی مدار در نظر بگیریم.

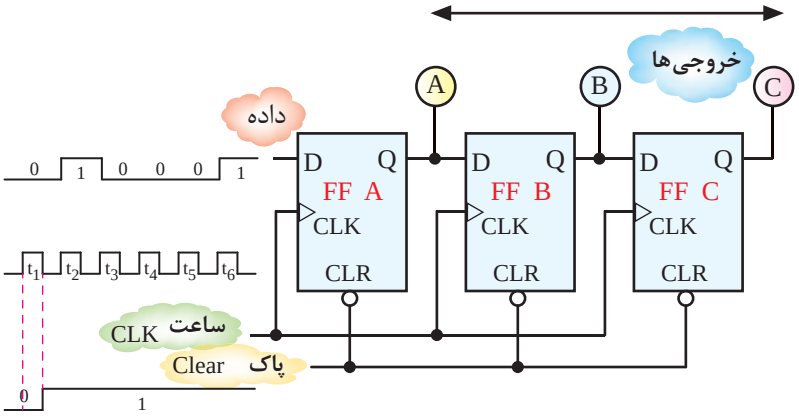
مثال ۱ـ۶ : با توجه به مدار شیفت رجیستر شکل ۲۴ـ۶ به سؤالات زیر پاسخ دهید.

الف) نوع شیفت‌رجیستر را مشخص کنید.

ب) محتوای شیفت‌رجیستر را پس از ورود شش پالس ساعت مشخص کنید. خروجی A را بیت چپ و C را بیت راست در نظر بگیرید.

پ) ورودی Clear در زمان پالس t_1 High است یا Low ؟

ت) ورودی Clear باید در چه وضعیتی باشد تا انتقال اطلاعات از طریق لبهٔ بالارونده پالس ساعت ورودی صورت گیرد؟



شکل ۲۴ـ۶ـ مدار شیفت‌رجیستر مثال ۱

حل:

الف) اطلاعات به‌صورت سری وارد شیفت رجیستر می‌شود. اگر خروجی A, B و C هم‌زمان دریافت شوند، شیفت‌رجیستر از نوع سری ـ موازی است. اگر اطلاعات فقط از طریق خروجی C دریافت شود، شیفت رجیستر به نوع «سری ـ سری» تبدیل می‌شود.

ب) وقتی پالس ساعت t_1 وارد می‌شود به علت صفربودن خط Clear (پاک) تمام خروجی‌های A , B و C برابر با صفر می‌شود. یعنی حالت Reset پیش‌می‌آید. با اعمال پالس ساعت t_2 به بعد تغییرات خروجی‌های A , B و C طبق جدول ۲ـ۶ است.

جدول ۲ـ ۶ جدول مربوط به مثال ۱

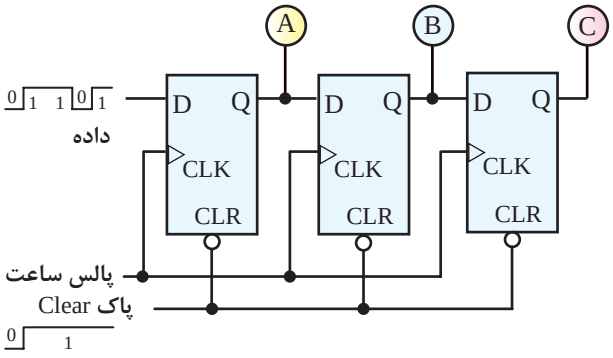
اطلاعات ورودی
0 1 0 0 0 1

		A	B	C
0	t_1	0	0	0
1	t_2	1	0	0
0	t_3	0	1	0
0	t_4	0	0	1
0	t_5	0	0	0
1	t_6	1	0	0

پ) خط CLR باید Low یا صفر باشد یا ورودی «پاک» باید روی High قرار گیرد تا اطلاعات انتقال یابد. (محل اتصال CLR به فلیپ‌فلاپ NOT شده است)

ت) انتقال اطلاعات در لبهٔ صعودی (بالارونده) پالس ساعت انجام می‌شود.

تمرین کلاسی ۳ـ۶: با توجه با مدار شکل ۲۵ـ۶ جدول خروجی‌هـــا را پس از ۵ پالس ساعـــت رسم کنید.



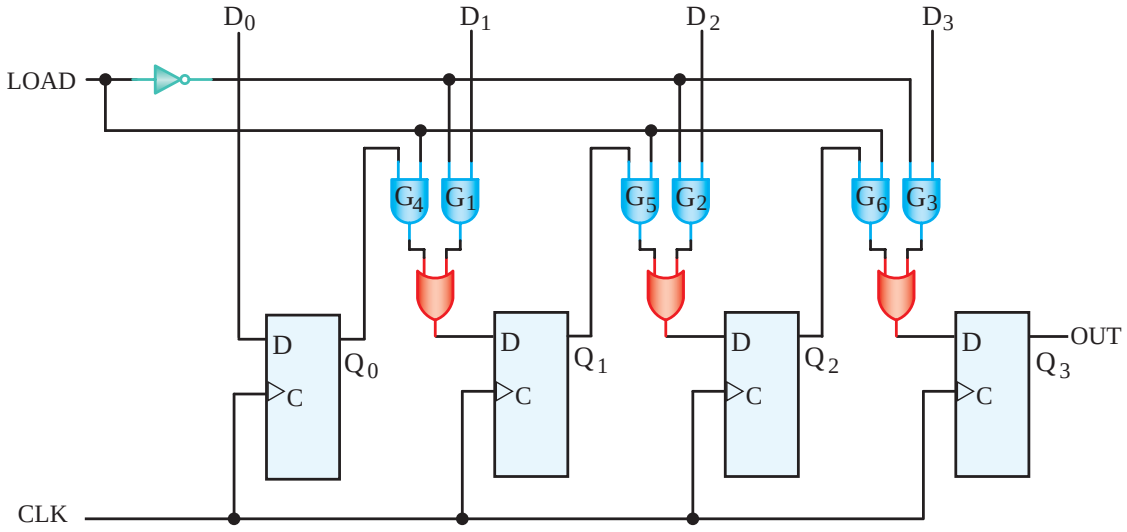
شکل ۲۵ـ۶ـ مدار مربوط به تمرین کلاسی ۳

۵ـ۱ـ۶ـ شیفت‌رجیستر ورودی موازی خروجی سری (موازی ـ سری):

در این شیفت‌رجیستر، اطلاعات ورودی توسط خط Load و به کمک پالس ساعت (CLK) به‌طور هم‌زمان (موازی) در شیفت‌رجیستر ذخیره می‌شوند. اطلاعات ذخیره‌شده را می‌توان به‌طور سری از شیفت رجیستر دریافت کرد.

در شکل ۲۶ـ۶ مدار یک شیفت رجیستر ۴ بیتی

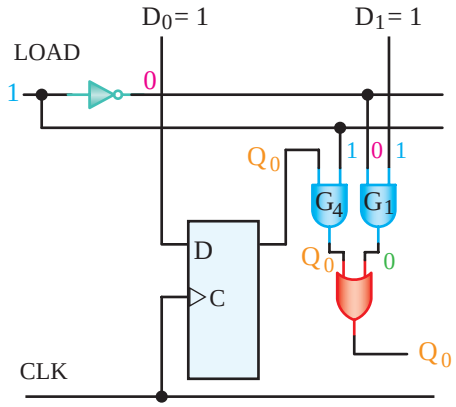
PISO (موازی سری) نشان داده شده است.



شکل ۲۶ـ۶ـ مدار یک شیفت رجیستر با ورودی موازی و خروجی سری

اگر خط Load روی صفر باشد گیت‌های G_1, G_2 و G_3 فعال می‌شوند و هنگامی که پالس ساعت وارد می‌شود، اطلاعات D_0، D_1، D_2 و D_3 هم‌زمان در چهارفلیپ‌فلاپ ذخیره می‌شوند. اگر خط Load روی «یک» منطقی قرار گیرد، گیت‌های G_4, G_5 و G_6 فعال هستند (G_1, G_2 و G_3 غیرفعال). لذا با اعمال چهار پالس ساعت، بیت‌های ذخیره‌شده از هر طبقه به طبقهٔ بعدی به سمت راست انتقال می‌یابند. به این ترتیب می‌توان بیت‌های ذخیره شده را از خروجی Q_3 (خروجی آخرین فلیپ‌فلاپ) دریافت کرد.

برای مثال اطلاعات $D_0D_1D_2D_3$=۱۱۰۱ را می‌توان مطابق شکل ۲۷ـ۶ با اعمال اولین پالس ساعت به فلیپ‌فلاپ دوم انتقال داد.



شکل ۲۷ـ۶ـ مدار شیفت‌رجیستر ۴ بیتی و بارگذاری آن

$$LOAD=0 \Rightarrow \begin{cases} G_1\ G_2\ G_3 & \text{فعال} \\ G_4\ G_5\ G_6 & \text{غیر فعال} \end{cases}$$

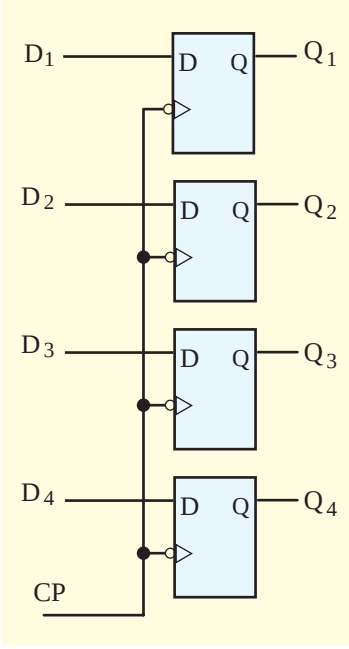
$$LOAD=1 \Rightarrow \begin{cases} G_1\ G_2\ G_3 & \text{غیر فعال} \\ G_4\ G_5\ G_6 & \text{فعال} \end{cases}$$

تمرین کلاسی ۴ـ۶: با اعمال چهار پالس ساعت در مدار شکل ۲۶ـ ۶ اطلاعات ۱۱۰۱ را انتقال دهید و خروجی هر فلیپ فلاپ را پس از هر پالس ساعت مشخص کنید (خط Load در حالت یک منطقی قرار دارد.)

۶ـ۱ـ۶ـ شیفت‌رجیستر ورودی موازی ـ خروجی موازی (موازی ـ موازی):

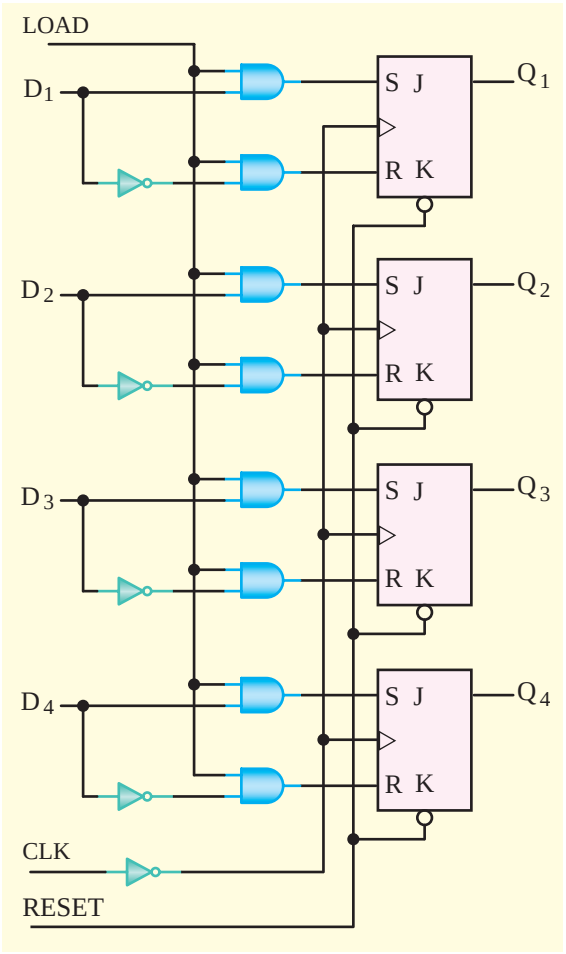
ثبت اطلاعات ورودی را نوشتن و دریافت اطلاعات خروجی از فلیپ‌فلاپ را خواندن می‌گویند. بنابراین شیفت رجیستر موازی ـ موازی را می‌توان شیفت رجیستر با توانایی نوشتن موازی ـ خواندن موازی نیز نام برد. ساده‌ترین ثبات مطابق شکل ۲۸ـ۶ است، می‌دانیم در فلیپ‌فلاپ نوع D با اعمال پالس ساعت، اطلاعات ورودی به خروجی انتقال می‌یابد. هنگامی که پالس ساعت، CP=۰ است، اطلاعات خروجی Q_1 تا Q_4 تغییر پیدا نمی‌کند. هنگامی

که CP=۱ شود اطلاعات D_1, D_2, D_3و D_4به خروجی‌های Q_1, Q_2, Q_3و Q_4 انتقال می‌یابند.



شکل ۲۸ـ۶ـ ثبات ورودی موازی ـ خروجی موازی (PIPO)

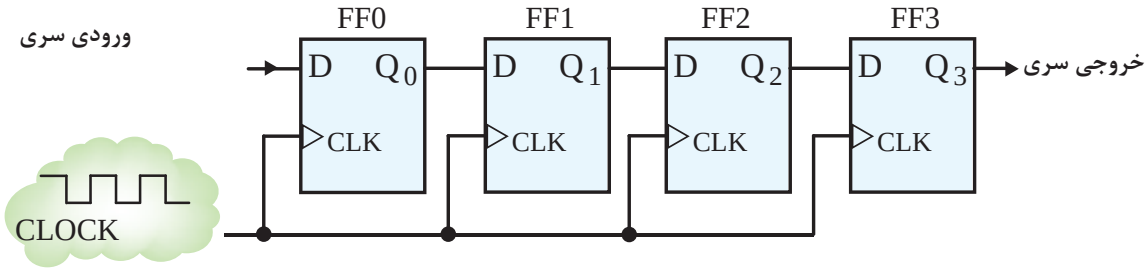
شیفت رجیستر شکل ۲۹ـ۶ نیز از نوع PIPO است. فلیپ‌فلاپ‌ها می‌توانند از نوع SR یا JK باشند. ابتدا توسط Reset همهٔ حافظه‌ها را پاک می‌کنند. این ثبات با لبهٔ بالا روندهٔ پالس ساعت، اطلاعات ورودی D_1 تاD_4 را به طور هم‌زمان وارد حافظه‌های Q_1 تا Q_4 می‌کند. برای انتقال اطلاعات باید خط LOAD برابر با ۱ باشد. اطلاعات ثبت شده در حافظه‌ها را نیز می‌توان به‌طور هم‌زمان خواند.



شکل ۲۹ـ۶ـ شیفت رجیستر موازی ـ موازی

۲ـ۶ـ شیفت‌رجیستر چپ‌رو/ راست رو

در شکل ۳۰ـ۶ یک شیفت رجیستر چهاربیتی از نوع SISO نشان داده شده است. در این شیفت‌رجیستر اطلاعات، نخست وارد فلیپ‌فلاپ FF_0 می‌شود و از آنجا به فلیپ‌فلاپ‌های دیگر منتقل می‌شود. در این مدار، جهت انتقال از چپ به راست یعنی ازFF_0 به FF_3 اطلاعات انتقال می‌یابد.



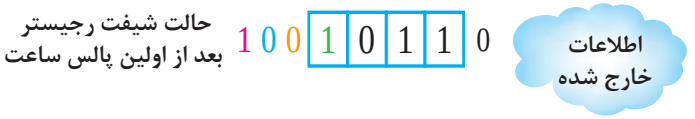
شکل ۳۰ـ۶ـ مدار شیفت رجیستر سری ـ سری راست رو

برای مثال می‌خواهیم اطلاعات ۱۰۰۱ را مرحله‌به مرحله وارد شیفت‌رجیستر سری سری کنیم. مراحل انتقال اطلاعات را در شکل ۶ـ۳۱ تا شکل ۶ـ۳۵ مشاهده می‌کنید.

مرحلهٔ اول: شیفت‌رجیستر را در شکل ۶ـ۳۱ با اطلاعات قبلی می‌بینید و قرار است اطلاعات ۱۰۰۱ وارد شیفت رجیستر شود.

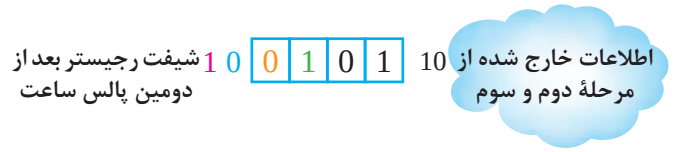
شکل ۶ـ۳۱ شیفت‌رجیستر با اطلاعات قبلی

مرحلهٔ دوم: بعد از اولین پالس ساعت اطلاعات ۱ از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود، در نتیجه اطلاعات قبلی فلیپ‌فلاپ اول به فلیپ‌فلاپ دوم انتقال می‌یابد و به‌همین ترتیب تا این که اطلاعات آخرین فلیپ‌فلاپ از آن خارج شود. شکل ۶ـ۳۲ این مرحله را نشان می‌دهد.



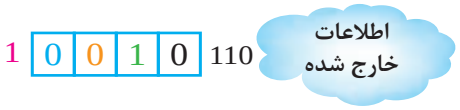
شکل۶ـ۳۲ـ شیفت رجیستر بعد از اولین پالس ساعت

مرحلهٔ سوم: بعد از اعمال پالس ساعت دوم اطلاعات صفر از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود، در نتیجه بقیهٔ فلیپ‌فلاپ‌ها مشابه مرحلهٔ دوم اطلاعات خود را به فلیپ فلاپ بعدی انتقال می‌دهند. شکل۶ـ۳۳ مرحلهٔ سوم را نشان می‌دهد.



شکل ۶ـ۳۳ـ شیفت رجیستر بعد از دومین پالس ساعت

مرحلهٔ چهارم: بعد از اعمال پالس ساعت سوم اطلاعات صفر از سمت چپ وارد اولین فلیپ‌فلاپ می‌شود و در نتیجه بقیهٔ فلیپ‌فلاپ‌ها مشابه مراحل قبلی اطلاعات خود را انتقال می‌دهند. شکل ۶ـ۳۴ مرحلهٔ چهارم را نشان می‌دهد.



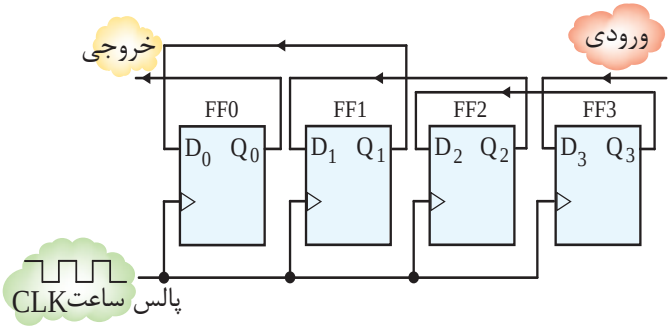
شکل ۶ـ۳۴ـ شیفت رجیستر بعد از سومین پالس ساعت

مرحلهٔ پنجم: شکل ۶ـ۳۵ حالت رجیستر را بعد از چهارمین پالس ساعت نشان می‌دهد.

شکل ۶ـ۳۵ـ شیفت رجیستر بعد از چهارمین پالس ساعت

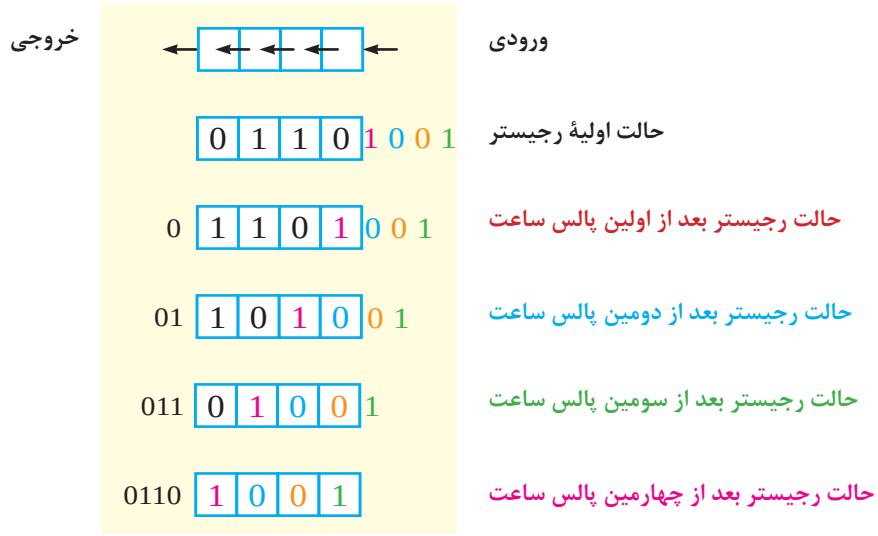
در مرحلهٔ پنجم اطلاعات قبلی از کلیهٔ فلیپ‌فلاپ‌ها خارج شده است و اطلاعات جدید وارد فلیپ‌فلاپ‌ها شده است.

حال اگر همین چهار فلیپ‌فلاپ را مطابق شکل ۶ـ۳۶ به هم متصل کنیم، اطلاعات، نخست وارد فلیپ‌فلاپ FF_3 می‌شود و با هر پالس ساعت، یک بیت به سمت چپ منتقل می‌گردد.



شکل ۶ـ۳۶ـ مدار شیفت‌رجیستر چپ رو

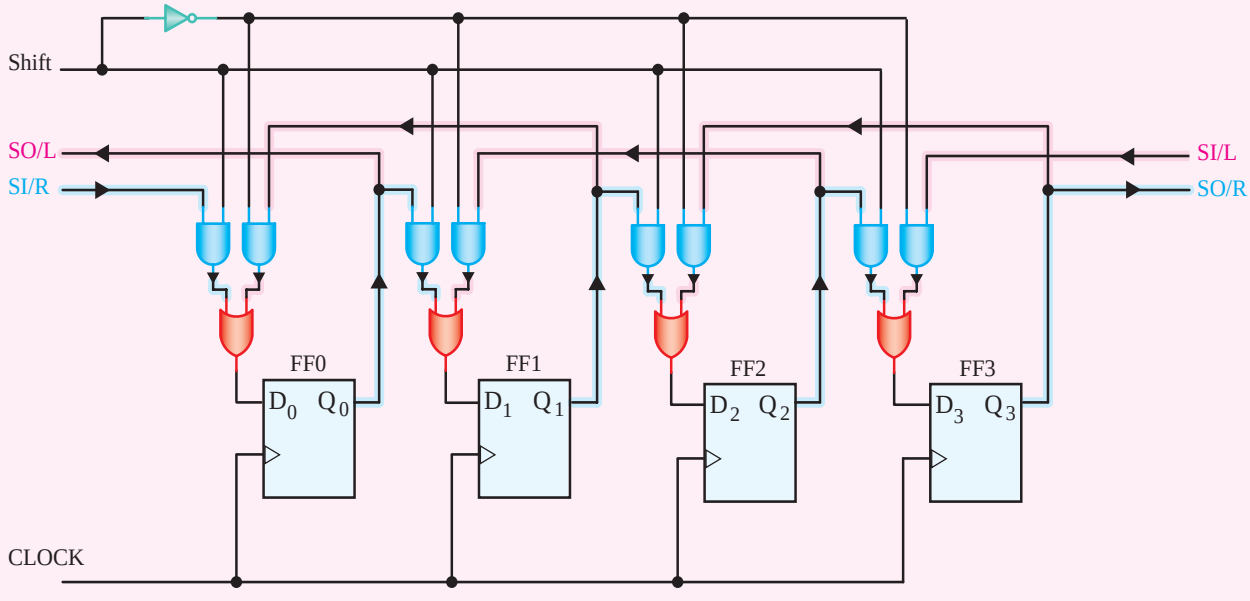
شکل ۶ـ۳۷ چگونگی انتقال اطلاعات را بعد از هر پالس ساعت نشان می‌دهد.



شکل ۳۷ـ۶ـ چگونگی انتقال اطلاعات

برای هنرجویان علاقمند

از ترکیب مدارهای شکل ۳۰ـ۶ (شیفت رجیستر راست رو) و شکل ۳۶ـ۶ (شیفت رجیستر چپ رو) مدار شکل ۳۸ـ۶ یک شیفت رجیستر چپ‌رو/ راست‌رو ساخته می‌شود. به کمک یک خط کنترل می‌توانیم جهت انتقال اطلاعات را تعیین کنیم. توجه داشته باشید که عمل ترکیب به کمک چهار مالتی پلکسر ۱ ← ۲ انجام گرفته و خط کنترل با آدرس مشترک این مالتی پلکسرها است.



شکل ۳۸ـ۶ـ شیفت رجیستر چپ رو / راست رو

خط شیفت اگر در حالت منطقی یک باشد، انتقال اطلاعات از چپ به راست صورت می‌گیرد و اگر در حالت منطقی صفر باشد، اطلاعات از سمت راست به چپ منتقل می‌شود. در یک ماشین محاسبه‌گر

دیجیتالی ممکن است اطلاعات به‌صورت سری، موازی یا ترکیبی از این دو جابه‌جا و پردازش شود. در انتقال سری به علت این که مدت زمانی طول می‌کشد تا یک کلمه در رجیسترها نوشته شود یا از آنها خوانده شود سرعت پردازش اطلاعات به میزان زیادی کاهش می‌یابد امّا به علت امکان استفادهٔ پیاپی از یک مدار، سخت‌افزار کمتری به‌کار گرفته می‌شود.

زمان بین دو پالس ساعت متوالی زمان یک حرف (Bit time) و زمان لازم برای انتقال کامل محتویات یک رجیستر، زمان یک کلمه (Word time) نامیده می‌شود.

در انتقال موازی همهٔ اطلاعات، یک کلمهٔ کامل در یک پالس ساعت نوشته یا خوانده می‌شود این نوع انتقال اطلاعات با وجود آن که دارای سیستم سخت‌افزار پیچیده‌تری است، به علّت سرعت زیاد در پردازش اطلاعات نسبت به انتقال سری مزایای زیادی دارد.

۳ـ۶ـ الگوی پرسش

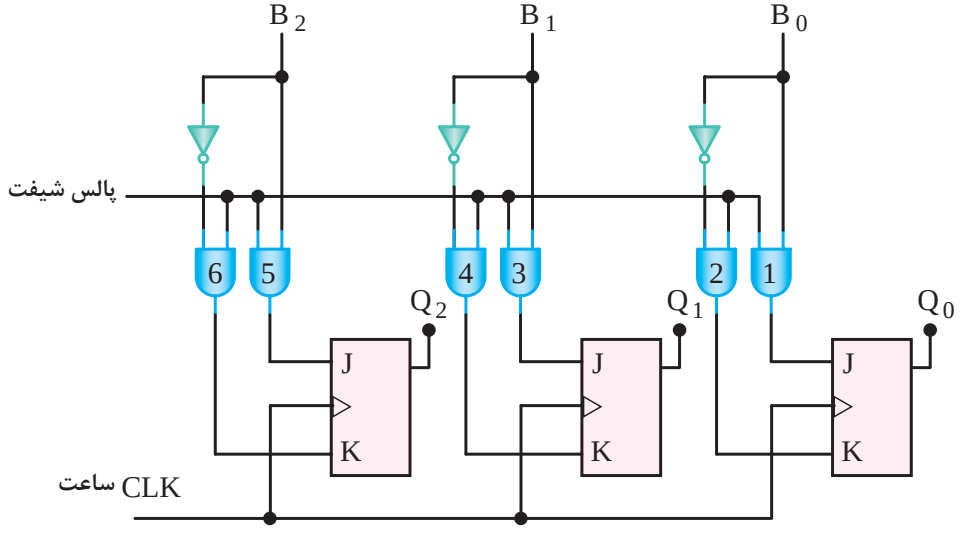
۱ـ فرق بین انتقال سری و موازی چیست؟

۲ـ در شکل ۹ـ۶ چگونه می‌توان اطلاعات خروجی را به‌صورت سری و یا موازی دریافت نمود؟ شرح دهید.

۳ـ محتوای اوّلیه یک ثبات ۴ بیتی سری ـ سری به صورت ۱۱۰۱ است. ورودی ۱۰۱۱۰۱ طی شش پالس ساعت وارد این شیفت‌رجیستر می‌شود، محتوای ثبات را پس از هر جابه‌جایی بنویسید.

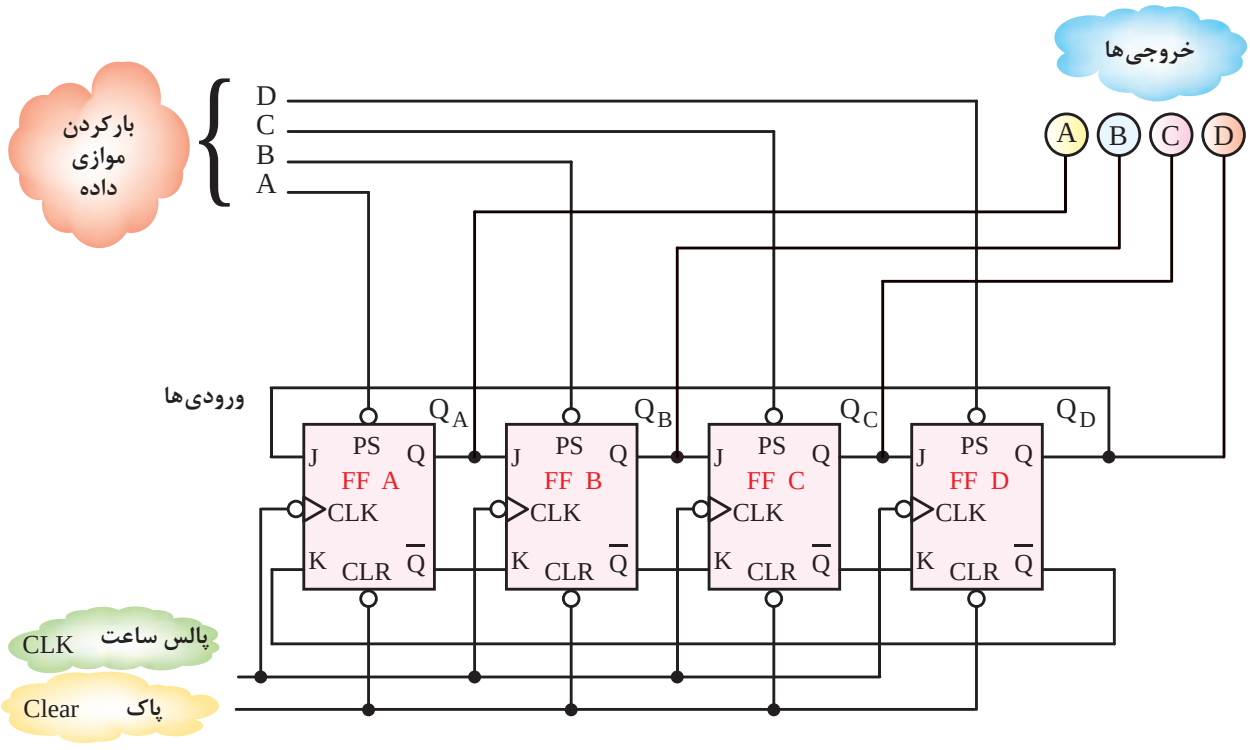
۴ـ مدار یک شیفت رجیستر SIPO را برای ثبت سه بیت اطلاعات رسم کنید و با حداقل تغییرات آن را به SISO تبدیل کنید.

۵ـ چگونگی انتقال اطلاعات $B_2B_1B_0=101$ را در شکل ۳۹ـ۶ شرح دهید.

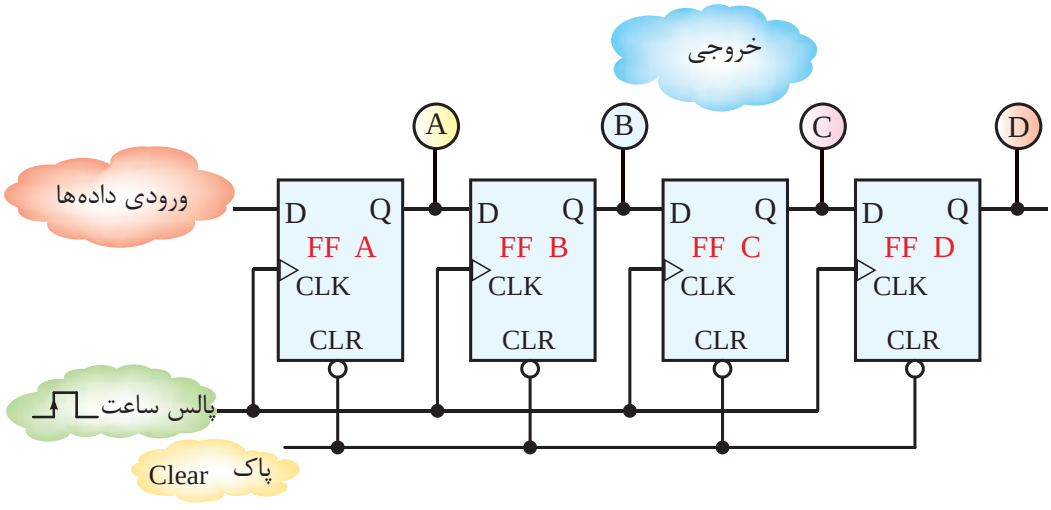


شکل ۳۹ـ۶ـ مدار سؤال ۵ الگوی پرسش

۶ـ چگونگی انتقال اطلاعات در شکل ۶ـ۴۰ و ۶ـ۴۱ را شرح دهید.

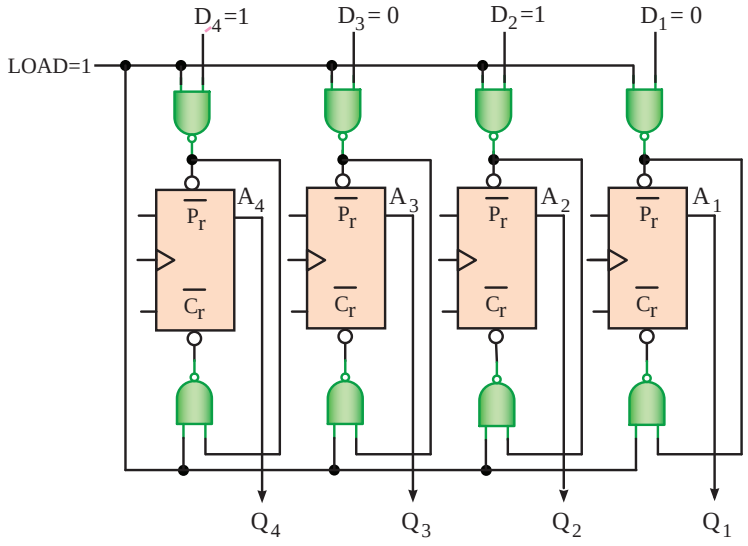


شکل ۶ـ۴۰ـ انتقال اطلاعات در شیفت رجیستر به‌صورت موازی مربوط به سؤال ۶ الگوی پرسش



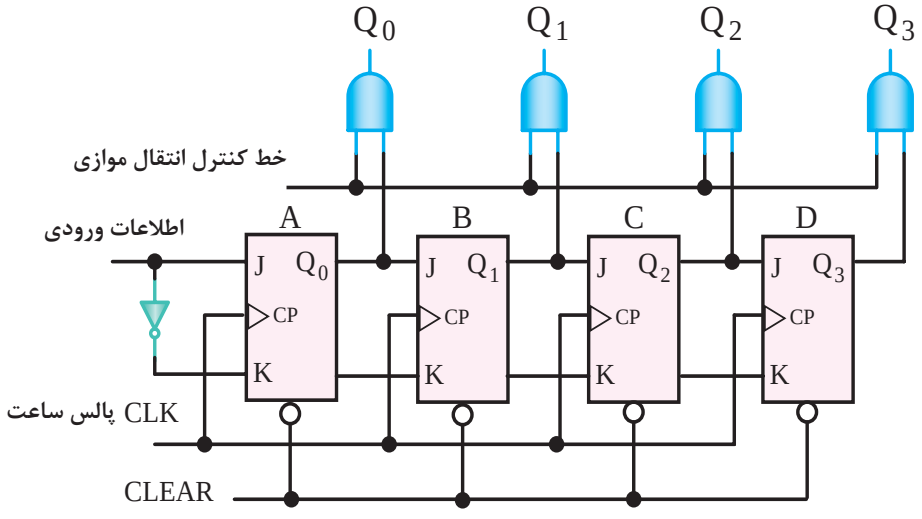
شکل ۶ـ۴۱ـ انتقال اطلاعات در شیفت‌رجیستر به‌صورت سری مربوط به سؤال ۶ الگوی پرسش

۷ـ با توجه به داده‌های ورودی، $\overline{Pr}$ و $\overline{Cr}$ و Q حافظه‌ها را مشخص کنید.



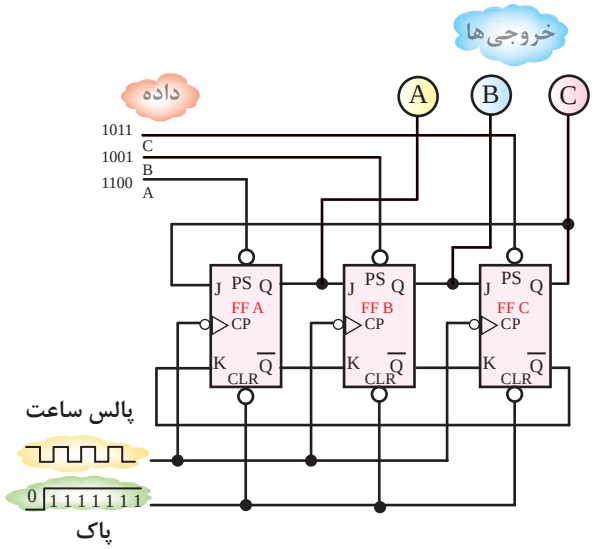
شکل ۴۲ـ۶ـ مدار سؤال ۷ الگوی پرسش

۸ـ در شکل ۴۳ـ۶ می‌خواهیم عدد ۱۰۱۱ را در داخل شیفت رجیستر ذخیره کنیم. جدول تغییرات خروجی‌ها را با توجه به خط کنترل و پالس ساعت ورودی رسم کنید.



شکل ۴۳ـ۶ـ مدار سؤال ۸ الگوی پرسش

۹ـ مدار شکل۴۴ـ ۶ چه نوع شیفت رجیستری است؟ شیفت دهید؟
تغییرات خروجی‌های A, B و C را به ازای ۴ پالس ورودی

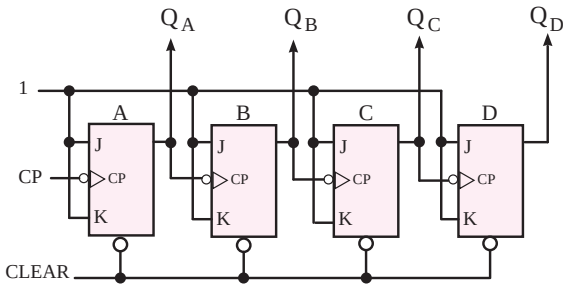


شکل ۴۴ـ ۶ـ مدار و داده‌های ورودی سؤال ۹ الگوی پرسش

۴ـ۶ـ شمارنده‌ها (Counters)

شمارنده‌ها مدارهایی هستند که از تعدادی فلیپ‌فلاپ که به صورت سری به هم متصل شده‌اند، تشکیل می‌شود و عملاً پالس‌های ورودی به مدار را شمارش می‌کنند. شمارنده‌ها به عنوان تقسیم‌کنندهٔ فرکانس نیز به کار می‌روند. شمارش ممکن است بر مبنای ۱۰ یا هر مبنای دیگری انجام شود. عنصر اصلی هر شمارنده فلیپ‌فلاپ است. یک شمارنده با n طبقه فلیپ‌فلاپ حداکثر می‌تواند 2^n حالت تعریف شده داشته باشد.

شکل ۴۵ـ۶ یک شمارندهٔ ۴ بیتی را نشان می‌دهد.



شکل ۴۵ـ۶ـ مدار شمارندهٔ ۴ بیتی

تعداد وضعیت‌هایی را که یک شمارنده قبل از رسیدن به حالت اولیه طی می‌کند، مدول (modules) یا پیمانهٔ شمارنده می‌نامند. مثلاً یک شمارندهٔ باینری ۳ بیتی از مدول ۸ یعنی ۸ وضعیتی و یک شمارندهٔ باینری ۴ بیتی از مدول ۱۶ یعنی ۱۶ وضعیتی است.

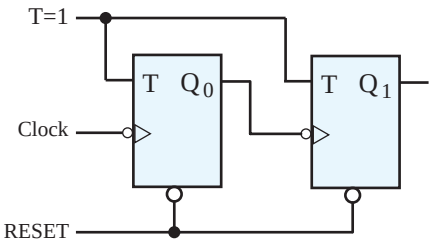
۱ـ۴ـ۶ـ انواع شمارنده‌ها: شمارنده‌ها براساس نحوهٔ کار به شمارندهٔ آسنکرون (Asynchronous) غیرهم زمان و شمارنده‌های سنکرون (synchronous) هم زمان تقسیم‌بندی می‌شوند.

۲ـ۴ـ۶ـ شمارندهٔ آسنکرون: در شمارندهٔ آسنکرون پالس ساعت فلیپ‌فلاپ‌ها به طور هم‌زمان به آن‌ها اعمال نمی‌شود و هر طبقه پالس ساعت خود را از خروجی طبقهٔ ماقبل خود دریافت می‌کند.

شمارندهٔ آسنکرون به شمارندهٔ ضربانی (Ripple Counter) نیز معروف است. فلیپ‌فلاپ‌های به کار رفته در این نوع شمارنده از نوع T است و باید همواره T=۱ باشد.

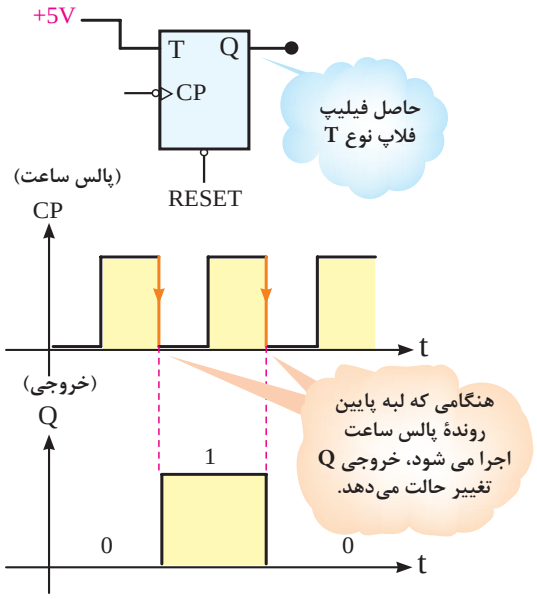
در شمارندهٔ آسنکرون تغییر وضعیت هر فلیپ‌فلاپ به تغییر وضعیت فلیپ‌فلاپ طبقهٔ ماقبل بستگی دارد. به همین دلیل، سرعت عمل شمارنده‌های آسنکرون نسبت به شمارنده‌های سنکرون مشابه کم‌تر است. در شمارندهٔ آسنکرون از فلیپ‌فلاپ نوع T استفاده می‌شود. در صورتی که از فلیپ‌فلاپ‌های نوع JK استفاده کنیم، باید ورودی‌های J و K را در کلیهٔ طبقات همواره در حالت یک نگه‌داریم. به عبارت دیگر از این فلیپ‌فلاپ‌ها فقط به‌صورت (Toggle) استفاده می‌شود. شمارنده‌های آسنکرون می‌توانند اعداد را به‌طور منظم شمارش کنند. این نوع شمارنده‌ها نمی‌توانند هر ترتیب شمارش دل‌خواهی را اجرا کنند. در شکل ۴۶ـ۶ یک شمارندهٔ آسنکرون با دو فلیپ‌فلاپ نوع T نشان داده شده است. این شمارنده دارای چهار وضعیت مختلف (مدول ۴) یا دوبیتی است.

فلیپ‌فلاپ‌ها با لبهٔ پایین روندهٔ پالس ساعت عمل می‌کنند.



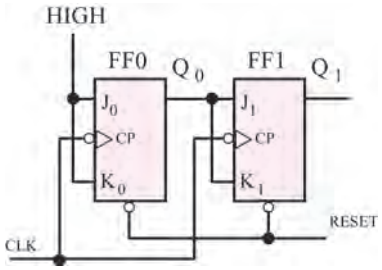
شکل ۴۶ـ۶ـ شمارندهٔ دوبیتی

در فلیپ‌فلاپ نوع T در حالت T=۱ هنگامی که هر پالس ساعت لبهٔ پایین رونده (نزولی) را طی می‌کند، خروجی آن برعکس حالت قبل می‌شود. در شکل ۴۷ـ۶ فلیپ‌فلاپ T و سیگنال‌های پالس ساعت (CP) و خروجی Q با حفظ رابطهٔ زمانی نشان داده شده است.



شکل ۴۷ـ۶ـ فلیپ‌فلاپ نوع Tو سیگنال‌های پالس ساعت و خروجی

۳ـ۴ـ۶ـ شمارندهٔ سنکرون (هم‌زمان): در شمارندهٔ آسنکرون تغییر وضعیت هر فلیپ‌فلاپ به تغییر وضعیت فلیپ‌فلاپ ماقبل آن بستگی دارد. به همین جهت سرعت عمل در این نوع شمارنده کم است. هم‌چنین اگر فرکانس پالس ساعت زیاد شود، در شمارش خطا به‌وجود می‌آید. در شمارندهٔ سنکرون، پالس ساعت کلیهٔ فلیپ‌فلاپ‌ها از یک منبع تأمین می‌شود. بدین ترتیب اشکال مربوط به شمارندهٔ آسنکرون را برطرف می‌کند. در شمارندهٔ سنکرون از گیت‌های بیشتری نسبت به شمارندهٔ آسنکرون استفاده می‌شود. در شکل ۴۸ـ۶ یک شمارندهٔ سنکرون دوبیتی نشان داده‌شده است، که در آن از دو فلیپ‌فلاپ نوع T استفاده شده است.

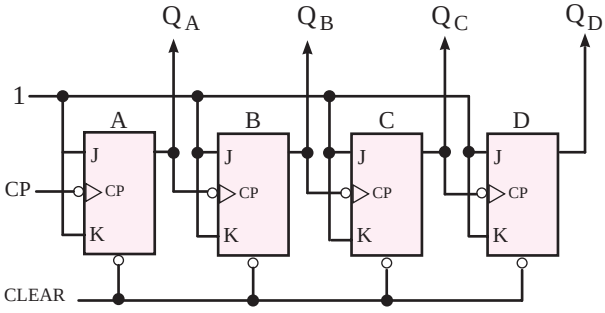


شکل ۴۸ـ۶ـ شمارندهٔ دوبیتی هم‌زمان

در فلیپ‌فلاپ FF_0 ورودی‌های J_0 و k_0 هردو در وضعیت یک منطقی (High) قرار دارند. این نوع فلیپ‌فلاپ در لبهٔ پایین روندهٔ (نزولی) پالس ساعت تغییروضعیت می‌دهد. چون Q_0 به J_1 متصل است لذا FF_1 زمانی تغییر وضعیت می‌دهد که Q_0 در حالت یک قرار می‌گیرد.

۴ـ۴ـ۶ـ شمارندهٔ آسنکرون صعودی

(Up Counter): این شمارنده قادر به شمارش منظم اعداد از کم به زیاد است. به همین علت به شمارندهٔ صعودی معروف است. در شکل ۴۹ـ۶ یک شمارندهٔ آسنکرون ۴ بیتی نشان داده شده است که در آن از چهار فلیپ‌فلاپ نوع T استفاده شده است.



شکل ۴۹ـ۶ـ شمارندهٔ آسنکرون ۴ بیتی

جدول ۳ـ۶ صحت این شمارنده تغییر وضعیت خروجی‌های Q_A، Q_B، Q_C و Q_D را نشان می‌دهد. این شمارنده اعداد از صفر تا ۱۵ را شمارش می‌کند و در انتهای پالس شانزدهم تمام خروجی‌ها مساوی صفر می‌شوند و شمارنده به حالت اولیه بر می‌گردد.

جدول ۳ـ۶ جدول صحت شمارندهٔ آسنکرون صعودی

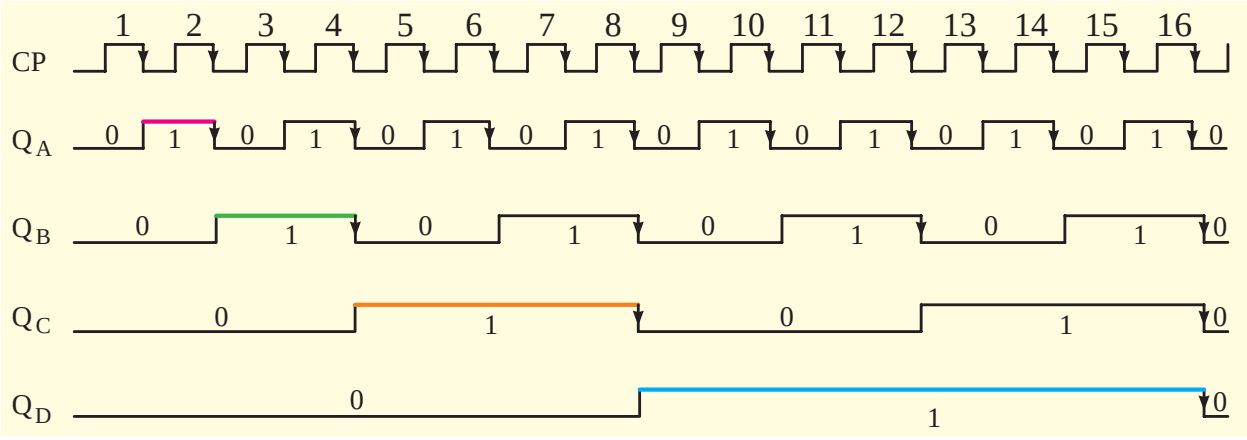
پالس ساعت	Q_D	Q_C	Q_B	Q_A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

همان‌طور که قبلاً بیان شد این شمارنده از نوع ضربانی است، که در آن هر فلیپ‌فلاپ، ورودی خود را از خروجی فلیپ‌فلاپ ماقبل خود دریافت می‌کند.

با توجه به شکل ۴۹ـ۶ و جدول صحت ۳ـ۶ برای شمارش اعداد ابتدا با استفاده از خط Reset یا Clear تمام فلیپ‌فلاپ‌ها را در حالت صفر قرار می‌دهیم. وقتی که اولین پالس به ورودی فلیپ‌فلاپ A اعمال می‌شود، در صورتی که پالس از یک به صفر برود، Q_A تغییر حالت می‌دهد و به یک تبدیل می‌شود. این پالس به عنوان پالس ورودی برای فلیپ‌فلاپ B به حساب می‌آید. به عبارت دیگر در فلیپ‌فلاپ B، هنگامی که پالس ورودی از یک به صفر می‌رود تغییر وضعیت می‌دهد. از طرفی چون تغییر وضعیت‌ها فقط با لبهٔ پایین روندهٔ پالس ساعت صورت می‌گیرد، برای تغییر حالت فلیپ‌فلاپ B به ۴ پالس ورودی نسبت به فلیپ‌فلاپ

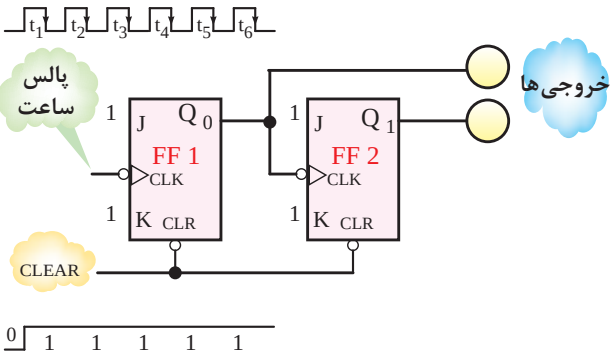
A نیاز داریم. به همین ترتیب خروجی Q_C به ازاء ۸ پالس ورودی و خروجی Q_D به ازای ۱۶ پالس ورودی نسبت به فلیپ‌فلاپ A تغییر حالت می‌دهد. دیاگرام زمانی شمارندهٔ آسنکرون ۴ بیتی در شکل ۵۰ـ۶ رسم شده است. اگر فرکانس پالس ساعت را f فرض کنیم، فرکانس خروجی Q_A برابر $\frac{f}{2}$، فرکانس خروجی Q_B برابر $\frac{f}{4}$، فرکانس خروجی Q_C برابر $\frac{f}{8}$ و فرکانس خروجی Q_D برابر $\frac{f}{16}$ است. (می‌دانید چرا؟)

اگر تعداد فلیپ‌فلاپ‌ها را تا ۸ افزایش دهیم فرکانس به $\frac{1}{2^8}$ یعنی به میزان ۲۵۶ برابر کاهش می‌یابد.



شکل ۵۰ـ۶ـ دیاگرام زمانی شمارندهٔ آسنکرون ۴ بیتی

مثال ۲ـ۶: در شمارندهٔ دوبیتی شکل ۵۱ـ۶ خروجی Q_0 و Q_1 را برای ۶ پالس ورودی تعیین کنید و مدول آن را مشخص نمایید.



شکل ۵۱ـ۶ـ مدار مثال ۲

حل: شمارنده از نوع آسنکرون دوبیتی یا مدول ۴ است که به ترتیب اعداد از صفر تا ۳ را می‌شمارد. قبل از شروع پالس ساعت هردو خروجی برابر صفر هستند. در فاصلهٔ زمانی T_1 پالس‌ساعت چون خط Clear فعال نیست لذا خروجی‌ها تغییر نمی‌کنند. جدول ۴ـ۶ تغییرات خروجی‌ها را در برابر عبور ۶ پالس ورودی نشان می‌دهد.

طبق جدول در پایان پالس ششم عدد یک در خروجی ظاهر می‌شود.

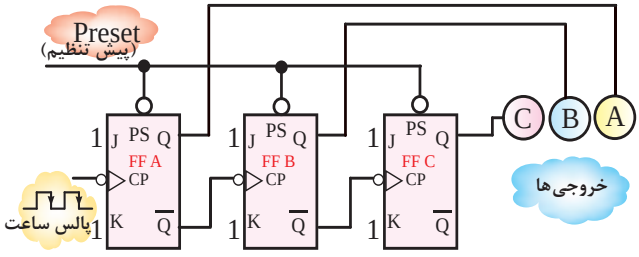
جدول ۴ـ۶ـ جدول صحت مدار مثال ۲

پالس ساعت	خروجی باینری Q_1	Q_0	خروجی ده‌دهی
t_1	0	0	0
t_2	0	1	1
t_3	1	0	2
t_4	1	1	3
t_5	0	0	0
t_6	0	1	1

۵ـ۴ـ۶ـ شمارندهٔ آسنکرون نزولی

(Down Counter): شمارندهٔ آسنکرون ضربانی می‌تواند معکوس شمار یا نزولی هم باشد. یعنی از یک عدد شروع به شمارش معکوس کند و به صفر برسد. در شکل ۵۲ـ۶ یک شمارندهٔ آسنکرون نزولی ۳ بیتی نشان داده

شده است. که در آن $\overline{Q}$ در هر فلیپ‌فلاپ به‌عنوان ورودی فلیپ‌فلاپ بعدی عمل می‌کند.



شکل ۵۲ـ۶ ـ مدار شمارندهٔ آسنکرون ۳ بیتی نزولی

در شروع کار فرض می‌کنیم از طریق ورودی‌های Preset تمام خروجی‌ها برابر با یک شده‌اند. جدول ۵ـ۶ جدول صحت و تغییرات خروجی‌های A, B و C را در برابر ۸ پالس ورودی نشان می‌دهد.

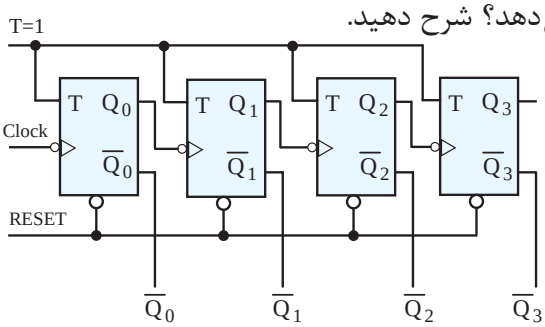
جدول ۵ـ۶ـ جدول تغییرات خروجی‌ها به ازای پالس ساعت

شمارش ده‌دهی خروجی	خروجی‌ها			تعداد پالس‌های ساعت ورودی
	A	B	C	
7	1	1	1	0
6	0	1	1	1
5	1	0	1	2
4	0	0	1	3
3	1	1	0	4
2	0	1	0	5
1	1	0	0	6
0	0	0	0	7
7	1	1	1	8

شمارنده از عدد ۷ شروع به شمارش می‌کند تا به صفر برسد. در پایان پالس ساعت هشتم خروجی‌ها به حالت اولیه برمی‌گردند.

تمرین کلاسی ۵ـ۶: دیاگرام زمانی مربوط به مدار ۶ـ۵۲ را رسم کنید و نشان دهید که مدار، شمارش را به‌صورت نزولی انجام می‌دهد.

مثال ۳ـ۶: مدار شکل ۶ـ۵۳ چه عملی انجام می‌دهد؟ شرح دهید.



شکل ۵۳ـ۶ـ مدار مثال ۳

حل: مدار شکل۶ـ۵۳ شمارندهٔ آسنکرون نزولی ۴بیتی است، زیرا خروجی‌ها از $\overline{Q}$ فلیپ‌فلاپ‌ها دریافت شده‌اند، این شمارنده از عدد ۱۵ یعنی $(1111)_2$ شروع به شمارش می‌کند و بعد از هر پالس ساعت، یک عدد کاهش می‌یابد و در نهایت به صفر ختم می‌شود قبل از اعمال پالس تمام خروجی‌ها در وضعیت یک قرار دارند در پایان پالس ساعت شانزدهم نیز دوباره تمام خروجی‌ها در وضعیت یک قرار می‌گیرند. شمارنده‌ضربانی و شمارش‌از ۱۵ است. در جدول ۶ـ۶ تغییرات خروجی‌ها نشان داده شده است.

جدول ۶ـ۶ـ جدول تغییرات خروجی‌های مثال ۳

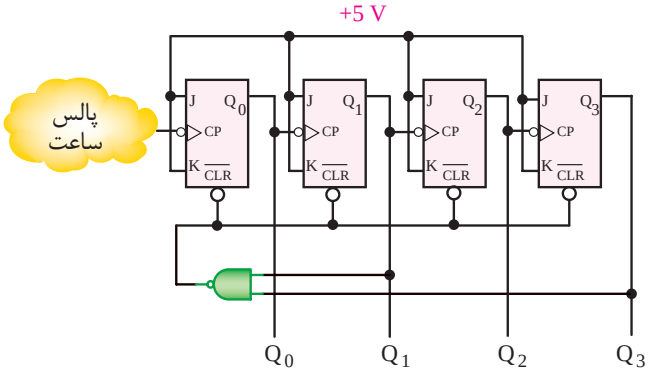
تعداد پالس ساعت	شمارش ده‌دهی	$\overline{Q_0}$	$\overline{Q_1}$	$\overline{Q_2}$	$\overline{Q_3}$
0	15	1	1	1	1
1	14	1	1	1	0
2	13	1	1	0	1
3	12	1	1	0	0
4	11	1	0	1	1
5	10	1	0	1	0
6	9	1	0	0	1
7	8	1	0	0	0
8	7	0	1	1	1
9	6	0	1	1	0
10	5	0	1	0	1
11	4	0	1	0	0
12	3	0	0	1	1
13	2	0	0	1	0
14	1	0	0	0	1
15	0	0	0	0	0
16	15	1	1	1	1

۶ـ۴ـ۶ـ شمارندهٔ آسنکرون دهدهی

BCD(Binary Coded Decimal):شمارندهٔ آسنکرون صعودی که قبلاً بررسی شده، ۱۶ حالت مختلف دارد و می‌تواند از صفر تا عدد ۱۵ را بشمارد.

در عمل نیاز به شمارنده‌هایی است که بتواند اعداد کمتر از ۱۶ حالت مثلاً از صفر تا ۱۰ را بشمارد. به این شمارنده‌ها دهدهی (اعشاری) یا BCD می‌گویند. برای طراحی یک شمارندهٔ BCD ابتدا باید تعداد فلیپ‌فلاپ‌ها را تعیین کنید. اگر تعداد فلیپ‌فلاپ را n در نظر بگیریم باید n کوچکترین عدد طبیعی باشد که در رابطهٔ $10<2^n$ صدق کند. زیرا اگر n را سه بگیریم می‌تواند تا $2^3=8$ رقم را بشمارد، بنابراین برای شمارندهٔ BCD تعداد n را برابر ۴ می‌گیریم که می‌تواند ۱۶ رقم را بشمارد. بنابراین شمارندهٔ BCD همان‌شمارندهٔ آسنکرون صعودی است، با این تفاوت که باید بتواند اعداد صفر تا $(1010)_2$,۱۰را بشماردو به محض رسیدن به عدد ۱۰، خروجی را پاک (Reset)کند، این عمل توسط یک گیت کنترل صورت می‌گیرد.

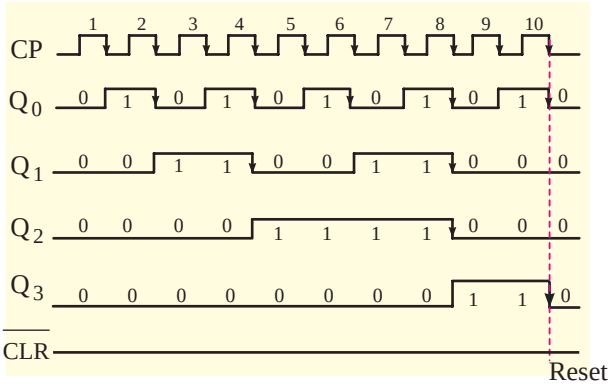
در شکل ۶ـ۵۴ مدار شمارندهٔ آسنکرون دهدهی با استفاده از چهار فلیپ‌فلاپ T نشان داده شده است.



شکل ۶ـ۵۴ـ مدار شمارندهٔ آسنکرون دهدهی (مدول ۱۰)

در این مدار، پس از آن که شمارنده از عدد ۹ یعنی $(1001)_2$ به عدد۱۰ یعنی $(1010)_2$تغییر حالت می‌دهد، هردو ورودی گیت NAND برابر با یک می‌شود و خروجی آن را برای مدتی کوتاه به صفر می‌رساند. به‌این ترتیب کلیهٔ فلیپ‌فلاپ‌هاReset می‌شوند و شمارش را از صفر شروع می‌کنند.

در شکل ۶ـ۵۵ دیاگرام زمانی شمارندهٔ دهدهی نشان داده شده است و جدول ۶ـ۷ جدول تغییرات خروجی مدار شکل ۶ـ۵۵ را بر اساس دیاگرام زمانی نشان می‌دهد.



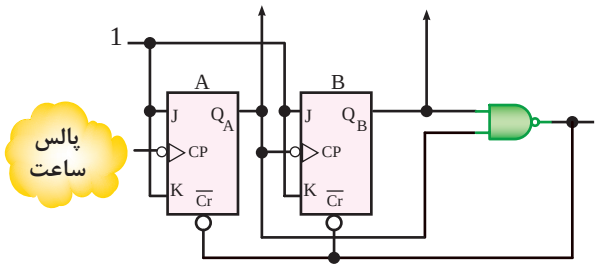
شکل ۶ـ۵۵ـ دیاگرام زمانی شمارندهٔ دهدهی

جدول ۶ـ۷ـ جدول تغییرات خروجی شمارندهٔ دهدهی

Q_3	Q_2	Q_1	Q_0	Decimal
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

طبق دیاگرام زمانی مشاهده می‌کنیم که تمام خروجی‌های شمارنده در پایان پالس دهم مساوی صفر شده‌اند.

مثال ۶ـ۴: در شکل ۶ـ۵۶ مدار یک شمارندهٔ آسنکرون مدول ۳ را ملاحظه می‌کنید. طرز کار این شمارنده را شرح دهید.

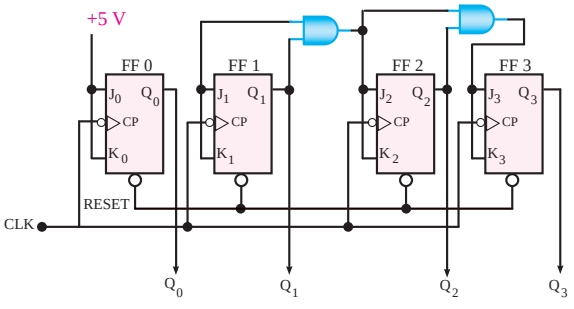


شکل ۵۶ـ۶ـ مدار شمارندهٔ آسنکرون مدول ۳ مربوط به مثال ۴

حل: چون شمارندهٔ آسنکرون مدول ۳ است، لذا کوچکترین عدد طبیعی n که در رابطهٔ $۳<۲^n$ صدق کند برابر ۲ است، پس برای شمارش اعداد به دو فلیپ‌فلاپ نیاز داریم که در شکل ۵۶ـ۶ رسم شده است. این شمارنده می‌تواند فقط اعداد ۰، ۱، ۲ را بشمارد و هنگامی که به عدد ۳ می‌رسد QA=QB=۱ می‌شود و خروجی گیتNAND را صفر می‌کند. به‌این ترتیب خروجی هردو فلیپ‌فلاپ A و B پاک (Clear) یا Reset می‌شود.

تمرین کلاسی ۶ـ۶: جدول صحت مدار مثال ۴ـ۶ را رسم کنید.

۷ـ۴ـ۶ـ شمارندهٔ سنکرون صعودی: شمارندهٔ سنکرون نیز مانند شمارندهٔ آسنکرون می‌تواند صعودی یا نزولی باشد. در شکل ۵۷ـ۶ مدار یک شمارندهٔ چهاربیتی سنکرون صعودی نشان داده شده است.



شکل ۵۷ـ۶ـ مدار شمارندهٔ چهار بیتی سنکرون صعودی

در این شمارنده پالس ساعت همهٔ فلیپ‌فلاپ‌ها از یک منبع تأمین شده است. عملکرد مدار به شرح زیر است:

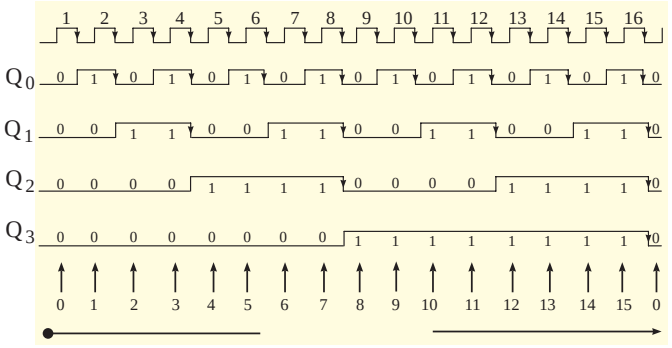
مرحلهٔ اول: چون $J_۰=K_۰=۱$ است خروجی $Q_۰$ زمانی تغییر حالت می‌دهد که پالس ساعت لبهٔ پایین‌رونده را طی کند.

مرحلهٔ دوم: فلیپ‌فلاپ شمارهٔ ۱($FF_۱$) زمانی تغییر حالت می‌دهد که $Q_۰$ در وضعیت یک منطقی باشد.

مرحلهٔ سوم: چون $J_۲=K_۲=Q_۱Q_۰$ است، فلیپ‌فلاپ شمارهٔ ۲ ($FF_۲$)زمانی تغییر وضعیت می‌دهد که $Q_۲=Q_۱$ و هردو در حالت یک منطقی باشند.

مرحلهٔ چهارم: چون $J_۴=K_۴=Q_۲Q_۱Q_۰$ است پس فلیپ‌فلاپ شمارهٔ ۳ ($FF_۳$) زمانی‌تغییر وضعیت می‌دهد که $Q_۲=Q_۱=Q_۰$ و هرسه در حالت یک منطقی باشند.

در شکل ۵۸ـ۶ دیاگرام زمانی شمارندهٔ سنکرون نشان داده شده است.



شکل ۵۸ـ۶ـ دیاگرام زمانی شمارندهٔ سنکرون صعودی چهاربیتی

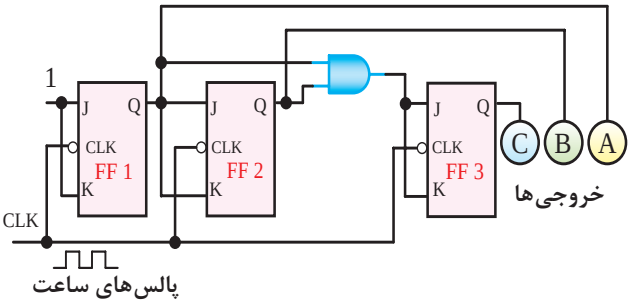
جدول ۸ـ۶ جدول صحت شمارندهٔ چهاربیتی سنکرون صعودی را نشان می‌دهد.

جدول ۸ـ۶ـ جدول صحت شمارندهٔ چهاربیتی سنکرون صعودی

Q_3	Q_2	Q_1	Q_0	معادل ده‌دهی
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

شمارش دوباره تکرار می شود

مثال ۵ـ۶: در شکل ۵۹ـ۶ مدار یک شمارندهٔ سنکرون صعودی شامل ۳ فلیپ‌فلاپ T آمده است، طرز کار مدار را شرح دهید و جدول تغییرات خروجی‌های آن را برای ۸ پالس ورودی نمایش دهید.



شکل ۵۹ـ۶ـ مدار شمارندهٔ سنکرون صعودی مثال ۵

حل: طبق شکل ۵۹ـ۶ چون سه فلیپ‌فلاپ داریم برای انتقال اعداد از یک گیت AND استفاده شده است. با توجه به شکل ۵۹ـ۶ جدول تغییرات خروجی آن به صورت جدول ۹ـ۶ رسم شده است.

طبق جدول این شمارنده می‌تواند تا عدد ۷ را بشمارد و سپس Reset شود.

جدول۹ـ۶ـ جدول تغییرات خروجی‌های شمارندهٔ سنکرون صعودی مثال ۵

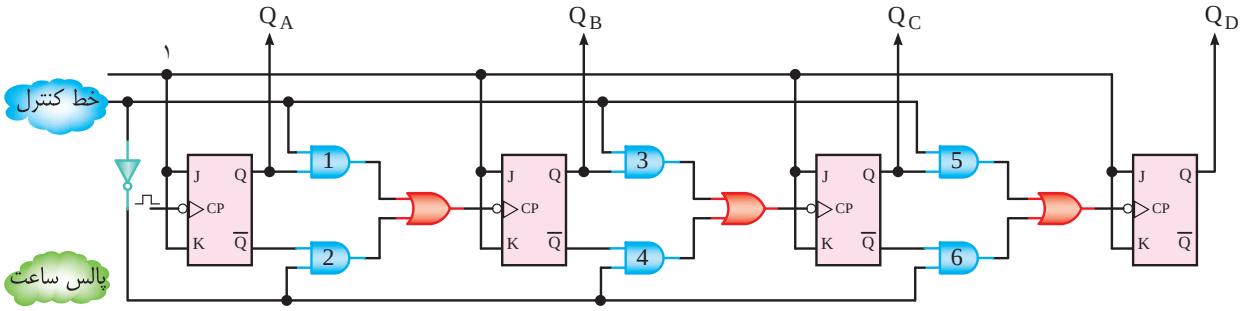
سطر	تعداد پالس‌های ساعت	C	B	A	شمارش ده‌دهی
1	0	0	0	0	0
2	1	0	0	1	1
3	2	0	1	0	2
4	3	0	1	1	3
5	4	1	0	0	4
6	5	1	0	1	5
7	6	1	1	0	6
8	7	1	1	1	7
9	8	0	0	0	0

۸ـ۴ـ۶ـ شمارندهٔ صعودی ـ نزولی

(Up/Down Counter): از ترکیب دو شمارندهٔ صعودی و نزولی طبق شکل ۶۰ـ۶، شمارنده‌ای شکل می‌گیرد که می‌تواند با استفاده از یک خط کنترل، به‌صورت صعودی یا نزولی شمارش کند.

اگر خط کنترل در حالت یک منطقی باشد گیت‌های AND شماره‌های ۱و ۳ و ۵ فعال می‌شوند و شمارنده به صورت صعودی شمارش می‌کند. در این حالت خروجی گیت‌های AND شمارهٔ ۲ و ۴ و ۶ مساوی صفر منطقی‌اند. درصورتی که خط کنترل روی صفر باشد، خروجی گیت‌هایAND شماره ۲ و ۴ و ۶ برابر با یک منطقی می‌شود و شمارنده به‌صورت نزولی شمارش می‌کند. در این حالت خروجی گیت‌های AND شمارهٔ ۱ و ۳ و ۵ صفر می‌شوند و به‌صورت غیرفعال درمی‌آیند.

جهت هنرجویان علاقه‌مند: با مراجعه به یکی از موتورها و استفاده از کلمه‌های Up Counter و down Counter تعدادی مقالهٔ فارسی و مدار دربارهٔ شمارنده‌ها جست‌وجو کنید و نتایج آن را به کلاس ارائه دهید.



شکل ۶۰ـ۶ـ شمارندهٔ صعودی ـ نزولی

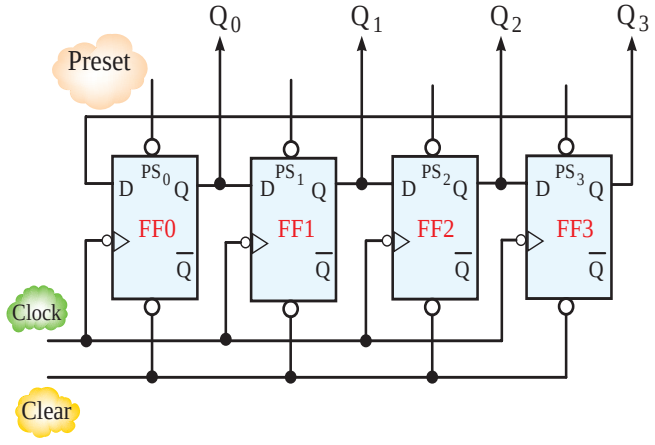
$$\text{خط کنترل}=۱ \Rightarrow \begin{cases} \text{فعال} & \text{AND}_۱, \text{AND}_۳, \text{AND}_۵ \\ \text{غیر فعال} & \text{AND}_۲, \text{AND}_۴, \text{AND}_۶ \end{cases}$$

شمارندهٔ صعودی

$$\text{خط کنترل}=۰ \Rightarrow \begin{cases} \text{غیرفعال} & \text{AND}_۱, \text{AND}_۳, \text{AND}_۵ \\ \text{فعال} & \text{AND}_۲, \text{AND}_۴, \text{AND}_۶ \end{cases}$$

شمارندهٔ نزولی

۹ـ۴ـ۶ـ شمارندهٔ حلقوی (Ring counter) یا دایره‌ای: شمارندهٔ حلقوی از ترکیب فلیپ‌فلاپ‌های نوع D به گونه‌ای شکل می‌گیرد که خروجی Q آخرین فلیپ‌فلاپ به ورودی D اولین فلیپ‌فلاپ فیدبک شده است. شکل ۶۱ـ۶ شمارندهٔ حلقوی ۴ بیتی را نشان می‌دهد.



شکل ۶۱ـ۶ـ شمارندهٔ حلقوی (دایره‌ای) چهار بیتی

این شمارنده از نوع سنکرون است؛ ابتدا تمام فلیپ‌فلاپ‌ها را به وسیلهٔ خط Clear (پاک) Reset می‌کنیم. سپس به پرکردن فلیپ‌فلاپ اول(ff_0) به کمک ورودی PS_0 می‌پردازیم. در زمان پرکردن اولیه FF_0، نیازی به پالس ساعت نیست. در این حالت $Q_3=Q_2=Q_1=0$ و $Q_0=1$ می‌شود. با شروع پالس ساعت، اطلاعات به سمت راست انتقال می‌یابد و در لبهٔ نزولی (پایین رونده) اولین پالس ساعت $Q_0=0, Q_1=1, Q_2=0$ و $Q_3=0$ می‌شود.

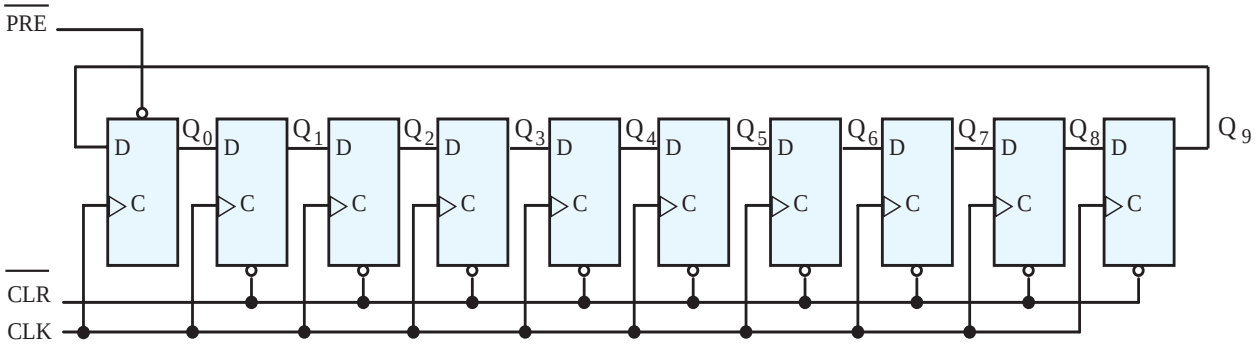
همچنین در لبهٔ صعودی پالس ساعت دوم شرایط خروجی‌ها به صورت $Q_0=0, Q_1=0, Q_2=1$ و $Q_3=0$ درمی‌آید به همین ترتیب در لبهٔ صعودی پالس ساعت سوم مقادیر $Q_0=0, Q_1=0, Q_2=0$ و $Q_3=1$ می‌شود. در لبهٔ صعودی پالس ساعت چهارم مقادیر $Q_0=1, Q_1=0, Q_2=0$ و $Q_3=0$ می‌شود و شمارنده را به حالت اولیه برمی‌گرداند. جدول ۱۰ـ۶ تغییرات خروجی شمارندهٔ حلقوی چهاربیتی مدارشکل ۶۱ـ۶ را نشان می‌دهد.

جدول ۱۰ـ۶ـ جدول تغییرات خروجی شمارندهٔ حلقوی

تعداد پالس‌های ساعت ورودی	خروجی‌ها Q_3	Q_2	Q_1	Q_0	شمارش ده‌دهی خروجی $N=(Q_3Q_2Q_1Q_0)$
0	0	0	0	1	1
1	0	0	1	0	2
2	0	1	0	0	4
3	1	0	0	0	8
4	0	0	0	1	1

مطابق جدول ۱۰ـ۶ در خروجی شمارندهٔ حلقوی اعداد ۱و ۲و ۴و ۸ شمارش می‌شوند.

مثال ۶ـ۶: در شکل ۶۲ـ۶ یک شمارندهٔ حلقوی ۱۰ بیتی با استفاده از فلیپ‌فلاپ D رسم شده است. جدول تغییرات خروجی‌های آن را نمایش دهید.



شکل ۶۲ـ۶ـ شمارندهٔ حلقوی ۱۰ بیتی

حل: مدار شمارندهٔ حلقوی ۱۰ بیتی نیاز به ۱۰ فیلیپ‌فلاپ نوع D دارد و کلیهٔ خروجی‌های Clear به هم و خروجی‌های پالس ساعت (Clock) نیز به هم وصل شده‌اند، این فلیپ‌فلاپ‌ها توسط خط $\overline{CLR}$، Reset شده‌اند و سپس به وسیلهٔ خط $\overline{PRE}$، فلیپ فلاپ اول پرمی‌شود (در آن مقدار یک قرار می‌گیرد).

این حالت را در شکل ۶۲ـ۶ ملاحظه می‌کنید.

جدول ۱۱ـ۶ جدول تغییرات خروجی مدار شکل ۶۲ـ۶ را در برابر تغییرات پالس ساعت نشان می‌دهد.

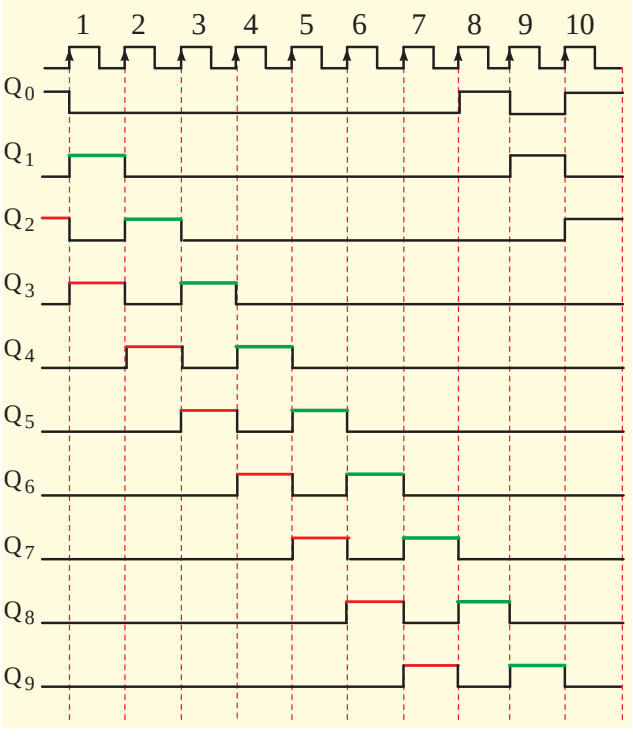
جدول ۱۱ـ۶ـ جدول تغییرات خروجی شمارندهٔ حلقوی ده‌بیتی

Clock Pulse	Q_0	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7	Q_8	Q_9
0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	0	0	0	0
3	0	0	0	1	0	0	0	0	0	0
4	0	0	0	0	1	0	0	0	0	0
5	0	0	0	0	0	1	0	0	0	0
6	0	0	0	0	0	0	1	0	0	0
7	0	0	0	0	0	0	0	1	0	0
8	0	0	0	0	0	0	0	0	1	0
9	0	0	0	0	0	0	0	0	0	1

مثال ۷ـ۶ اگر در شمارندهٔ حلقوی ۱۰ بیتی مثال قبل حالت اولیهٔ $Q_0Q_1Q_2Q_3Q_4Q_5Q_6Q_7Q_8Q_9$=۱۰۱۰۰۰۰۰۰۰ باشد، شکل موج‌های خروجی را با حفظ رابطهٔ زمانی رسم کنید.

حل: دیاگرام زمانی خروجی‌ها را در شکل ۶۳ـ۶ ملاحظه می‌کنید.

$Q_0Q_1Q_2Q_3Q_4Q_5Q_6Q_7Q_8Q_9$=۱۰۱۰۰۰۰۰۰۰



در اولین پالس محتوای Q_9 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_8 و...

در اولین پالس محتوای Q_0 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_9 و...

در اولین پالس محتوای Q_1 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_0 و...

در اولین پالس محتوای Q_2 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_1 و...

در اولین پالس محتوای Q_3 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_2 و...

در اولین پالس محتوای Q_4 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_3 و...

در اولین پالس محتوای Q_5 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_4 و...

در اولین پالس محتوای Q_6 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_5 و...

در اولین پالس محتوای Q_7 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_6 و...

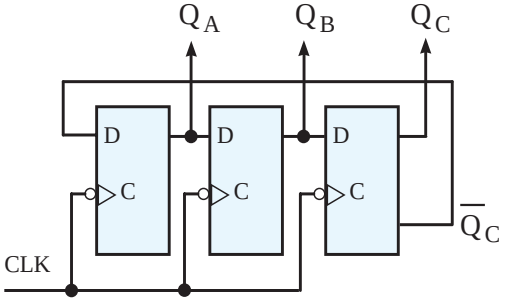
در اولین پالس محتوای Q_8 به این خروجی انتقال می یابد. در دومین پالس محتوای Q_7 و...

شکل ۶۳ـ۶ـ دیاگرام زمانی خروجی شمارندهٔ حلقوی ۱۰ بیتی مثال ۷

تمرین کلاسی ۷ـ۶: در شمارندهٔ حلقوی ۵ بیتی حالت اولیه به صورت ۱۱۰۰۱ است، شکل موج‌های خروجی را با حفظ رابطهٔ زمانی رسم کنید.

۱۰ـ۴ـ۶ـ شمارندهٔ جانسون (Johnson Counter):

این شمارنده یک شیفت رجیستر با ورودی سری و خروجی سری است، که در آن $\overline{Q}$ آخرین فلیپ‌فلاپ به ورودی (D) اولین فلیپ‌فلاپ متصل شده است. در شکل۶۴ـ۶ شمارندهٔ جانسون ۳بیتی را مشاهده می‌کنید.



شکل ۶۴ـ۶ـ شمارندهٔ جانسون سه بیتی

این شمارنده مطابق جدول ۱۲ـ۶ دارای ۶ حالت مختلف است.

جدول ۱۲ـ ۶ـ حالات شمارندهٔ جانسون سه‌بیتی

پالس ساعت	Q_A	Q_B	Q_C
0	0	0	0
1	1	0	0
2	1	1	0
3	1	1	1
4	0	1	1
5	0	0	1

فلیپ‌فلاپ از چپ به راست ابتدا با یک و سپس با صفر پر می‌شوند.

شمارندهٔ جانسون چهار بیتی دارای ۸ حالت مختلف است. شمارندهٔ جانسون ۵ بیتی دارای ۱۰ حالت مختلف است. شمارندهٔ جانسون n بیتی عموماً دارای ۲n حالت مختلف است. n تعداد طبقات شمارنده را مشخص می‌کند.

جدول ۱۳ـ۶ حالات مختلف شمارندهٔ جانسون چهاربیتی و جدول ۱۴ـ۶ حالات مختلف خروجی‌های شمارندهٔ پنج بیتی را نشان می‌دهد.

جدول ۱۳ـ۶ـ خروجی‌های شمارندهٔ جانسون چهاربیتی

پالس ساعت	Q_A	Q_B	Q_C	Q_D
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

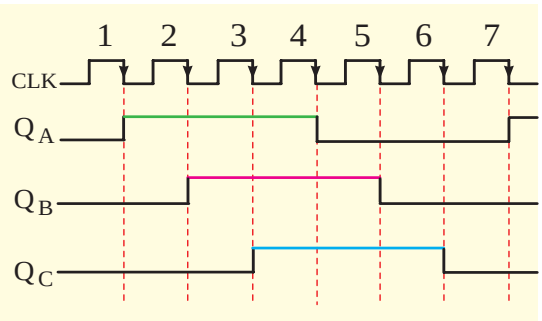
تمرین کلاسی ۸ـ۶: دیاگرام زمانی شمارندهٔ جانسون چهار بیتی جدول ۱۳ـ ۶ را رسم کنید.

جدول ۱۴ـ۶ـ جدول خروجی‌های شمارندهٔ جانسون پنج‌بیتی

پالس ساعت	Q_A	Q_B	Q_C	Q_D	Q_E
0	0	0	0	0	0
1	1	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	1	1	1	1	0
5	1	1	1	1	1
6	0	1	1	1	1
7	0	0	1	1	1
8	0	0	0	1	1
9	0	0	0	0	1

مثال ۸ـ۶: دیاگرام زمانی شمارندهٔ جانسون سه‌بیتی شکل ۶۴ـ۶ را رسم کنید.

حل: با توجه به جدول ۱۲ـ۶ دیاگرام زمانی پالس ساعت، Q_A، Q_B و Q_C با حفظ رابطهٔ زمانی طبق شکل ۶۵ـ۶ به‌دست می‌آید.



شکل ۶۵ـ۶ـ دیاگرام زمانی شمارندهٔ سه بیتی جانسون

مطابق شکل ۶۵ـ۶ قبل از اعمال پالس ساعت تمام خروجی‌ها برابر با صفر هستند. در پایان پالس ششم نیز تمام خروجی‌ها مساوی با صفر می‌شوند.

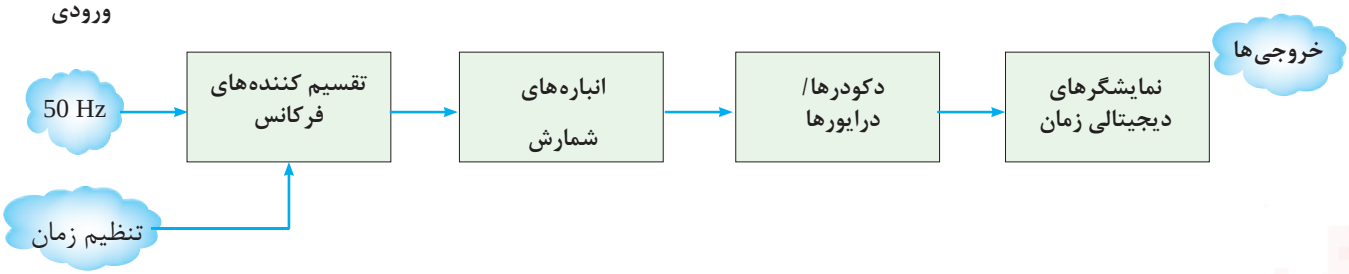
تمرین کلاسی ۹ـ۶: دیاگرام زمانی شمارندهٔ جانسون پنج بیتی جدول ۱۴ـ ۶ را رسم کنید.

۱۱ـ۴ـ۶ـ بلوک دیاگرام یک ساعت دیجیتالی:

یکی از کاربردهای عملی شمارنده‌ها، سیستم‌های نگهداری زمان است. در شکل ۶۶ـ۶ بلوک دیاگرام یک ساعت دیجیتال نشان داده شده است.

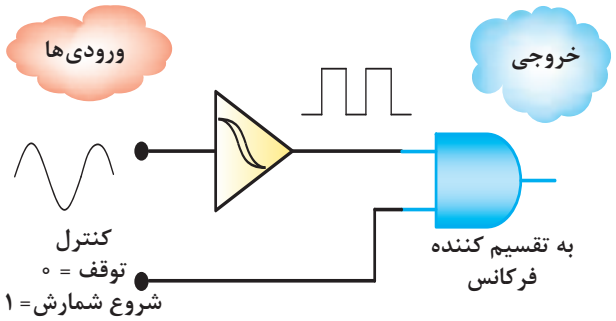
در مدار ساعت دیجیتالی، تعدادی شمارنده وجود دارد که قلب ساعت دیجیتالی را تشکیل می‌دهد. بسیاری از ساعت‌های دیجیتالی از فرکانس ۶۰Hz یا ۵۰Hz برق شهر به عنوان ورودی یا فرکانس استاندارد استفاده می‌کنند. این فرکانس به وسیلهٔ بخش تقسیم کنندهٔ فرکانس به شکل پالس‌های ثانیه، دقیقه و ساعت در می‌آید.

حافظه یا ذخیرهٔ اطلاعات (انبارهٔ شمارش)، پالس‌های مربوط به ثانیه، دقیقه و ساعت را می‌شمارد و آن‌ها را ذخیره می‌کنند. دکودرهای درایور (مبدل‌های BCD به 7.Seg)، محتویات ذخیره شده در انبارهٔ شمارش را به نمایشگرهای هفت قسمتی می‌رساند. به این ترتیب زمان صحیح در نمایشگرهای خروجی نشان داده می‌شود.



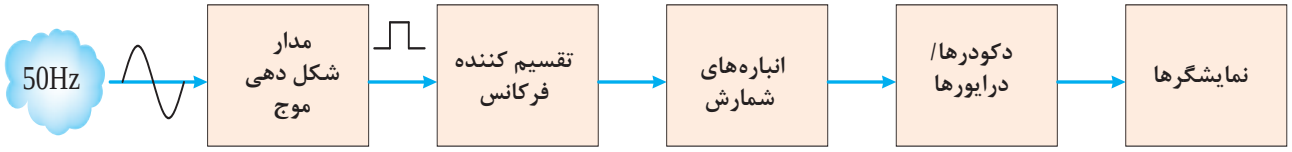
شکل ۶۶ـ۶ـ نمودار بلوکی ساعت دیجیتال

در بلوک دیاگرام ساعت دیجیتال، مدار تقسیم‌کنندهٔ فرکانس نمی‌تواند با ورودی سینوسی درست کار کند. به‌همین دلیل موج سینوسی ورودی را به وسیلهٔ مدارهای «تغییر دهندهٔ شکل موج» به سیگنال مربعی تبدیل می‌کنند، عمل تغییر شکل موج توسط مدار اشمیت‌تریگر (Schmitt Trigger) یا مولتی ویبراتور انجام می‌شود. در شکل ۶ـ۶۷ یک نمونه مدار تغییر شکل دهندهٔ شکل موج توسط اشمیت‌تریگر نشان داده‌شده است.



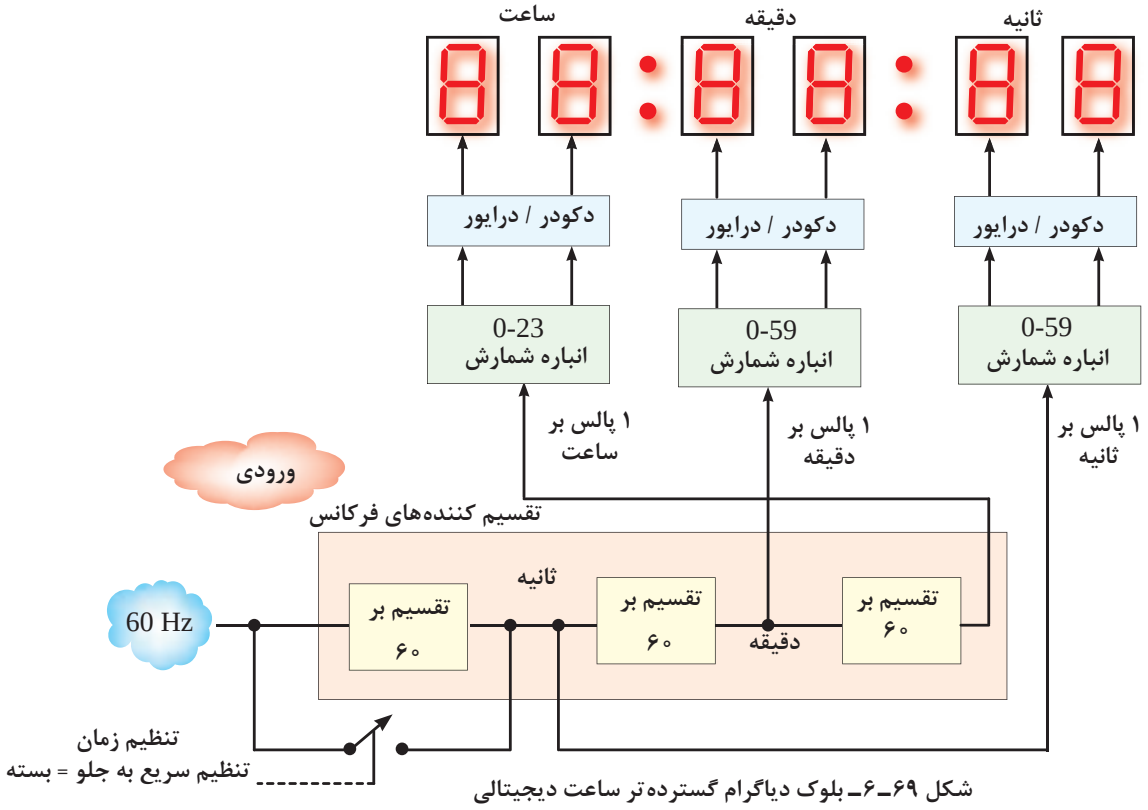
شکل ۶ـ۶۷ـ بلوک دیاگرام مدار تغییر دهندهٔ شکل موج

این مدار می‌تواند زمان شروع و توقف شمارش را نیز کنترل کند. عمل شمارش زمانی شروع می‌شود که (گیت ANDفعال) باشد. در حالتی که خط کنترل روی صفر منطقی باشد، موج مربعی از گیت AND عبور نمی‌کند و شمارنده متوقف می‌شود.



شکل ۶ـ۶۸ـ بلوک دیاگرام ساعت دیجیتالی با مدار تغییر دهندهٔ شکل موج!!

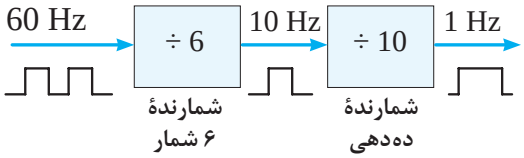
بلوک دیاگرام گسترده‌تر ساعت دیجیتال در شکل ۶ـ۶۹ نشان داده شده است.



شکل ۶ـ۶۹ـ بلوک دیاگرام گسترده‌تر ساعت دیجیتالی

نکتهٔ مهم: در بلوک دیاگرام ساعت دیجیتالی هدف کاربرد دکودر، شیفت رجیستر تقسیم کنندهٔ فرکانس و... در یک مدار عملی است. از این بلوک دیاگرام در طراحی سؤال استفاده نشود.

بلوک تقسیم بر ۶۰ در ورودی دارای دو شمارندهٔ تقسیم بر ۶ و تقسیم بر ۱۰ است. این بلوک سیگنال مربعی ۶۰ هرتز ورودی را به سیگنال مربعی ۱ هرتز تبدیل می‌کند. در سیستم برق ایران از بلوک تقسیم بر ۵۰ استفاده می‌شود. در این بلوک دو تقسیم کنندهٔ فرکانس تقسیم بر ۵ و تقسیم بر ۱۰ وجود دارد. در شکل ۷۰ـ۶ بلوک دیاگرام مدار تقسیم کنندهٔ فرکانس تقسیم بر ۶۰ را مشاهده می‌کنید.



شکل ۷۰ـ۶ـ بلوک دیاگرام مدار تقسیم بر ۶۰

توجه داشته باشید که فرکانس ۵۰ یا ۶۰ هرتز، پس از اولین تقسیم (بر ۶۰) پالس‌های ثانیه را به‌وجود می‌آورند که مبنایی برای به‌دست آوردن پالس‌های دقیقه و ساعت است. در شکل ۶۹ـ۶ مدار تنظیم‌کنندهٔ زمان که با بلوک تقسیم بر ۶۰ موازی است، برای تنظیم سریع به جلو استفاده می‌شود. با بستن کلید، به بلوک تقسیم بر ۶۰ بای پس می‌شود و سرعت شمارش را ۶۰ برابر می‌کند. به بلوک تقسیم بر ۶۰ میانی توجه کنید، ورودی به این مدار پالس‌های ثانیه است که پس از تقسیم شدن بر ۶۰ پالس‌های دقیقه را به‌وجود می‌آورد.

خروجی این بلوک به مدار دقیقه شمار صفر تا ۵۹ اعمال می‌شود و از آنها توسط دکودر و درایور (راه‌انداز) به دو عدد 7.Seg می‌رود تا رقم‌های یکان و دهگان دقیقه را نمایش دهد. انشعابی دیگر از ورودی بلوک تقسیم بر ۶۰ میانی به مدار ثانیه شمار صفر تا ۵۹ (سمت راست) اعمال می‌شود، و از آن‌جا توسط مدارهای دکودر و درایور به دو 7.Seg ثانیه شمار می‌رود.

مدار تقسیم بر ۶۰ سمت راست مربوط به پالس‌های ساعت است. ورودی این تقسیم‌کنندهٔ فرکانس، پالس‌های مربوط به دقیقه است و خروجی آن (پالس ساعت) را به وجود می‌آورد. خروجی پالس‌های ساعت به شمارندهٔ ساعت در سمت چپ انتقال می‌یابد. این شمارنده تعداد ساعات را از صفر تا ۲۳ می‌شمارد. خروجی این شمارنده از طریق دکودر «BCD به 7.Seg»به دو عدد 7.Seg (هفت‌قطعه‌ای) برای نمایش ارقام یکان و دهگان ساعت می‌رود.

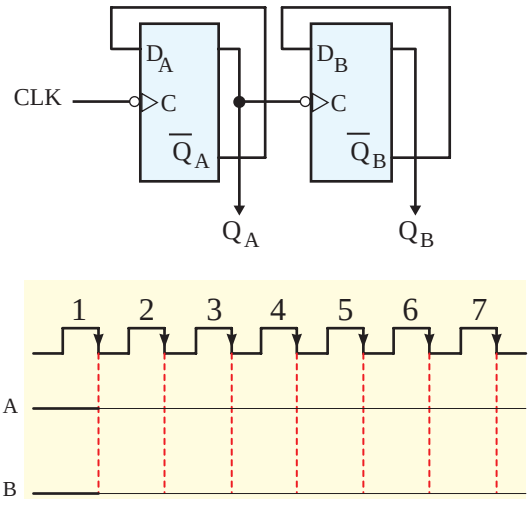
جهت هنرجویان علاقه‌مند: با استفاده از منابع مختلف مرتبط، بلوک دیاگرام فرکانس متر دیجیتالی را پیدا کنید و نحوهٔ عملکرد آن را مورد بررسی قرار دهید و نتایج را به کلاس ارائه نمایید.

جهت هنرجویان علاقه‌مند: با استفاده از چهار عدد فلیپ‌فلاپ نوع T مدار یک شمارندهٔ ۱۶ وضعیتی را به صورت صعودی ببندید و جدول صحت آن را مورد بررسی قرار دهید. نتیجه را به کلاس گزارش نمایید.

۵ـ۶ـ الگوی پرسش

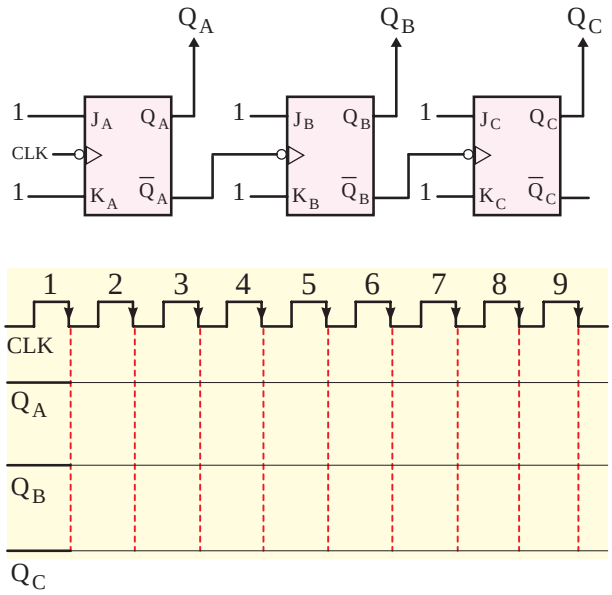
۱ـ فرض کنید فلیپ‌فلاپ‌های شکل ۷۱ـ۶ در آغاز در حالت Reset قرار دارد. پالس دیاگرام زمانی Q_A و Q_B

را رسم کنید و چگونگی کار مدار را توضیح دهید.



شکل ۷۱ـ۶ـ مدار سؤال۱ الگوی پرسش و نمودار زمانی مربوط به رسم خروجی‌های مدار

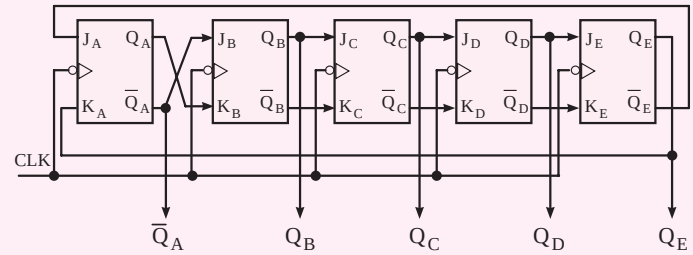
۲ـ با فرض این که فلیپ‌فلاپ‌های شکل ۷۲ـ۶ در آغاز در حالت Reset باشند، تغییرات بعدی وضعیت خروجی‌های Q_A، Q_B و Q_C را رسم کنید و در مورد آن توضیح دهید.

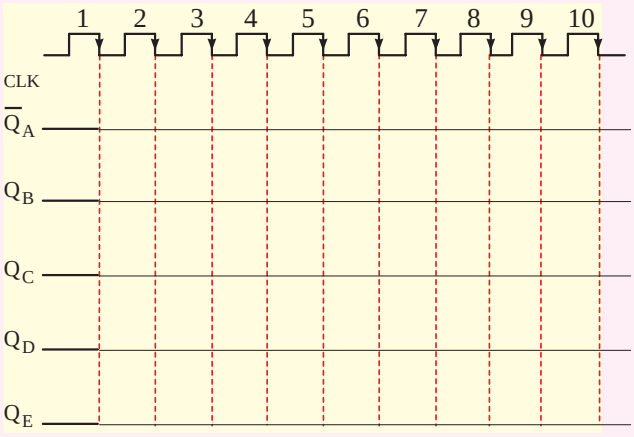


شکل ۷۲ـ۶ـ مدار سؤال ۲ الگوی پرسش و نمودار زمانی مربوط به رسم خروجی‌های مدار

جهت هنرجویان علاقه‌مند

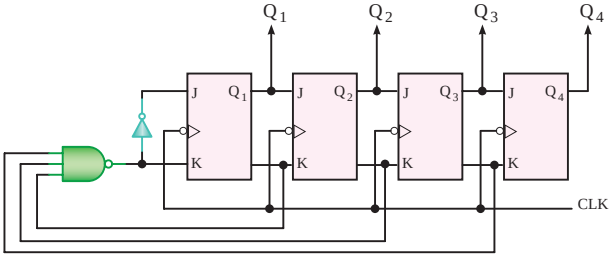
۳ـ دیاگرام زمانی خروجی‌های مدار شکل ۷۳ـ۶ را رسم کنید. فرض کنید در آغاز کلیهٔ فلیپ‌فلاپ‌ها در حالت Reset قرار دارند. در مورد عملکرد مدار توضیح دهید.





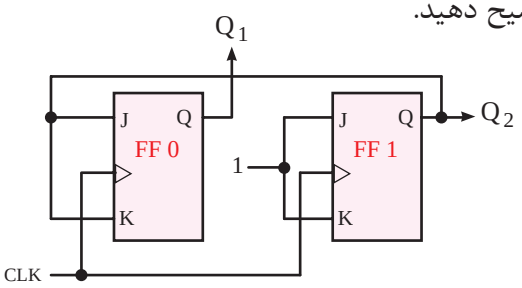
شکل ۷۳ـ۶ـ مدار سؤال ۳ الگوی پرسش

۴ـ مدار شکل ۶ـ۷۴ معادل کدام شمارنده (حلقوی یا جانسون) عمل می‌کند؟ دیاگرام زمانی Q_1، Q_2، Q_3 و Q_4 را با حفظ رابطهٔ زمانی نسبت به پالس ساعت CLK رسم کنید.



شکل ۶ـ۷۴ـ مدار سؤال ۴ الگوی پرسش

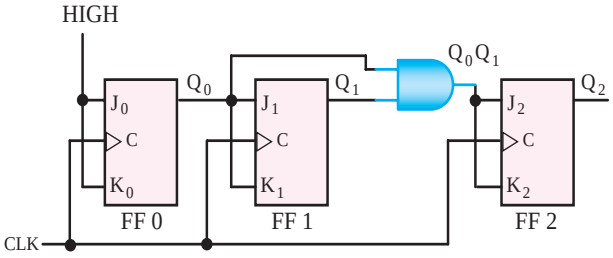
۵ـ شمارندهٔ شکل ۶ـ۷۵ چه اعدادی را می‌شمارد؟ توضیح دهید.



شکل ۶ـ۷۵ـ مدار سؤال ۵ الگوی پرسش

۶ـ می‌خواهیم با استفاده از یک شمارندهٔ اسنکرون از صفر تا ۱۴۴ را شمارش کنیم، برای این کار به چند فلیپ‌فلاپ نیاز داریم، شرح دهید.

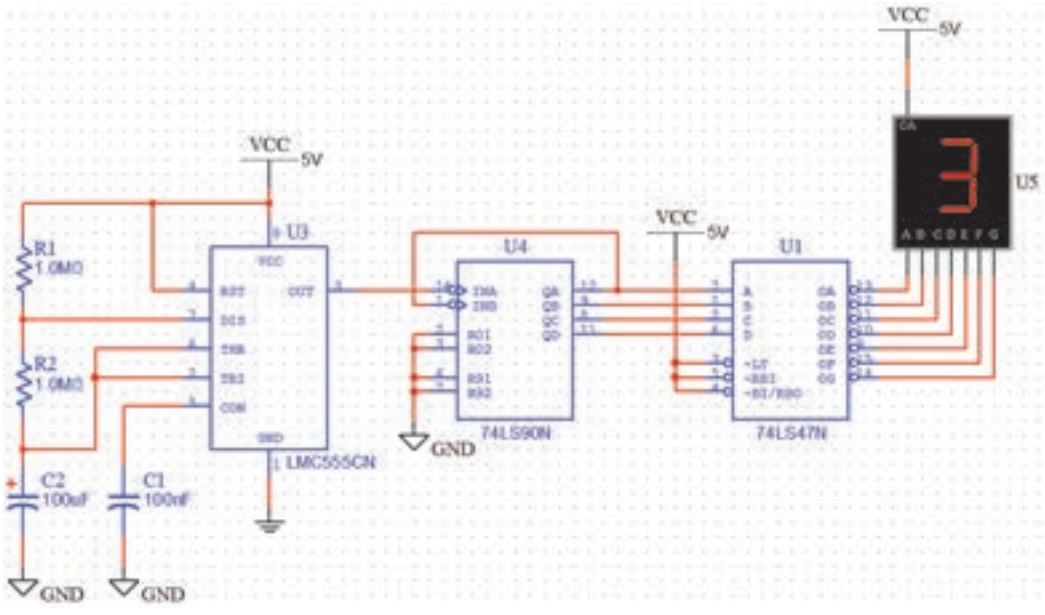
۷ـ شمارندهٔ شکل ۶ـ۷۶ چه اعدادی را می‌شمارد؟ توضیح دهید.



شکل ۶ـ۷۶ـ مدار سؤال ۷ الگوی پرسش

۶ـ۶ـ کار با نرم‌افزار

۱ـ با استفاده از نرم‌افزار مولتی سیم مدار شمارندهٔ صعودی شکل ۶ـ۷۷ را شبیه‌سازی کنید و شمارش اعداد را مشاهده نمایید. مقدار مقاومت‌های R_1 و R_2 را کاهش دهید سرعت شمارش اعداد چه تغییری می‌کند؟ توضیح دهید.



شکل ۶ـ۷۷ـ شمارندهٔ صعودی

۲ـ با استفاده از مدار شمارندهٔ شکل ۶ـ۷۷ شمارندهٔ صعودی دورقمی را به کمک دو عدد آی‌سی ۷۴۹۰، دو عدد 7.Seg و دو دکودر (آی‌سی ۷۴۴۷) ببندید و نتیجه را به کلاس ارائه نمایید.