# « فصل چهارم »

## مدارهای ترتیبی

### ( مطابق فصل پنجم کتاب مبانی دیجیتال )

**هدف کلی:**

آزمایش انواع فلیپ‌فلاپ‌ها و تحقیق جدول صحت آن‌ها

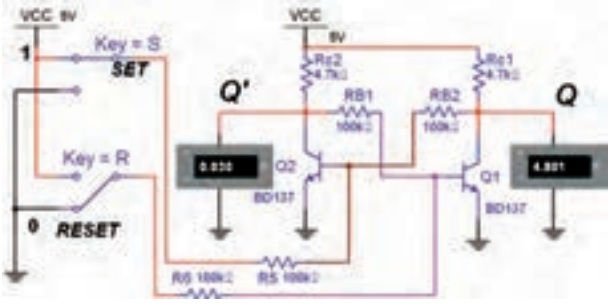
**هدف های رفتاری:**

در پایان این آزمایش که با استفاده از نرم‌افزار مولتی‌سیم اجرا می‌شود از فراگیرنده انتظار می‌رود که :

۱- مدار الکترونیکی یک فلیپ‌فلاپ را ببندد.
۲- مدار فلیپ‌فلاپ SR را با گیت‌های NOR ببندد و جدول صحت آن را به دست آورد.
۳- مدار فلیپ‌فلاپ SR را با گیت‌های NAND ببندد و جدول صحت آن را به دست آورد.
۴- دلیل استفاده از فلیپ‌فلاپ SR ساعتی و نحوه‌ی عملکرد آن را شرح دهد.
۵- فلیپ‌فلاپ JK را با یک فلیپ‌فلاپ SR ببندد و جدول صحت آن را به دست آورد.
۶- دلیل استفاده از فلیپ‌فلاپ JK با استفاده از SR را توضیح دهد.
۷- فلیپ‌فلاپ D را به همراه ورودی‌های پیش‌تنظیم (Preset) و (Clear) اجرا کند.
۸- فلیپ‌فلاپ T را ببندد و جدول صحت آن را به دست آورد.
۹- مدار شمارنده‌ی سه بیتی را ببندد.
۱۰- کاربرد تقسیم‌کننده‌ی فرکانس فلیپ‌فلاپ T را شرح دهد.

## ۴-۱ آزمایش ۱ : مولتی‌ویبراتور بی‌استابل

**۴-۱-۱** برای ذخیره‌ی اطلاعات دودویی در مدارهای دیجیتالی از حافظه‌ها استفاده می‌کنند. مدارهای ترتیبی از عناصر اصلی حافظه‌ها به شمار می‌روند. ساده‌ترین مدارهای ترتیبی فلیپ‌فلاپ‌ها هستند، که دو وضعیت منطقی پایدار "۰" و "۱" دارند. یکی از این نوع مدارها، فلیپ‌فلاپ SR است. مدار الکترونیکی این فلیپ‌فلاپ SR را مولتی‌ویبراتور بی‌استابل نیز می‌گویند. در شکل ۴-۱ یک نمونه را مشاهده می‌کنید. در این مدار دو ترانزیستور با کوپلاژ مستقیم به‌یکدیگر متصل شده‌اند که همواره یکی از ترانزیستورها در حالت قطع و دیگری در حالت اشباع قرار دارد. برای تغییر حالت این دو ترانزیستور باید یک پالس مثبت به بیس ترانزیستوری که قطع است اعمال شود.




شکل ۴-۱ مدارالکترونیکی مولتی‌ویبراتور بی‌استابل (فلیپ‌فلاپ SR)

**۴-۱-۲** مدار الکترونیکی فلیپ‌فلاپ SR شکل ۴-۱ را بر روی میزکار نرم‌افزار ببندید.

**۴-۱-۳** با تغییر کلیدهای ورودی S و R به ترتیب ولتاژ کلکتور امیتر ترانزیستورهای Q۱ و Q۲ را اندازه بگیرید.

**۴-۱-۴** وضعیت ترانزیستورها و ولتاژهای خروجی مدار را مشخص کنید و در جدول ۴-۱ بنویسید.

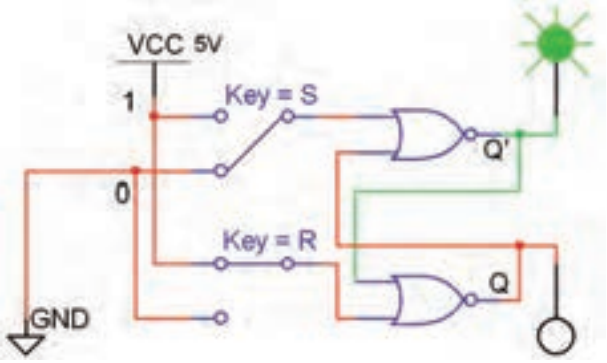
جدول ۴-۱ جدول وضعیت منطقی ترانزیستورها

| حالت ترانزیستور | | | | ولتاژهای خروجی | | | | حالت کلید | |
|---|---|---|---|---|---|---|---|---|---|
| قطع و اشباع | | | | ولت | | | | | |
| $Q_2(t)$ | $Q_2(t-1)$ | $Q_1(t)$ | $Q_1(t-1)$ | $Q_2$ | | $Q_1$ | | R | S |
| فعلی | گذشته | فعلی | گذشته | فعلی | گذشته | فعلی | گذشته | | |
| | | | | | | | | ۰ | ۰ |
| | | | | | | | | ۱ | ۰ |
| | | | | | | | | ۰ | ۱ |
| | | | | | | | | ۱ | ۱ |

**سؤال ۱:** با اعمال هم‌زمان پالس‌های Set و Reset به هر دو ترانزیستور چه حالتی اتفاق می‌افتد؟ توضیح دهید.

## ۴-۲ آزمایش ۲ : فلیپ‌فلاپ SR با دروازه‌های NOR

**۴-۲-۱** در مدار فلیپ‌فلاپ با دروازه‌های NOR فیدبک خروجی یک گیت به ورودی دیگر برقرار می‌شود. مدار دارای دو ورودی S و R و دو ورودی فیدبک Q و $\overline{Q}$ است. برای تعیین وضعیت منطقی فعلی ( زمان حال) فلیپ‌فلاپ، لازم است وضعیت ورودی S و R و فیدبک Q و $\overline{Q}$ در زمان قبل و فعلی را در نظر بگیریم. مدار فلیپ‌فلاپ SR با گیت NOR را در شکل ۴-۲ مشاهده می‌کنید.




شکل ۴-۲ مدار فلیپ‌فلاپ SR با گیت‌های NOR

**۴-۲-۲** مدار فلیپ‌فلاپ SR شکل ۲-۴ را بر روی میز کار نرم‌افزار مولتی‌سیم ببندید.

**۴-۲-۳** با تغییر کلیدهای S و R مطابق جدول ۲-۴ وضعیت منطقی خروجی را تعیین کرده و در جدول یادداشت کنید.

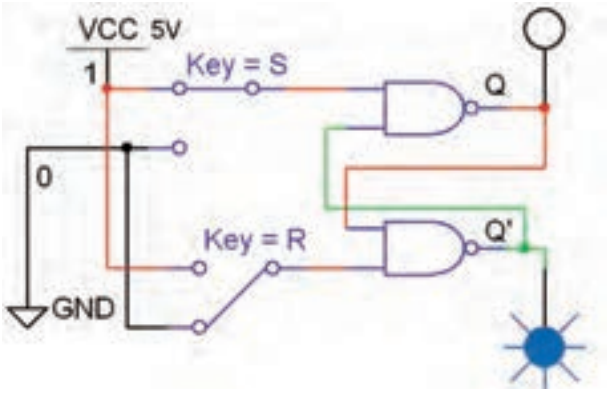
جدول ۲-۴ جدول صحت فلیپ‌فلاپ SR با دروازه‌های NOR

| S | R | $Q_{t-1}$ | $Q_t$ |
|---|---|---|---|
| ۰ | ۰ | | |
| ۰ | ۱ | | |
| ۱ | ۰ | | |
| ۱ | ۱ | | |

**سؤال ۲:** وضعیت ناپایدار این فلیپ‌فلاپ کدام حالت است؟ شرح دهید.

## ۴-۳ آزمایش ۳: فلیپ‌فلاپ SR با دروازه‌های NAND

**۴-۳-۱** مدار فلیپ‌فلاپ SR با دروازه‌های NAND را در شکل ۳-۴ مشاهده می‌کنید.




شکل ۳-۴ مدار فلیپ‌فلاپ SR با دروازه‌های NAND

**۴-۳-۲** مدار شکل ۳-۴ را در فضای نرم‌افزار مولتی‌سیم پیاده‌سازی کنید.

**۴-۳-۳** ورودی‌های set و Reset را به ترتیب و طبق جدول ۳-۴ تغییر دهید و خروجی‌های مدار را مشاهده کنید و وضعیت منطقی آنها را بنویسید.

جدول ۳-۴ جدول صحت فلیپ‌فلاپ SR با دروازه‌های NAND

| S | R | Q(t−۱) | Q(t) |
|---|---|---|---|
| ۰ | ۰ | | |
| ۰ | ۱ | | |
| ۱ | ۰ | | |
| ۱ | ۱ | | |

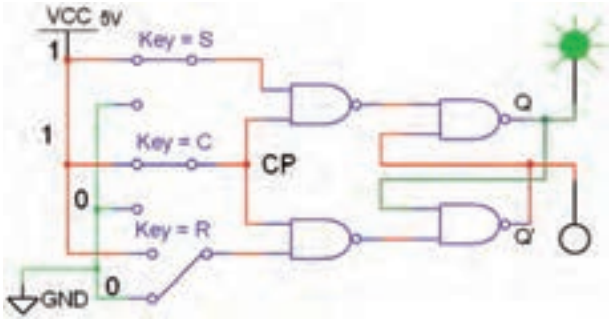
**سؤال ۳:** وضعیت ناپایدار این فلیپ‌فلاپ را شرح دهید.

**سؤال ۴:** جدول صحت این دو فلیپ‌فلاپ را با هم مقایسه کنید و تفاوت آن دو را بنویسید.

**سؤال ۵:** تغییرات آنی ورودی set و Reset در فلیپ‌فلاپ SR چه اشکالی بوجود می‌آورد؟ شرح دهید.

## ۴-۴ آزمایش ۴ : فلیپ‌فلاپ SR ساعتی

**۴-۴-۱** برای رفع اشکال عکس‌العمل فوری خروجی‌ها نسبت به ورودی‌ها در فلیپ‌فلاپ، می‌توانیم از ورودی پالس ساعت (Clock Pulse = CP) به عنوان یک سیگنال فعال‌ساز استفاده کنیم. هر گاه ورودی خط CP سطح ۵ ولت مثبت به عنوان یک پالس "۱" قرار گیرد ورودی‌های S و R اجازه‌ی ورود به مدار فلیپ‌فلاپ را پیدا می‌کنند و خروجی‌های فلیپ‌فلاپ تغییر وضعیت می‌دهند. مدار عملی این فلیپ‌فلاپ SR ساعتی در شکل ۴-۴ نشان داده شده است.




شکل ۴-۴ مدار عملی فلیپ‌فلاپ SR ساعتی

**۴-۴-۲** مدار فلیپ‌فلاپ SR ساعتی شکل ۴-۴ را ببندید.

**۴-۴-۳** کلیدهای ورودی را به ترتیب جدول ۴-۴ فلیپ‌فلاپ تغییر دهید، خروجی‌ها را مشاهده کنید و نتیجه را در جدول ۴-۴ بنویسید.

جدول ۴-۴ جدول صحت فلیپ‌فلاپ SR ساعتی

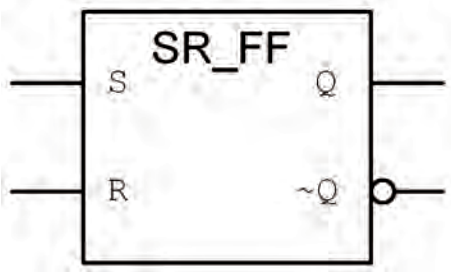
| cp | S | R | $Q(t-1)$ | Q(t) |
|---|---|---|---|---|
| ۰ | ۰ | ۰ | | |
| ۰ | ۰ | ۱ | | |
| ۰ | ۱ | ۰ | | |
| ۰ | ۱ | ۱ | | |
| ۱ | ۰ | ۰ | | |
| ۱ | ۰ | ۱ | | |
| ۱ | ۱ | ۰ | | |
| ۱ | ۱ | ۱ | | |

**سؤال ۶:** با توجه به جدول ۴-۴ در فلیپ‌فلاپ SR ساعتی خروجی‌ها در چه شرایطی تغییر وضعیت منطقی می‌دهند؟

**سؤال ۷:** آیا حالت غیرمجاز فلیپ‌فلاپ در این مدار برطرف شده است؟ علت را توضیح دهید.

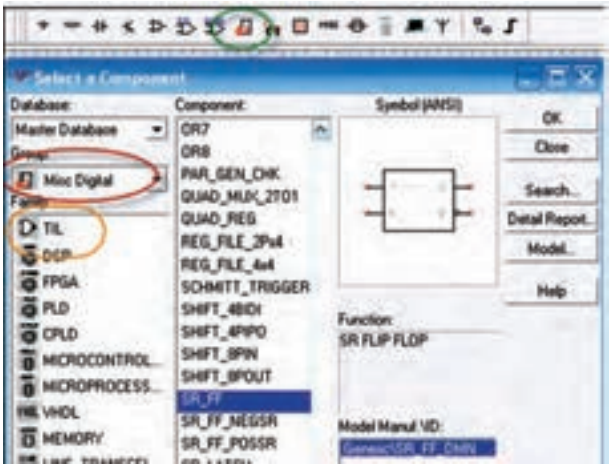
## ۴-۵ آزمایش ۵: فلیپ‌فلاپ SR با نماد بلوکی یا آی‌سی

**۴-۵-۱** فلیپ‌فلاپ SR را در مدارهای دیجیتالی با نماد بلوکی (آی‌سی) مطابق شکل ۴-۵ نشان می‌دهند.



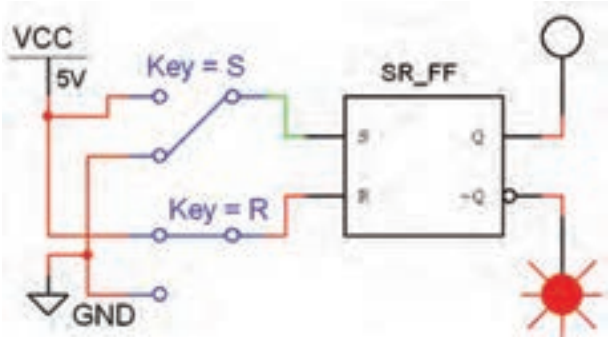

شکل ۴-۵ نماد بلوکی SR-FF

این نماد بلوکی در کتابخانه‌ی نرم‌افزار مولتی‌سیم شبیه‌سازی شده است و به عنوان یک مدار بلوکی و مشابه آی‌سی‌عمل می‌کند. این بلوک را از نوار قطعات (Component)، گروه Misc Digital و خانواده‌ی TIL انتخاب کنید. آدرس و مسیر انتخاب این فلیپ‌فلاپ و سایر عناصر مربوط به مدارهای منطقی را در شکل ۴-۶ مشاهده می‌کنید.




شکل ۴-۶ مسیر دست‌یابی به عناصر مربوط به مدارهای شبیه‌سازی شده‌ی دیجیتال

**۴-۵-۲** مدار شکل ۴-۷ که یک فلیپ‌فلاپ SR است را در فضای نرم‌افزاری ببندید.




شکل ۴-۷ مدار فلیپ‌فلاپ SR با نماد بلوکی (آی‌سی)

**۴-۵-۳** با تغییر کلیدهای ورودی S و R جدول ۴-۵ را کامل کنید.

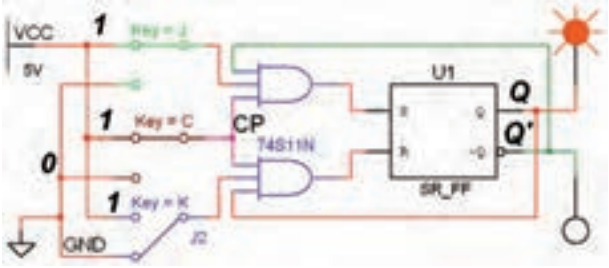
جدول ۴-۵ جدول صحت فلیپ‌فلاپ SR با نماد بلوکی

| S | R | Q(t−۱) | Q(t) |
|---|---|---|---|
| ۰ | ۰ | | |
| ۰ | ۱ | | |
| ۱ | ۰ | | |
| ۱ | ۱ | | |

**سؤال ۸:** حالت غیرمجاز این فلیپ‌فلاپ را توضیح دهید.

## ۴-۶ آزمایش ۶ : فلیپ‌فلاپ JK

**۴-۶-۱** برای رفع اشکال حالت غیرمجاز فلیپ‌فلاپ SR از فلیپ‌فلاپ JK استفاده می‌شود. ساختار اصلی این فلیپ‌فلاپ مطابق شکل ۴-۸ است.




شکل ۴-۸ مدار فلیپ‌فلاپ JK با ساختار اصلی

**۴-۶-۲** مدار فلیپ‌فلاپ شکل ۴-۸ را بر روی میزکار مجازی ببندید. با تغییر کلیدهای J، K و CP طبق جدول صحت ۴-۶ وضعیت خروجی Q و $\overline{Q}$ را مشخص کنید و نتایج را درجدول بنویسید.

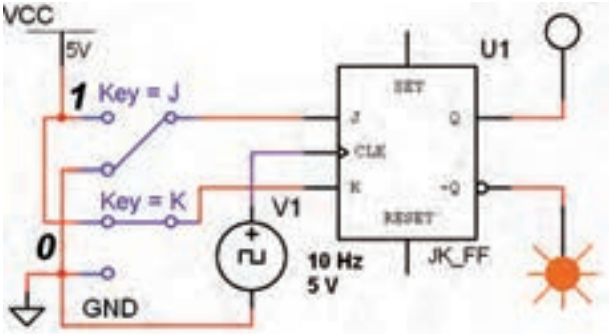
جدول ۴-۶ جدول صحت فلیپ‌فلاپ JK

| cp | J | K | Q(t−۱) | Q(t) |
|---|---|---|---|---|
| ۰ | ۰ | ۰ | | |
| ۰ | ۰ | ۱ | | |
| ۰ | ۱ | ۰ | | |
| ۰ | ۱ | ۱ | | |
| ۱ | ۰ | ۰ | | |
| ۱ | ۰ | ۱ | | |
| ۱ | ۱ | ۰ | | |
| ۱ | ۱ | ۱ | | |

**سؤال ۹:** آیا حالت غیرمجاز فلیپ‌فلاپ SR در JK-FF برطرف شده است؟

**سؤال ۱۰:** وضعیت خروجی‌ها در حالت J=K=۱, CP=۱ را در مدار فلیپ‌فلاپ JK شرح دهید.

**۴-۶-۳** نماد بلوکی فلیپ‌فلاپ JK را ازگروه Misc Digital انتخاب کنید و بر روی میزکار بیاورید. مدار فلیپ‌فلاپ JK را با استفاده از نماد بلوکی آن مطابق شکل ۴-۹ ببندید. با تغییر کلیدهای ورودی و مشاهده‌ی خروجی جدول ۴-۷ را کامل کنید.




شکل ۴-۹ مدار بلوکی فلیپ‌فلاپ JK

جدول ۴-۷ جدول صحت فلیپ‌فلاپ JK

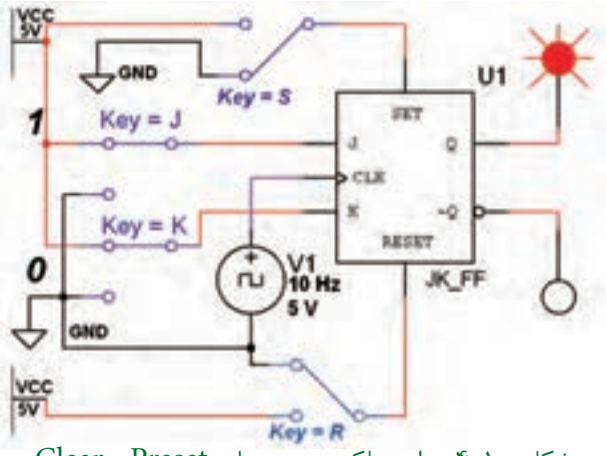
| J | K | Q(t) |
|---|---|---|
| ۰ | ۰ | |
| ۰ | ۱ | |
| ۱ | ۰ | |
| ۱ | ۱ | |

**سؤال ۱۱:** اگر در مدار شکل ۴-۹ حالت J=K=۱ برقرار باشد برای خروجی‌ها چه وضعیتی اتفاق می‌افتد؟ شرح دهید.

## ۴-۷ آزمایش ۷: استفاده از Preset و Clear

**۴-۷-۱** در مدارهای فلیپ‌فلاپ، با روشن شدن منبع تغذیه، وضعیت خروجی‌های Q و $\overline{Q}$ به صورت تصادفی در وضعیت "۱" یا "۰" قرار می‌گیرند. برای آن‌که خروجی‌ها به یک حالت معین و از پیش تنظیم شده در لحظه‌ی شروع کار مدار برسند، از دو ورودی مستقل Preset (به معنای "۱" کردن خروجی) و Clear (به معنای پاک‌کردن وضعیت Q) استفاده می‌کنند.

**۴-۷-۲** مدار شکل ۴-۱۰ را ببندید.




شکل ۴-۱۰ مدار عملکرد ورودی‌های Preset و Clear

**۴-۷-۳** در آی‌سی‌های فلیپ‌فلاپ، پایه‌ی Preset را با set و Clear را با Reset مشخص می‌کنند. ورودی‌های مدار شکل ۴-۱۰ را مطابق جدول ۴-۸ تغییر دهید. وضعیت خروجی‌های Q و $\overline{Q}$ را مشاهده کنید و درجدول بنویسید.

جدول ۴-۸ جدول صحت فلیپ‌فلاپ JK با ورودی‌های CL و Pr

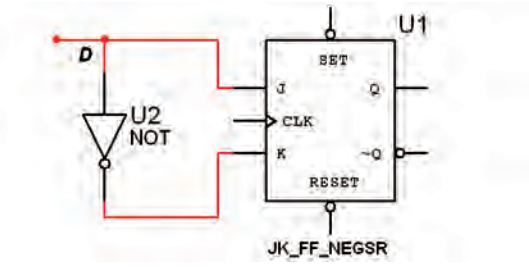
| Pr=S | CL=R | CP | J | K | Q(t) | $\overline{Q}$ (t) |
|---|---|---|---|---|---|---|
| ۰ | ۰ | X | X | X | | |
| ۰ | ۱ | X | X | X | | |
| ۱ | ۰ | X | X | X | | |
| ۱ | ۱ | _ | X | X | | |
| ۱ | ۱ | | ۰ | ۰ | | |
| ۱ | ۱ | | ۰ | ۱ | | |
| ۱ | ۱ | | ۱ | ۰ | | |
| ۱ | ۱ | | ۱ | ۱ | | |

**سؤال ۱۲:** ورودی CL و Pr با کدام وضعیت منطقی "۱" و "۰" فعال می‌شوند؟ توضیح دهید.

**سؤال ۱۳:** حالت نامعین در جدول ۴-۸ کدام حالت است؟ شرح دهید.

## ۴-۸ آزمایش ۸ : فلیپ‌فلاپ D

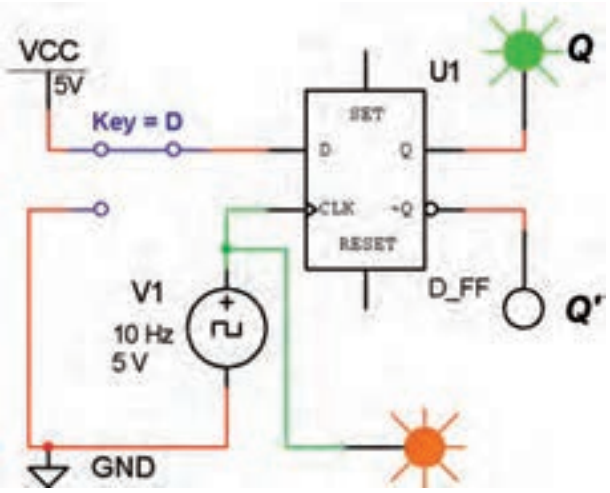
**۴-۸-۱** فلیپ‌فلاپ D دارای یک ورودی است که در مدارهای دیجیتالی ترتیبی به عنوان ثبت‌کننده‌ی یک بیت باینری استفاده می‌شود. این فلیپ‌فلاپ را می‌توان مطابق شکل ۴-۱۱ با استفاده از JK-FF طراحی کرد.




شکل ۴-۱۱ فلیپ‌فلاپ D

**۴-۸-۲** فلیپ‌فلاپ D را از نوار Component و Misc Digital انتخاب کنید و آن را بر روی میز کار بیاورید.

**۴-۸-۳** مدار شکل ۴-۱۲ را بر روی میز کار ببندید.




شکل ۴-۱۲ مدار فلیپ‌فلاپ D

**۴-۸-۴** کلید ورودی D را تغییر وضعیت دهید و حالت خروجی را پس از مشاهده در جدول ۴-۹ یادداشت کنید.

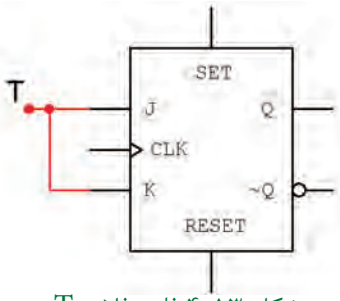
جدول ۴-۹ جدول صحت فلیپ‌فلاپ D

| cp | D | Q(t) | $\overline{Q}$ (t) |
|---|---|---|---|
| ↑ | ۰ | | |
| ↑ | ۱ | | |

**سؤال ۱۴:** اگر D=۱ باشد بعد از پنج پالس ساعت خروجی در چه وضعیتی قرار می‌گیرد؟ شرح دهید.

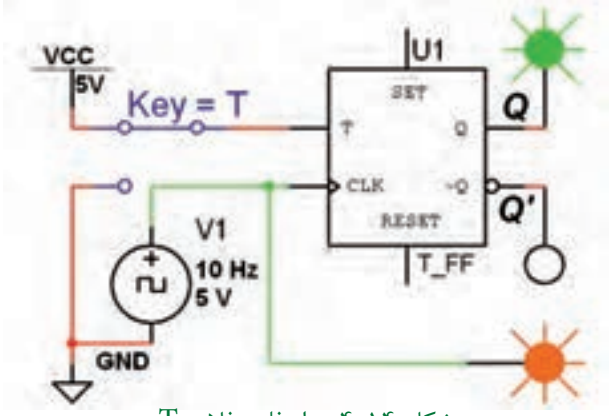
## ۴-۹ آزمایش ۹ : فلیپ‌فلاپ T

**۴-۹-۱** حرف T در فلیپ‌فلاپ نوع T ابتدای کلمه‌ی Toggle به معنی تغییر وضعیت است. در صورتی‌که دو ورودی J=K فلیپ‌فلاپ JK را به هم اتصال دهیم فلیپ‌فلاپ نوع T ساخته می‌شود، شکل ۴-۱۳.




شکل ۴-۱۳ فلیپ‌فلاپ T

**۴-۹-۲** فلیپ‌فلاپ T را طبق شکل ۴-۱۴ بر روی میز کار نرم‌افزار ببندید.




شکل ۴-۱۴ مدار فلیپ‌فلاپ T

**۴-۹-۳** با تغییر کلید T وضعیت خروجی‌ها را بررسی کنید و جدول ۴-۱۰ را کامل نمائید.

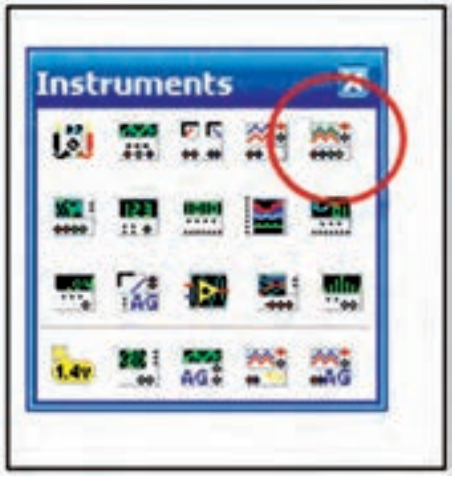
جدول ۴-۱۰ جدول صحت فلیپ‌فلاپ T

| cp | T | Q(t) |
|---|---|---|
| ↑ | ۰ | |
| ↑ | ۱ | |

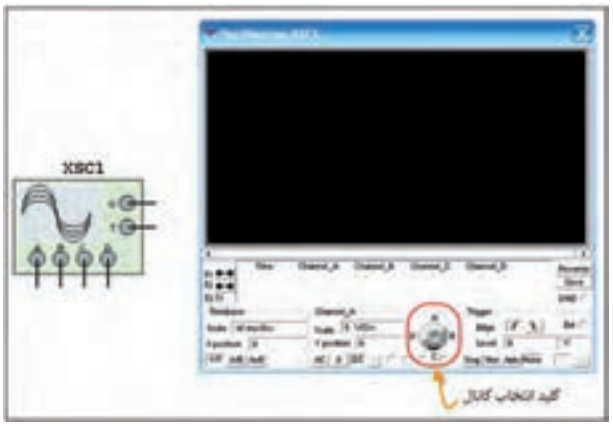
**سؤال ۱۵:** چنانچه T=۱ باشد، برای خروجی Q چه اتفاقی می‌افتد؟ این حالت چه نام دارد؟ شرح دهید.

## ۴-۱۰ آزمایش ۱۰: کاربرد T-FF

**۴-۱۰-۱** در مدارهای دیجیتالی برای تقسیم فرکانس از T-FF استفاده می‌شود. برای انجام آزمایش تقسیم فرکانس نیاز به یک دستگاه اسیلوسکوپ چهارکاناله داریم.

**۴-۱۰-۲** دستگاه اسیلوسکوپ چهار کاناله را از نوار Instruments بردارید و آن را مطابق شکل ۴-۱۵ بر روی میز کار نرم‌افزار بیاورید.

شکل ۴-۱۵ محل قرار گرفتن دستگاه اسیلوسکوپ چهار کاناله در نرم‌افزار

**۴-۱۰-۳** در دستگاه اسیلوسکوپ چهارکاناله یک کلید انتخاب کانال‌های ورودی وجود دارد که با قرار دادن مکان‌نما روی سلکتور و کلیک کردن روی موس، کانال مورد نظر فعال می‌شود. در این حالت Time/Div, (Scale) Volt/Div و تغییر مکان عمودی برای آن فعال می‌شود، کانال قابل تنظیم است، در شکل ۴-۱۶ کلید انتخاب کانال نمایش داده شده است.

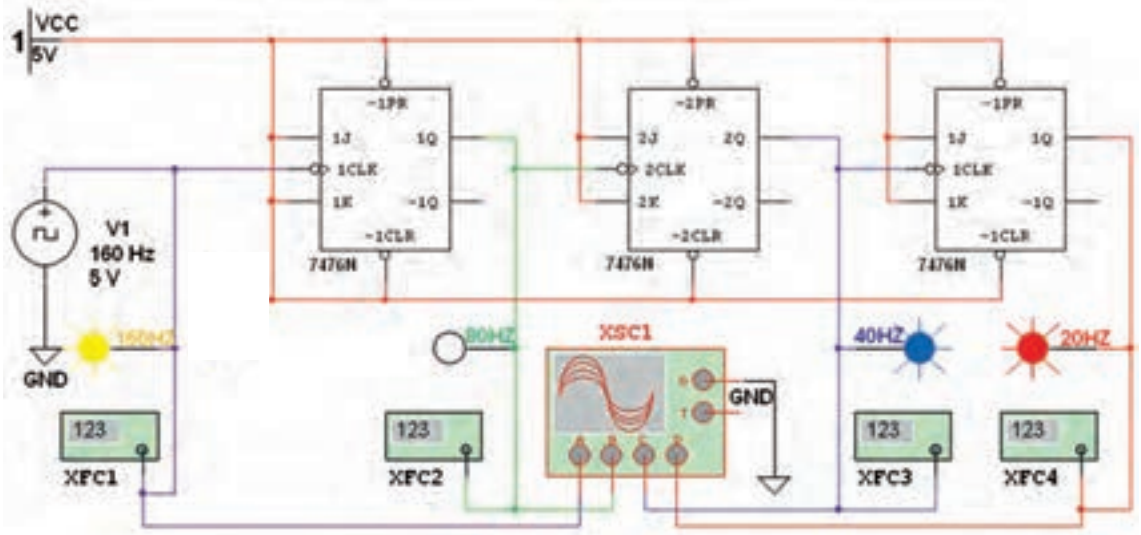



شکل ۴-۱۶ کلید انتخاب کانال در اسیلوسکوپ چهار کاناله

**۴-۱۰-۴** برای اندازه‌گیری فرکانس خروجی مدارهای الکترونیکی و دیجیتالی از دستگاه فرکانس‌متر استفاده می‌کنند. این دستگاه را می‌توانید مطابق شکل ۴-۱۷ از نوار Instruments انتخاب کنید. این دستگاه یک ورودی دارد و اگر به ورودی یا خروجی مدار اتصال داده شود، فرکانس را اندازه می‌گیرد.

شکل ۴-۱۷ موقعیت فرکانس‌متر در نوار ابزار

**۴-۱۰-۵** مدار شکل ۴-۱۸ را با دقت بر روی میزکار نرم‌افزار ببندید. فرکانس ورودی را روی ۱۶۰ هرتز تنظیم کنید.

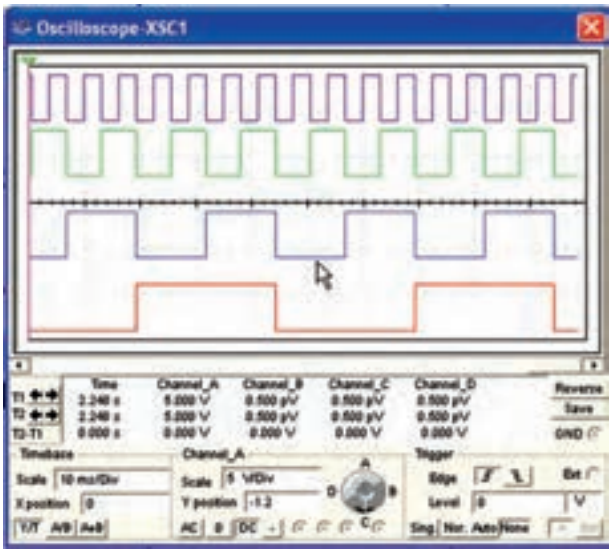



شکل ۴-۱۸ مدار تقسیم‌کننده‌ی فرکانس بر ۲، ۴ و ۸ با استفاده از فلیپ‌فلاپ نوع T

**۴-۱۰-۶** مدار را راه‌اندازی کنید، باید لامپ‌های پروب لاجیک زرد، سبز، آبی و قرمز متناسب با فرکانس خاموش وروشن شود. بیشترین تغییر حالت خاموش و روشن مربوط به لامپ زرد (۱۶۰Hz) و کمترین تغییر مربوط به لامپ قرمزاست. در صورتی که مدار راه‌اندازی نشد، یک بار پوشه‌ی مدار را ببندید و دوباره باز کنید. پس از راه‌اندازی مجدداً اگر باز هم راه‌اندازی نشد، نقشه‌ی مدار را باز بینی کنید و اشکال آن را بر طرف نمائید. پس از راه‌اندازی، اسیلوسکوپ را روشن کنید.

**۴-۱۰-۷** ولوم تغییر مکان عمودی (y Position) را برای هر کانال به گونه‌ای تنظیم کنیدتا به ترتیب شکل موج پالس‌های ۱۶۰Hz ,۸۰Hz ,۴۰Hz و ۲۰Hz را از بالا به پایین نشان دهد.

**۴-۱۰-۸** با تنظیم Time/Div (Time Base) کلید برای هر شکل موج با استفاده از شکل ۴-۱۹ فرکانس را اندازه‌گیری کنید.




شکل ۴-۱۹ تنظیم اسیلوسکوپ چهار کاناله برای نمایش پالس ساعت ورودی و خروجی‌های مدار شکل ۴-۱۸

**۹-۱۰-۴** با کلیک کردن روی فرکانس‌مترها پالس ساعت ورودی و خروجی هر یک از فلیپ‌فلاپ‌ها را مطابق شکل ۲۰-۴ اندازه‌گیری کنید.

شکل ۲۰-۴ اندازه‌گیری فرکانس پالس ساعت ورودی و فرکانس‌های خروجی فلیپ‌فلاپ‌های مدار شکل ۱۸-۴ با استفاده از فرکانس‌متر